



# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

## FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

## ÚSTAV VÝKONOVÉ ELEKTROTECHNIKY A ELEKTRONIKY

DEPARTMENT OF POWER ELECTRICAL AND ELECTRONIC ENGINEERING

## SPÍNANÉ ZDROJE

SWITCHED MODE POWER SUPPLIES

### DIZERTAČNÍ PRÁCE

DOCTORAL THESIS

### AUTOR PRÁCE

AUTHOR

Ing. Petr Španěl

### ŠKOLITEL

SUPERVISOR

Ing. Petr Procházka, Ph.D.

BRNO 2019

---

# Abstrakt

Tato práce se zabývá problematikou spínaných zdrojů na rezonančním principu spolu s dosažením vysoké účinnosti. V rámci práce je popsáno několik způsobů optimalizace spínaného zdroje pro dosažení vysoké účinnosti. Především to jsou spínací prvky nové generace založené na materiálu SiC a rezonanční topologie k dosažení významné minimalizace spínacích ztrát. Vybraná topologie sériového rezonančního měniče je dále detailně simulována a poté i prakticky realizována se zaměřením na vysokou účinnost. Hlavní náplň práce spočívá v návrhu a realizaci zdroje spolu s vybranými řídicími algoritmy a jejich srovnáním.

Při návrhu a realizaci zdroje jsou řešeny problémy spojené s použitím nové generace SiC MOSFET tranzistorů v TO-247-4L pouzdře. Pro vyřešení této problematiky byl vyvinut budič speciálně pro SiC MOSFET 3. generace od firmy Cree, který je schopen pracovat se spínací frekvencí v řádech stovek kHz a odolávat přitom velmi vysokým strmostem napětí na ovládaných tranzistorech. Další důležitou součástí vyvinutého budiče je nastavitelná velmi rychlá nadproudová ochrana. Tato ochrana reaguje velmi rychle ve stovkách nanosekund a je schopná ochránit spínaný zdroj i v případě tvrdého zkratu ve větvi.

V rámci práce byl postaven a oživen funkční vzorek sériového rezonančního měniče. Tento spínaný zdroj je založen na třetí generaci SiC MOSFET tranzistorů od Cree v moderním pouzdře TO-247-4L, které výrazně překonává klasické pouzdro TO-247-3. Pro tento měnič bylo nutné vyvinout jak regulační schéma, tak sledování rezonanční frekvence pro využití rezonančního principu měniče na maximální možnou míru. Výsledkem práce je 3 kW měnič s regulovatelným výstupním napětím při zachování vysoké účinnosti 96%.

# Klíčová slova

Rezonance, rezonanční měnič, sériová rezonance, spínaný zdroj, vysoká účinnost, SiC MOSFET, TO-247-4L, sériový rezonanční měnič, spínání v nule proudu, 3. generace SiC

## Abstract

This thesis deals with switched mode power supplies based on resonant principle to achieve high efficiency. Several ways of switched mode power supplies optimisation are described as part of the work to achieve better efficiency. Primarily, the new generation of switching elements based on SiC and resonant topology are used to achieve significant switching loss minimization. The selected resonant topology is simulated in detail and then built with focus on high efficiency. The main content of the work consists in the design and realization of the switched mode power supply with selected control algorithms and their comparison.

The problems associated with usage of new SiC MOSFET generation in TO-247-4L package are being solved within the design and implementation of the power source. To solve the main problems, new 3<sup>rd</sup> SiC MOSFET gate driver was developed for working with switching frequencies in hundreds of kHz and resisting very high voltage stress on the controlled transistor. The next part of the gate driver is the overcurrent protection. The overcurrent limit can be set easily by changing one component. This protection reacts very quickly in hundreds of nanoseconds, so it is capable of saving the converter even in branch failure and going to hard short circuit.

The functional sample of the series resonant converter was built and tested in the work. The converter based on 3. Generation of SiC MOSFET transistors from Cree in a modern case TO-247-4L was built. For this inverter, it was also necessary to develop both the control scheme and the resonance frequency tracking to achieve accurate switching and thus achieve the use of the resonant principle of the converter to the maximum extent possible. The result of this work is up to 3 kW converter with adjustable output voltage while maintaining high efficiency up to 96%.

## Keywords

Resonance, resonance converter, series resonance, switched mode power supply, high efficiency, SiC MOSFET, TO-247-4L, series resonant converter, zero voltage switching, 3<sup>rd</sup> generation SiC,

## Bibliografická citace

ŠPANĚL, Petr. Spínané zdroje. Brno, 2019. Dostupné také z: <https://www.vutbr.cz/studenti/zav-prace/detail/122350>. Dizertační práce. Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav výkonové elektrotechniky a elektroniky. Vedoucí práce Petr Procházka.

## Prohlášení

Prohlašuji, že svou doktorskou práci na téma „Spínané zdroje“ jsem vypracoval samostatně pod vedením vedoucího doktorské práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené doktorské práce dále prohlašuji, že v souvislosti s vytvořením této doktorské práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení S 11 a následujících autorského zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne .....

Podpis autora .....

## Poděkování

Tímto bych rád poděkoval bývalému vedoucímu této práce, doc. Dr. Ing. Miroslavu Patočkovi za odborné vedení, konzultace a hodnotné podněty k práci. Dík patří také současnému vedoucímu této práce Ing. Petru Procházkovi, Ph.D., který vedení práce ochotně přijal a svými radami a vedením mi pomohl práci dokončit a odevzdat.

# Obsah

|                                                    |           |
|----------------------------------------------------|-----------|
| <b>1 Úvod</b>                                      | <b>14</b> |
| <b>2 Současný stav</b>                             | <b>15</b> |
| 2.1 Měniče s tvrdým spínáním                       | 16        |
| 2.1.1 Jednočinný propustný měnič                   | 16        |
| 2.1.2 Dvojčinný propustný měnič                    | 17        |
| 2.2 Měniče s měkkým spínáním                       | 18        |
| 2.2.1 Sériový rezonanční měnič                     | 19        |
| 2.2.2 Paralelní rezonanční měnič                   | 20        |
| 2.2.3 LLC rezonanční měnič                         | 20        |
| 2.3 Účinnost dnešních spínaných zdrojů             | 21        |
| <b>3 Cíle disertace</b>                            | <b>23</b> |
| 3.1 Měnič s vysokou účinností                      | 23        |
| 3.2 Řiditelnost rezonančních měničů                | 23        |
| 3.3 Použití součástek z nových materiálů           | 23        |
| <b>4 Polovodičové spínací prvky nové generace</b>  | <b>24</b> |
| 4.1 SiC – karbid křemíku                           | 24        |
| 4.2 GaN – galium nitrid                            | 25        |
| 4.3 Pouzdra tranzistorů                            | 26        |
| <b>5 Ztráty ve spínaných zdrojích</b>              | <b>28</b> |
| 5.1 Ztráty ve filtrech                             | 28        |
| 5.1.1 Tlumivka                                     | 28        |
| 5.1.2 Kondenzátor                                  | 31        |
| 5.2 Ztráty v transformátoru                        | 31        |
| 5.3 Vodivostní ztráty                              | 31        |
| 5.4 Přepínací ztráty                               | 32        |
| 5.5 Omezení ztrát                                  | 34        |
| <b>6 Řiditelnost sériového rezonančního měniče</b> | <b>37</b> |
| 6.1 PWM - 1. algoritmus                            | 39        |
| 6.2 PWM - 2. algoritmus                            | 44        |
| 6.3 Frekvenční řízení                              | 45        |
| 6.4 Kombinace frekvence a PWM                      | 52        |

|          |                                                        |           |
|----------|--------------------------------------------------------|-----------|
| 6.5      | Předřazený snižující měnič                             | 52        |
| <b>7</b> | <b>Ověření teoretických předpokladů simulacemi</b>     | <b>53</b> |
| 7.1      | Rezonanční měnič PWM                                   | 54        |
| 7.2      | Rezonance s 2. alg PWM                                 | 56        |
| 7.3      | Frekvenční řízení                                      | 58        |
| 7.4      | Kombinace PWM a změny frekvence                        | 59        |
| 7.5      | Předřazený snižující měnič                             | 63        |
| 7.6      | Shrnutí                                                | 64        |
| <b>8</b> | <b>Návrh a realizace funkčního vzorku</b>              | <b>66</b> |
| 8.1      | Návrh budiče tranzistorů                               | 66        |
| 8.1.1    | Napájecí zdroj sekundární strany budiče                | 67        |
| 8.1.2    | Nadproudová ochrana                                    | 68        |
| 8.1.3    | Schéma budiče                                          | 70        |
| 8.1.4    | Návrh PCB                                              | 71        |
| 8.1.5    | Realizovaná a osazená deska budiče                     | 71        |
| 8.2      | Návrh výkonové desky sériového rezonančního měniče     | 72        |
| 8.2.1    | Schéma a výběr komponent                               | 72        |
| 8.2.2    | Návrh PCB sériového rezonančního měniče                | 72        |
| 8.3      | Návrh a výroba transformátoru                          | 73        |
| 8.4      | Výběr vhodné platformy                                 | 75        |
| 8.4.1    | Generování řídicích pulzů pro plný můstek              | 75        |
| 8.4.2    | Střídání horního a dolního zkratu                      | 75        |
| 8.4.3    | Jen dolní nebo horní zkrat                             | 77        |
| 8.4.4    | Kombinace dvou dolních a dvou horních zkratů           | 78        |
| 8.5      | Implementace řídicích algoritmů                        | 80        |
| 8.6      | Ochrany měniče                                         | 80        |
| 8.6.1    | Ochrana tepelná                                        | 81        |
| 8.6.2    | Přepět'ová ochrana                                     | 81        |
| 8.6.3    | Nadproudová ochrana                                    | 81        |
| 8.7      | Měření rezonanční frekvence                            | 82        |
| 8.8      | Návrh regulátorů napětí                                | 87        |
| 8.9      | Návrh regulátoru výkonu                                | 92        |
| 8.10     | Popis software procesoru                               | 95        |
| <b>9</b> | <b>Experimentální ověření teoretických předpokladů</b> | <b>96</b> |
| 9.1      | Změřené průběhy                                        | 96        |



|           |                                         |            |
|-----------|-----------------------------------------|------------|
| 9.2       | Změřená účinnost postaveného SRC        | 100        |
| <b>10</b> | <b>Závěr</b>                            | <b>102</b> |
|           | <b>Literatura</b>                       | <b>105</b> |
|           | <b>Seznam symbolů, veličin a zkratk</b> | <b>109</b> |
|           | <b>Curriculum Vitae</b>                 | <b>112</b> |
|           | <b>Publikace autora</b>                 | <b>113</b> |

# Seznam obrázků

|                                                                                                                                                                                                      |    |
|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| Obr. 2.1 - Jednočinný propustný měnič – základní zapojení. Převzato z [7].                                                                                                                           | 16 |
| Obr. 2.2 - Jednočinný propustný měnič – průběhy důležitých veličin. Převzato z [7].                                                                                                                  | 17 |
| Obr. 2.3 - Dvojčinný propustný měnič – základní zapojení                                                                                                                                             | 17 |
| Obr. 2.4 - Dvojčinný propustný měnič – spínání tranzistorů pomocí prvního algoritmu                                                                                                                  | 18 |
| Obr. 2.5 - Časové průběhy důležitých veličin ve dvojčinném propustném měniči                                                                                                                         | 18 |
| Obr. 2.6 - Sériový rezonanční měnič                                                                                                                                                                  | 19 |
| Obr. 2.7 - ZCS – spínání v nule proudu, $V(A, B)$ – napětí na rezonančním obvodu, $I(C1)$ – proud rezonančním obvodem                                                                                | 19 |
| Obr. 2.8 - PWM řízení sériového rezonančního měniče, $V(A, B)$ – napětí na rezonančním obvodu, $I(C1)$ – proud rezonančním obvodem                                                                   | 20 |
| Obr. 2.9 - Paralelní rezonanční měnič                                                                                                                                                                | 20 |
| Obr. 2.10 - LLC rezonanční měnič                                                                                                                                                                     | 21 |
| Obr. 4.1 - SiC JFET cascode [19]                                                                                                                                                                     | 24 |
| Obr. 4.2 - Spínání C3M0013120K, zapínací děj vlevo, vypínací vpravo, převzato z [21]                                                                                                                 | 25 |
| Obr. 4.3 - Rozložení vývodů u TO-247                                                                                                                                                                 | 26 |
| Obr. 4.4 - TO-247-4L pouzdro spolu s vysvětlením výhody signálového emitoru, převzato z [23]                                                                                                         | 26 |
| Obr. 4.5 - Srovnání spínacích ztrát pro různé druhy pouzder                                                                                                                                          | 27 |
| Obr. 5.1 - Grafické znázornění efektivního průřezu vodičů vůči celkovému průřezu při a) opačném průchodu proudů, b) souhlasném průchodu proudů                                                       | 28 |
| Obr. 5.2 - Grafické znázornění rovnice hloubky vniku                                                                                                                                                 | 29 |
| Obr. 5.3 - Typický příklad závislosti relativní permeability jádra na sycení, převzato z [24]                                                                                                        | 30 |
| Obr. 5.4 - Typické ztrátové křivky pro Sendust s $\mu r = 26$ , převzato z [26]                                                                                                                      | 31 |
| Obr. 5.5 - Příklad spínacích ztrát použitého tranzistoru C3M0075120K, převzato z [27]                                                                                                                | 32 |
| Obr. 5.6 - Základní zapojení double pulse testu                                                                                                                                                      | 33 |
| Obr. 5.7 - Simulace double pulse testu u tranzistoru C3M0075120K, sepnutí během druhého pulzu.                                                                                                       | 33 |
| Obr. 5.8 - Simulace double pulse testu u tranzistoru C3M0075120K, vypnutí během druhého pulzu.                                                                                                       | 34 |
| Obr. 5.9 - Parazitní vlastnosti pouzdra TO-247-4L                                                                                                                                                    | 35 |
| Obr. 5.10 - Vzájemná poloha dvou TO-247-4L tranzistorů pro minimalizaci parazitních indukčností v cestě                                                                                              | 35 |
| Obr. 6.1 - Zjednodušené schéma sériového rezonančního obvodu s tlumením                                                                                                                              | 37 |
| Obr. 6.2 - základní PWM - vysoká střída                                                                                                                                                              | 39 |
| Obr. 6.3 - základní PWM - nízká střída                                                                                                                                                               | 39 |
| Obr. 6.4 - Závislost výstupního napětí na střídě -základní PWM                                                                                                                                       | 40 |
| Obr. 6.5 - Porovnání proudů při tvrdém a měkkém spínání                                                                                                                                              | 40 |
| Obr. 6.6 - Závislost velikosti spínaného proudu v závislosti na výstupním napětí                                                                                                                     | 41 |
| Obr. 6.7 - Základní průběhy a schéma sériového rezonančního obvodu                                                                                                                                   | 42 |
| Obr. 6.8 - Rozfázování jednotlivých okamžiků podle sepnutí tranzistorů, a) přivedeno pozitivní napětí na rezonanční obvod, b) dolní zkrat, c) negativní napětí na rezonančním obvodu, d) horní zkrat | 42 |
| Obr. 6.9 - Detail přepínacích dějů při změně stavu měniče                                                                                                                                            | 43 |

|                                                                                                                                            |    |
|--------------------------------------------------------------------------------------------------------------------------------------------|----|
| Obr. 6.10 - Navrhovaný 2. algoritmus PWM - nízká střída.....                                                                               | 44 |
| Obr. 6.11 - Navrhovaný 2. algoritmus PWM - vysoká střída.....                                                                              | 44 |
| Obr. 6.12 - Závislost výstupního napětí na střídě při použití navrhovaného algoritmu .                                                     | 45 |
| Obr. 6.13 - Srovnání závislosti výstupního napětí a velikosti spínaného proudu.....                                                        | 45 |
| Obr. 6.14 - Průběh napětí a proudu při spínání 25 kHz ( $f_r = 200$ kHz) .....                                                             | 46 |
| Obr. 6.15 - Průběh napětí a proudu při spínání 50 kHz ( $f_r = 200$ kHz) .....                                                             | 46 |
| Obr. 6.16 - Průběh napětí a proudu při spínání 100 kHz ( $f_r = 200$ kHz).....                                                             | 47 |
| Obr. 6.17 - Průběh napětí a proudu při spínání 200 kHz ( $f_r = 200$ kHz).....                                                             | 48 |
| Obr. 6.18 Průběh napětí a proudu při spínání 500 kHz ( $f_r = 200$ kHz) .....                                                              | 49 |
| Obr. 6.19 - Spínání rezonančního obvodu při $1/3 f_r$ .....                                                                                | 50 |
| Obr. 6.20 - Spínání při $1/5 f_r$ .....                                                                                                    | 50 |
| Obr. 6.21 - Spínání při $1/7 f_r$ .....                                                                                                    | 51 |
| Obr. 6.22 - Kombinace zvyšování frekvence a změny střídý, $f_r = 200$ kHz; $f_{sw} = 250$ kHz, vlevo $d = 100\%$ , vpravo $d = 80\%$ ..... | 52 |
| Obr. 7.1 - Schéma simulovaného obvodu .....                                                                                                | 53 |
| Obr. 7.2 - Zapojení odlehčovacích obvodů tranzistorů .....                                                                                 | 54 |
| Obr. 7.3 - Popis generování napětí fázovým posunem spínání tranzistorů v můstku.....                                                       | 54 |
| Obr. 7.4 - Průběh napětí a proudu v rezonančním obvodu při $f_{sw} = 200$ kHz a $D = 50\%$ .....                                           | 55 |
| Obr. 7.5 - Detailní průběh napětí a proudu na tranzistoru $T_1$ při sepnutí se zobrazenou spínací ztrátou .....                            | 55 |
| Obr. 7.6 - Účinnost měniče při změně střídý a výstupní výkon při 560 $U_{vst}$ .....                                                       | 56 |
| Obr. 7.7 - Ukázka generování spínacích impulsů pro jednotlivé tranzistory .....                                                            | 56 |
| Obr. 7.8 - Průběh napětí a proudů na rezonančním obvodu při použití 2. algoritmu .....                                                     | 57 |
| Obr. 7.9 - Ztráty na tranzistoru $T_1$ při výstupním výkonu 1100 W .....                                                                   | 57 |
| Obr. 7.10 - Účinnost měniče při změně střídý a výstupní výkon při 560 $U_{vst}$ .....                                                      | 58 |
| Obr. 7.11 - Účinnost měniče při změně spínací frekvence při $U_{vst} = 560$ V .....                                                        | 59 |
| Obr. 7.12 - Účinnost měniče při změně střídý ( $f_{sw} = 125$ kHz) .....                                                                   | 60 |
| Obr. 7.13 - Účinnost měniče při změně střídý ( $f_{sw} = 160$ kHz) .....                                                                   | 60 |
| Obr. 7.14 - Účinnost měniče při změně střídý ( $f_{sw} = 200$ kHz) .....                                                                   | 61 |
| Obr. 7.15 - Účinnost měniče při změně střídý ( $f_{sw} = 250$ kHz) .....                                                                   | 61 |
| Obr. 7.16 - Účinnost měniče při změně střídý ( $f_{sw} = 312.5$ kHz) .....                                                                 | 62 |
| Obr. 7.17 Účinnost měniče při změně střídý ( $f_{sw} = 500$ kHz) .....                                                                     | 62 |
| Obr. 7.18 - Závislost účinnosti na změně střídý a změně frekvence .....                                                                    | 63 |
| Obr. 7.19 - Zapojení předřazeného snižujícího měniče napětí .....                                                                          | 63 |
| Obr. 7.20 - Účinnost měniče při $U_{vst} = 560$ V, výstupní a vstupní výkon .....                                                          | 64 |
| Obr. 7.21 - Závislost účinnosti na výstupním výkonu - porovnání všech navrhovaných způsobů řízení .....                                    | 64 |
| Obr. 8.1 - Funkční blokový diagram budícího integrovaného obvodu, převzato z [30]                                                          | 66 |
| Obr. 8.2 - Příklad vinutí transformátoru k docílení velmi nízké kapacity mezi vinutími .....                                               | 67 |
| Obr. 8.3 - Schéma napájecí části budiče .....                                                                                              | 68 |
| Obr. 8.4 - Zapojení sekundární strany budiče.....                                                                                          | 69 |
| Obr. 8.5 - Saturační ochrana, převzato z [33] .....                                                                                        | 70 |
| Obr. 8.6 - Schéma budiče pro diskretní SiC .....                                                                                           | 70 |
| Obr. 8.7 - Sekundární strana budiče tranzistoru s vyznačenou smyčkou uzavírání proudů .....                                                | 71 |
| Obr. 8.8 - Osazená deska budiče tranzistoru .....                                                                                          | 71 |
| Obr. 8.9 - Osazená silová deska, vlevo shora, vpravo zespodu .....                                                                         | 72 |

|                                                                                                                                                                     |     |
|---------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| Obr. 8.10 - Smysl vinutí transformátoru, vpravo hotový transformátor .....                                                                                          | 73  |
| Obr. 8.11 - Transformátor pro 2. prototyp SRC .....                                                                                                                 | 74  |
| Obr. 8.12 - Grafické vyjádření rovnice pro výpočet potřebné kapacity .....                                                                                          | 75  |
| Obr. 8.13 - Generování pulzů, střídání horního a dolního zkratu .....                                                                                               | 76  |
| Obr. 8.14 - Sčítání signálů pro tranzistory .....                                                                                                                   | 76  |
| Obr. 8.15 - Tvar skutečně generovaných řídicích pulzů tranzistorů.....                                                                                              | 76  |
| Obr. 8.16 - Generování pulzů - jen horní zkrat.....                                                                                                                 | 77  |
| Obr. 8.17 - sčítání signálů pro tranzistory .....                                                                                                                   | 77  |
| Obr. 8.18 - skutečný tvar spínacích signálů.....                                                                                                                    | 77  |
| Obr. 8.19 - Generování pulzů - kombinace dvou horních a dolních zkratů .....                                                                                        | 78  |
| Obr. 8.20 - Sloučení jednotlivých signálů pro tranzistory .....                                                                                                     | 78  |
| Obr. 8.21 - Tvar skutečných signálů pro tranzistory .....                                                                                                           | 79  |
| Obr. 8.22 - Výstupní napětí měniče na primární straně transformátoru .....                                                                                          | 79  |
| Obr. 8.23 - 1kW 100 kHz SRC 1. prototyp s F28027 Piccolo (vlevo) a C28346 Delfino (vpravo).....                                                                     | 80  |
| Obr. 8.24 - Schéma tepelného přenosu od tranzistoru po vzduch .....                                                                                                 | 81  |
| Obr. 8.25 - A - Závislost kapacity kondenzátoru na přiloženém napětí vůči napětí nominálnímu, B - závislost kapacity na teplotě kondenzátoru, převzato z [42] ..... | 82  |
| Obr. 8.26 - Příklad proudu rezonančním obvodem .....                                                                                                                | 84  |
| Obr. 8.27 - Rychlá Fourierova transformace navzorkovaného rezonančního proudu....                                                                                   | 84  |
| Obr. 8.28 - Předpokládaný průběh rezonančního proudu .....                                                                                                          | 85  |
| Obr. 8.29 - Grafické zobrazení jednoho řádku look-up tabulky .....                                                                                                  | 86  |
| Obr. 8.30 - Schéma zapojení SCR s modelovým obvodem transformátoru, převzato a upraveno z [7] .....                                                                 | 87  |
| Obr. 8.31 - Generování spínacích pulzů pro generování phase-shift řízení měniče .....                                                                               | 89  |
| Obr. 8.32 - Blokové schéma napěťové smyčky .....                                                                                                                    | 90  |
| Obr. 8.33 - Odezva napěťové smyčky regulátoru na skokovou změnu žádaného napětí.....                                                                                | 90  |
| Obr. 8.34 - Proud a napětí na rezonančním obvodu při skokové změně žádaného napětí .....                                                                            | 91  |
| Obr. 8.35 - Regulační schéma.....                                                                                                                                   | 92  |
| Obr. 8.36 - Zjednodušené regulační schéma s podřízenou napěťovou smyčkou.....                                                                                       | 92  |
| Obr. 8.37 - Odezva podřízené napěťové smyčky .....                                                                                                                  | 94  |
| Obr. 8.38 - Odezva nadřízené výkonové regulační smyčky .....                                                                                                        | 94  |
| Obr. 8.39 - Vývojový diagram software procesoru .....                                                                                                               | 95  |
| Obr. 9.1 - Napětí a proud rezonančním obvodem při plné střídě .....                                                                                                 | 97  |
| Obr. 9.2 - Napětí a proud rezonančním obvodem při 50% střídě.....                                                                                                   | 97  |
| Obr. 9.3 - Průběh napětí a proudu na rezonančním obvodu při 2. algoritmu .....                                                                                      | 98  |
| Obr. 9.4 - Průběhy napětí a proudu na rezonančním obvodu a zátěži při skokové změně zátěže při plné střídě, 1. algoritmus .....                                     | 98  |
| Obr. 9.5 - Průběhy proudu a napětí na rezonančním obvodu a na zátěži při skokové změně zátěže při 50% střídě, 1. algoritmus .....                                   | 99  |
| Obr. 9.6 - Průběhy proudu a napětí na rezonančním obvodu a na zátěži při skokové změně střídě z 50% na 100%.....                                                    | 99  |
| Obr. 9.7 - Blokové schéma zapojení měření výkonu.....                                                                                                               | 100 |
| Obr. 9.8 - Příklad měření účinnosti, kde sloupec „Group 1“ představuje vstupní hodnoty, „Group 2“ výstupní.....                                                     | 100 |
| Obr. 9.9 - Příklad zapojení měniče při výkonovém měření.....                                                                                                        | 100 |
| Obr. 9.10 - Výsledná účinnost měniče.....                                                                                                                           | 101 |

## Seznam tabulek

|                                                                                               |    |
|-----------------------------------------------------------------------------------------------|----|
| Tab. 8.1: Požadované hodnoty transformátoru .....                                             | 73 |
| Tab. 8.2: Změřené parametry transformátoru pro 1. prototyp .....                              | 73 |
| Tab. 8.3: Změřené parametry transformátoru pro 2. prototyp .....                              | 74 |
| Tab. 8.4: Závislost rezonanční frekvence na výrobní toleranci kondenzátoru .....              | 82 |
| Tab. 8.5: Závislost rezonanční frekvence na veškerých faktorech, ovlivňujících kapacitu ..... | 83 |
| Tab. 8.6: Parametry simulovaného obvodu .....                                                 | 83 |
| Tab. 8.7: Parametry přenosové funkce .....                                                    | 88 |
| Tab. 8.8: Výsledné parametry napěťové regulační smyčky .....                                  | 90 |
| Tab. 8.9: Výsledné parametry výkonové regulační smyčky .....                                  | 93 |

## 1 Úvod

Spínané zdroje dnes najdeme téměř ve všech elektrických zařízeních. Od miniaturních napájecích obvodů senzorů v jednotkách mW, po průmyslové aplikace v jednotkách MW. Většina těchto zdrojů používá *tvrdé spínání*. Tyto měniče jsou jednoduše říditelné. K jejich řízení se většinou používá PWM (pulzně šířková modulace), takže jsme schopni jednoduše řídit výstupní napětí změnou šířky pulzů. Toto řízení umožňuje řídit výstupní napětí v rozsahu 0% až 100% plynule, což umožňuje napájení různých typů zátěží. Hlavní nevýhodou těchto měničů jsou velké přepínací ztráty a problémy s elektromagnetickou kompatibilitou. Problémy s elektromagnetickou kompatibilitou vyplívají především z velkých strmostí změn napětí a proudů v měniči. S novými tranzistory založenými na SiC běžně tyto strmosti dosahují až 100 V / ns. U druhého nadějného prvku GaN je to až 200 V / ns. Tyto velmi rychlé přechodové děje sice omezí spínací ztráty, ale zároveň rostou nároky na kvalitní elektromagnetické odstínění a filtraci. Pro snížení ztrát můžeme použít odlehčovací obvody umožňující odlehčování zapínacího nebo vypínacího děje v tranzistorech, případně obou dějů. Tyto odlehčovací obvody lze rozdělit na ztrátové a bezetrátové (rozumějme obvody bez cíleného maření energie v tlumícím odporu), přičemž bezetrátové obvody jsou výrazně komplikovanější. Tyto obvody sice existují, ale byly využívány hlavně v dobách, kdy přepínací děje na tranzistorech trvaly řádově jednotky  $\mu$ s. Při použití s moderními tranzistory, jsou tyto obvody, založené především na různých kombinacích přesytky a diody, nepoužitelné. Zotavovací čas nejrychlejších dnešních výkonových diod je většinou výrazně větší, než zavírací a otevírací čas odlehčovaného tranzistoru, proto tyto obvody nemohou dostatečně fungovat. Dnes už se ustupuje i od dříve klasických tzv. RCD ztrátových odlehčovacích obvodů, zotavovací doba diody je většinou delší, než přechodový děj tranzistoru.

Druhým hlavním typem měničů jsou měniče s *měkkým spínáním*. Jejich hlavní výhodou je omezení spínacích ztrát a elektromagnetického rušení z principu funkce. Mohou pracovat v režimu ZCS (zero current switching, spínání v nule proudu), viz. [1], [2] nebo v režimu ZVS (zero voltage switching, spínání v nule napětí), viz. [3], [4] nebo v kombinaci obou režimů, viz [5], [6]. Velkou nevýhodou těchto měničů je, že jsou vždy obtížně říditelné. Pokud pracují ve jmenovitém bodě, tj. při plném otevření s maximálním výstupním napětím a jmenovitou zátěží, pak jsou přepínací ztráty nulové. Pokud ale potřebujeme výstupní napětí řídit, tranzistory musíme spínat a vypínat i v okamžiku, kdy napětí na nich není nulové nebo tranzistory vypínat, když jimi prochází nenulový proud.

Velký důraz je u dnešních měničů kladen především na jejich účinnost (omezení ztrát), prostorovou minimalizaci a ekonomickou stránku. Všechny tyto faktory hrají významnou roli při návrhu spínaných zdrojů. Budoucí generace spínaných zdrojů směřují k velmi vysokým spínacím kmitočtům, kdy se zmenšují potřebné pasivní prvky jako kondenzátory a indukty. Těchto frekvencí je možné dosáhnout použitím polovodičových prvků nové generace (SiC a GaN) nebo použitím různých metod, topologií pro dosažení měkkého spínání, případně kombinací obojího.

Tato práce se zabývá problematikou vysokofrekvenčních DC/DC spínaných zdrojů s vysokou účinností, konkrétně nalezením kompromisu mezi vysokou účinností spínaných zdrojů s měkkým spínáním a říditelností zdrojů s tvrdým spínáním. Další nedílnou součástí práce je zapojení nejnovějších polovodičových prvků pro dosažení nejvyšší možné účinnosti.

## 2 Současný stav

Spínané zdroje se dnes používají v téměř všech odvětvích lidské činnosti. Mezi oblastí použití spínaných zdrojů patří zejména tyto:

- napájení elektronických obvodů
- technologické zdroje – malá napětí, velké proudy (galvanizační účely 10 V / 1 kA, elektrolýza, svařování elektrickým obloukem, ...)
- technologické zdroje – velká napětí, malé proudy (odlučovače elektrárenského popílků 80 kV / 1 A, ...)
- nabíječe a rychlonabíječe
  - mobilní zařízení, např. notebooky, telefony (20 V / 10 A)
  - trakční akumulátory, např. bateriové elektromobily (800 V / 500 A)
- lékařská technika (napájení magnetů, rentgen, ...)
- řízení pohonů

Pokud chceme u spínaných zdrojů dosáhnout vyšších spínacích kmitočtů (z důvodu minimalizace, vyšší W / kg, více v [7]) při zachování akceptovatelné účinnosti z ekonomických důvodů (chladič a zbytečné vyplývání energie jsou nákladné), je nutné použít tranzistory typu FET. Tyto tranzistory se vyznačují hlavně svou rychlostí spínání a vypínání. Dnes, jedny z nejrychlejších tranzistorů, s obchodním označením CoolMOS™ MOSFET dosahují spínacích a vypínacích časů (rise and fall time) 5 ns, což je asi 5x méně, než podobné tranzistory IGBT. Tranzistory CoolMOS™ mají bohužel nepříjemnou vlastnost, a tou je jejich body dioda. Tato dioda má v propustném směru typicky výrazně menší úbytek napětí, než standardní diody, ale má zároveň velmi dlouhou zotavovací dobu řádově > 500 ns, což způsobuje výrazné zotavovací ztráty, oproti diskretním diodám. Proto je třeba tyto tranzistory používat v aplikacích, kde se body dioda neuplatní.

Další možností je použít tranzistory JFET (nejčastěji z materiálu SiC). Tyto tranzistory můžeme rozdělit do dvou základních skupin.

První skupina tranzistorů je typu „*normally on*“, které jsou bez přiloženého napětí na řídicí elektrodě sepnuté. Tato skutečnost představuje velké nebezpečí při spouštění a provozu měničů s těmito prvky, např. při výpadku napájení se prvky sepnou do zkratu a zničí sebe a případně další součásti měniče. Toto je nutné ošetřit při konstrukci měniče a budičů tranzistorů, aby k takovéto situaci nemohlo dojít. Aby byly tranzistory spolehlivě vypnuté, je nutné na bránu (gate) tranzistoru trvale připojit napětí -15 V, což opět klade vyšší nároky na konstrukci budičů.

Druhá skupina tranzistorů JFET je typu „*normally off*“. Tyto tranzistory netrpí předchozím nedostatkem, ale mají jiné nedostatky. Jedním z hlavních problémů je, že jsou pomalejší, než „*normally on*“ a jsou spínány velmi malým napětím, kdy při 3 V na řídicí elektrodě je již tranzistor plně sepnutý (prahové napětí se pohybuje okolo 1 V). Proto je opět doporučeno tranzistor vypínat záporným napětím, aby nemohlo dojít k samovolnému sepnutí, např. díky ringingu nebo rušení.

Nicméně se dnes ukazuje, že tyto SiC JFET, ať už *normally on* nebo *normally off*, které stály u zrodu SiC technologie, jsou silně vytlačovány dnes již klasickými SiC MOSFET.

Žádný z velkých hráčů na poli polovodičových spínačů se jejich vývojem nezabývá a všichni se zaměřují právě na SiC MOSFET.

Další posun v technologii spínacích prvků představují tranzistory typu MOSFET vyrobené z materiálu SiC. Tyto tranzistory s sebou přináší podobnou rychlost jako CoolMOS™ MOSFET, ale jsou schopny pracovat při vyšších napětích (závěrné napětí prvku je 900-1700 V). CoolMOS™ tranzistory byly schopny (při zachování vysoké rychlosti) pracovat s napětími do 400 V (závěrné napětí je 600 V), což je automaticky vylučuje pro práci s třífázovou usměrněnou sítí (pro práci s třífázovou usměrněnou sítí je třeba použít jiné uspořádání měniče).

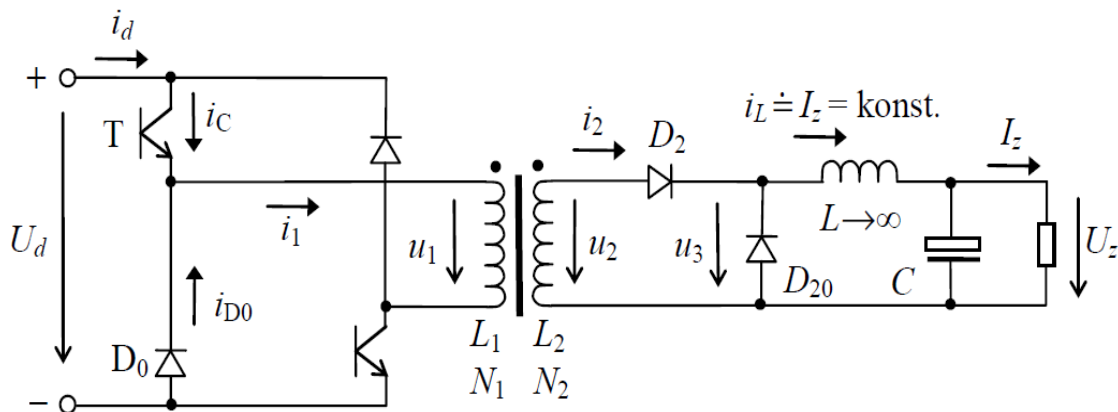
V budoucnu slibují další posun materiály GaN, GaAs (více v [8]). Tranzistory z těchto materiálů slibují vyšší spínací rychlosti. Proti SiC mají asi 2x vyšší vodivost kanálu, ale také menší tepelnou vodivost, takže chlazení těchto součástek bude komplikovanější.

### 2.1 Měniče s tvrdým spínáním

Měniče s tvrdým spínáním se používají téměř ve všech odvětvích spínaných zdrojů. Měniče nejmenšího výkonu, jednotky W, můžeme nalézt např. v různých nabíječkách mobilních telefonů nebo napájecích adaptérech počítačových komponent. Dále, tyto měniče vysokých výkonů, stovky kW až jednotky MW, můžeme nalézt v pohonech velkých strojů nebo v galvanovnách a dalších technologických zařízeních.

#### 2.1.1 Jednočinný propustný měnič

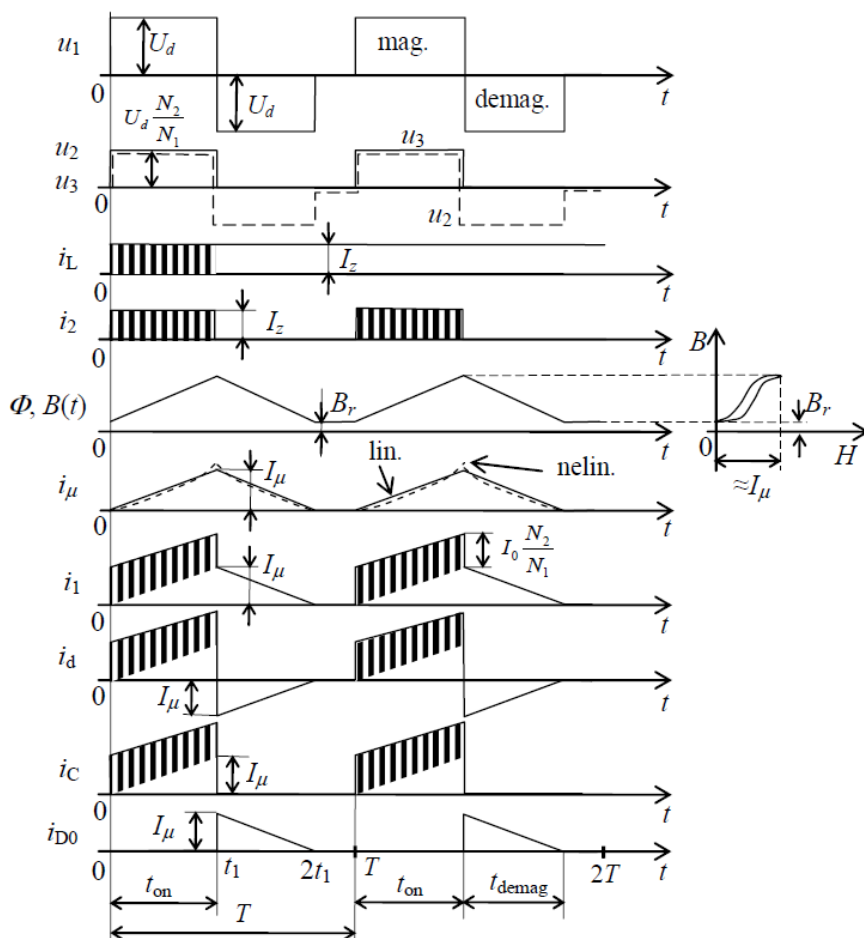
Jednočinný propustný měnič je jeden ze základních typů měniče s tvrdým spínáním. Základní zapojení tohoto měniče s impulzním transformátorem je znázorněno na Obr. 2.1.



Obr. 2.1 - Jednočinný propustný měnič – základní zapojení. Převzato z [7].

Průběhy veličin jednočinného propustního měniče jsou znázorněny na Obr. 2.2. Jak je z Obr. 2.2 patrné, jednočinný propustný měnič nemůže nikdy pracovat se střídou vyšší než 0,5. Při vyšší střídě dochází k tomu, že magnetizační proud transformátoru nestihne v době vypnutí tranzistorů klesnout zpět na nulu a akumuluje se teoreticky až do nekonečna.

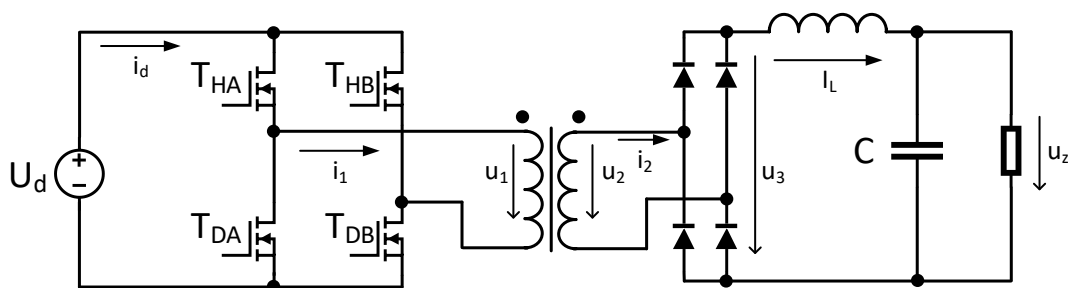




Obr. 2.2 - Jednočinný propustný měnič – průběhy důležitých veličin. Převzato z [7].

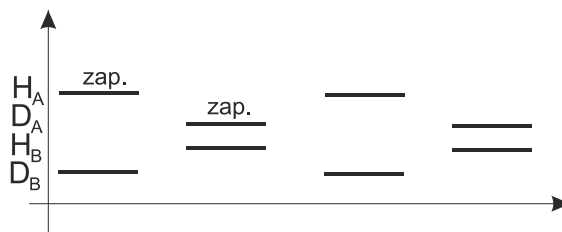
### 2.1.2 Dvojčinný propustný měnič

Dvojčinné propustné měniče jsou konstrukčně a ekonomicky nákladnější, než měniče jednočinné. Je výhodné je používat až od vyšších výkonů, kdy větší ekonomická náročnost vyváží možnou úsporu v pasivních prvcích. Základní zapojení dvojčinného měniče s impulzním transformátorem je znázorněno na Obr. 2.3.



Obr. 2.3 - Dvojčinný propustný měnič – základní zapojení

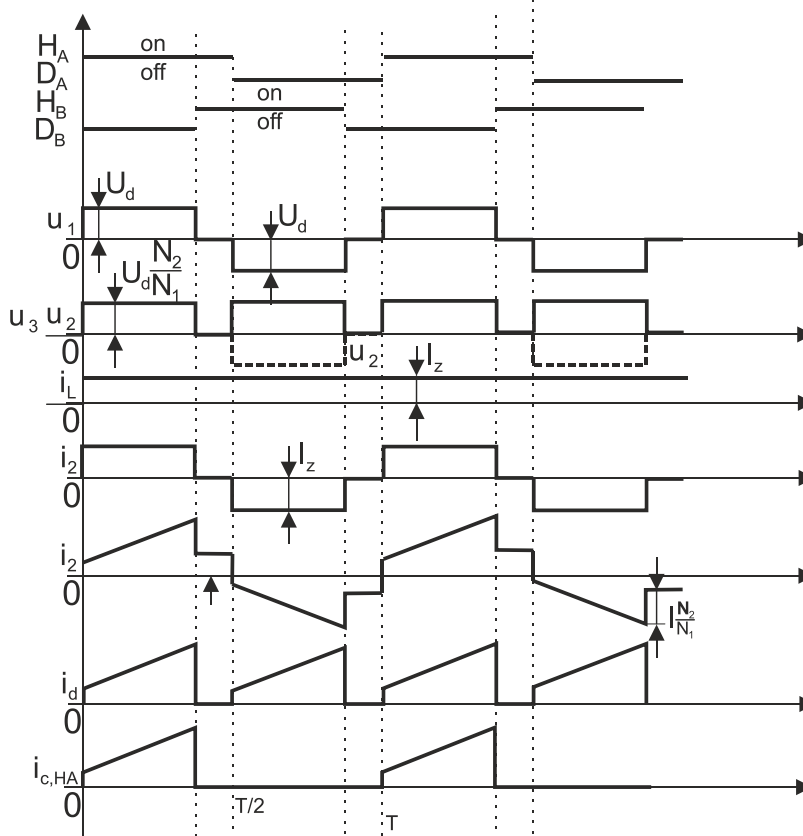
Měnič lze řídit dvěma odlišnými algoritmy. Tyto algoritmy se liší způsobem spínání algoritmy. První algoritmus spíná vždy souběžné tranzistor  $T_{HA}+T_{DB}$  a  $T_{DA}+T_{HB}$ , jak je vidět na Obr. 2.4, kde silné čáry znázorňují dobu zapnutí tranzistoru.



Obr. 2.4 - Dvojbinný propustný měnič – spínání tranzistorů pomocí prvního algoritmu

Na rozdíl od prvního algoritmu, kdy existovala doba, kdy nebyl sepnut ani jeden tranzistor, druhý algoritmus spíná tranzistory vždy na dobu  $T/2$ , jak je znázorněno na Obr. 2.5. Je nutné počítat s ochrannou dobou  $t_0$  (tzv. deadtime), aby nedošlo k prohození větve. Spínací signály se proti sobě fázově posouvají a tím primárnímu vinutí vnucují tři základní stavy:

- $+U_d$  – je sepnut  $T_{HA}+T_{DB}$
- $-U_d$  – je sepnut  $T_{HB}+T_{DA}$
- $0V$  – vinutí je zkratováno,  $T_{HA}+T_{HB}$  = „horní“ zkrat,  $T_{DA}+T_{DB}$  = „dolní“ zkrat.



Obr. 2.5 - Časové průběhy důležitých veličin ve dvojbinném propustném měnič

## 2.2 Měniče s měkkým spínáním

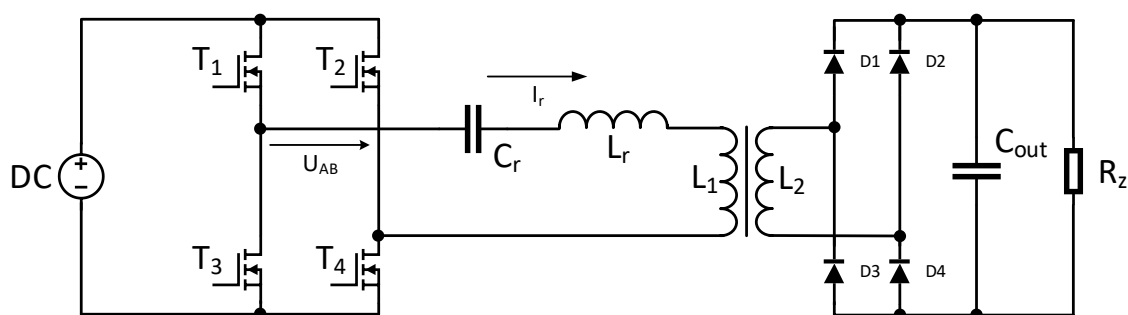
Měniče s měkkým spínáním se používají také v různých oblastech techniky. Tyto měniče se používají hlavně kvůli jejich vlastnostem, kdy z principu funkce odlehčují zapínací nebo vypínací děj. Pracují ve dvou základních režimech, a to ZCS (zero current switching – spínání při nulovém proudu, více v [9]) a ZVS (zero voltage switching – spínání v nule napětí, více v [1]).

Základní výhodou by tedy měly být spínací ztráty. Spínací ztráty jsou v ideálním případě nulové. Problém ovšem nastává, když potřebujeme spínací prvek sepnout/rozepnout v okamžiku, kdy na prvku není nulové napětí, případně jím protéká nenulový proud. Proto je problematické řídit výstupní napětí. Je nutné spínat prvky při neideálních stavech. Tímto se u měničů začínají projevovat spínací ztráty, tudíž není možné měnič provozovat na velmi vysokých kmitočtech, jako v ideálním případě, bez spínacích ztrát. Podrobně se tímto problémem zabývají např. zde [3].

### 2.2.1 Sériový rezonanční měnič

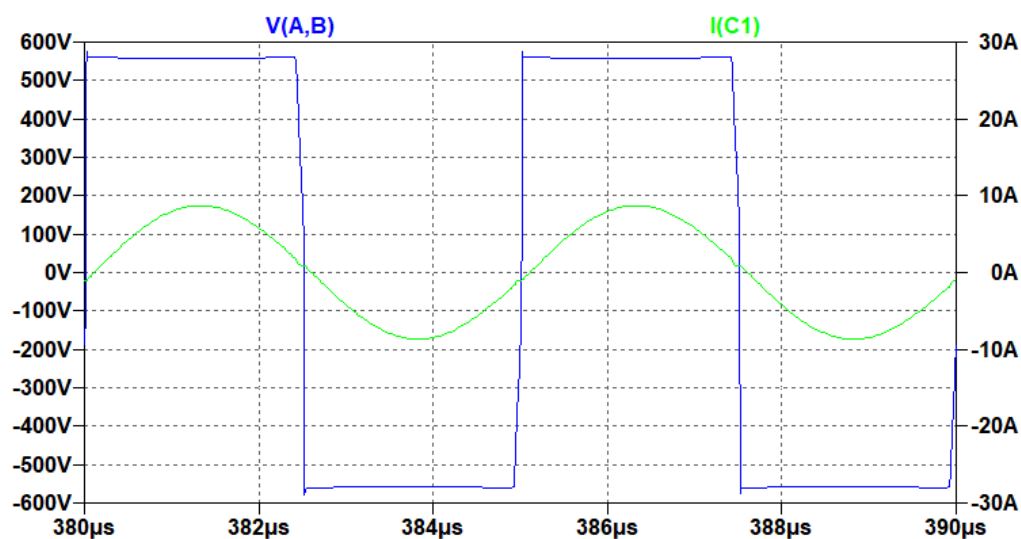
Jak je z názvu patrné, jsou rezonanční prvky tohoto měniče v sérii, viz. schéma zapojení na Obr. 2.6. Rezananční prvky  $L_r$  a  $C_r$  zde tvoří sériový obvod a jejich rezonanční frekvence je dána vztahem (2.1).

$$f_r = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (2.1)$$



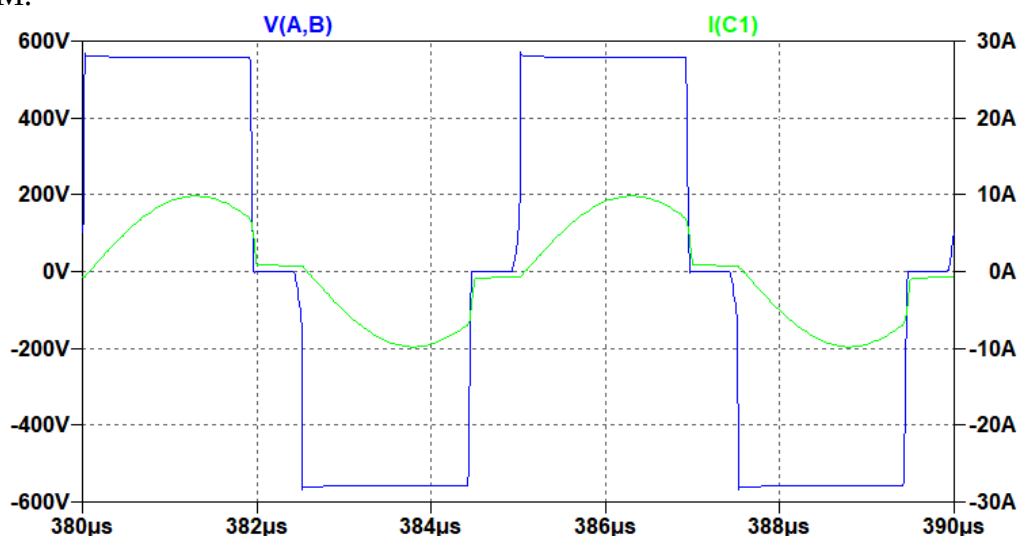
Obr. 2.6 - Sériový rezonanční měnič

Jak již bylo zmíněno výše, při spínání obvodu na rezonanční frekvenci nevznikají spínací ztráty. Jak je vidět na Obr. 2.7, kdy měnič spíná přesně v průchodu proudu nulou, tedy frekvence spínání je shodná s rezonanční frekvencí obvodu.



Obr. 2.7 - ZCS – spínání v nule proudu,  $V(A, B)$  – napětí na rezonančním obvodu,  $I(C1)$  – proud rezonančním obvodem

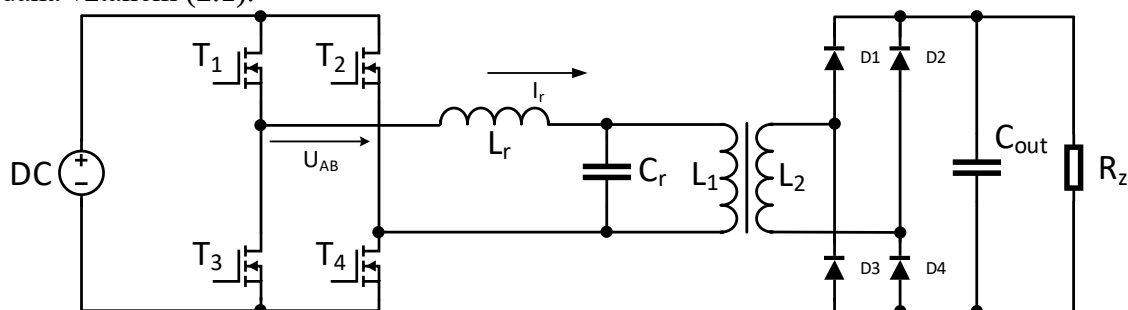
Pokud bychom ale potřebovali řídit výstupní napětí, je velice pravděpodobné, že bude nutné sepnout/vypnout tranzistory v časech, kdy proud není nulový. Tím měnič ztratí svou výhodu, jak je patrné z Obr. 2.8, kde je sériový rezonanční měnič řízen pomocí PWM.



Obr. 2.8 - PWM řízení sériového rezonančního měniče,  $V(A, B)$  – napětí na rezonančním obvodu,  $I(C1)$  – proud rezonančním obvodem

### 2.2.2 Paralelní rezonanční měnič

Paralelní rezonanční měnič (Obr. 2.9) má zátěž připojenou paralelně k rezonančnímu kondenzátoru. Rezonanční frekvence je, stejně jako u sériového rezonančního měniče, dána vztahem (2.1).

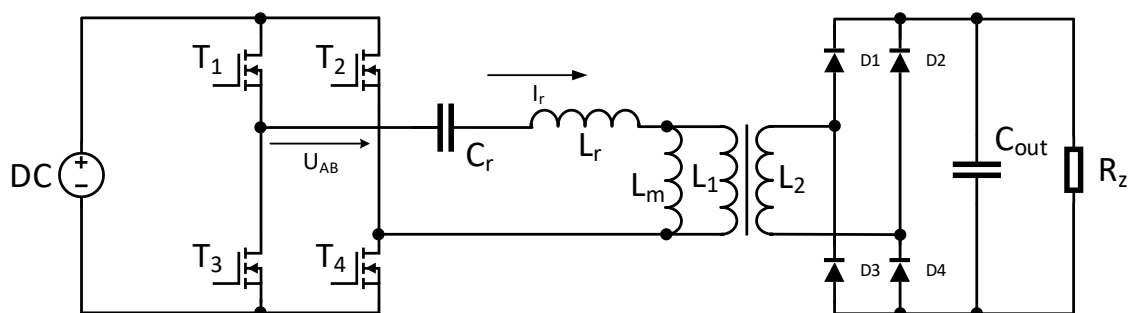


Obr. 2.9 - Paralelní rezonanční měnič

Vzhledem k paralelnímu zapojení zátěže skrývá tento měnič nebezpečí. Pokud nebudeme z rezonančního obvodu odebírat energii zátěží, během několika period se na rezonančním obvodu nakmitá několikanásobné napětí a proud (teoreticky až do nekonečna). Proto je nutné, tento měnič provozovat se zátěží, ne naprázdno.

### 2.2.3 LLC rezonanční měnič

LLC rezonanční měnič vznikl spojením předchozích dvou typů měničů. Rezonanční část obsahuje tři prvky, 2 indukčnosti  $L_r$ ,  $L_m$  a kapacitu  $C_r$ .



Obr. 2.10 - LLC rezonanční měnič

LLC rezonanční měnič má, na rozdíl od předchozích, díky sério-paralelní kombinaci prvků, dvě rezonanční frekvence (2) a (3).

$$f_{r1} = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (2.2)$$

$$f_{r2} = \frac{1}{2\pi\sqrt{(L_r + L_m)C_r}} \quad (2.3)$$

Bohužel většina spínaných zdrojů, založených na rezonančním principu popsaném v předchozích kapitolách, je většinou jednoúčelová. Nastavena pro napájení konkrétní aplikace. Proto jsou většinou použity principy a řízení, které odpovídá konkrétní aplikaci, ale nedává možnost řídit např. výstupní napětí, jak je běžné u tvrdě spínaných zdrojů.

### 2.3 Účinnost dnešních spínaných zdrojů

Účinnost spínaných zdrojů lze přibližně rozdělit do kategorií podle výstupního výkonu:

- < 20 W
- < 3 kW
- < 20 kW
- < 100 kW
- > 100 kW

V první kategorii do 20 W se objevují především různé napájecí zdroje různých elektronických obvodů a dnes velmi rozšířené nabíječky různých mobilních zařízení (mobilních telefonů, tabletů ...), kdy absolutní ztráta zpravidla nepřesahuje 1 W při maximálním výstupním výkonu. Většinou tyto zdroje dosahují účinností od 60% do 80% (viz [10]). Tyto zdroje jsou většinou konstruovány jako velmi levné, čemuž odpovídá nejčastěji používaná topologie blokujícího měniče bez galvanicky oddělené zpětné vazby ze sekundáru transformátoru.

V kategorii do 3 kW se pohybují napájecí zdroje např. osobních počítačů či jiných zařízení, napájených ze sítě. Tyto spínané zdroje zpravidla dosahují účinností od 80% do 95%. Tyto účinnosti vyjadřuje například certifikace „80 Plus“ (viz [11], [12], [13]), kde v závislosti na zatížení zdroje dosahují tyto zdroje až 96% účinnosti (certifikace 80 Plus Titanium). Tato certifikace pomáhá uživateli velmi jednoduše se rozhodnout, jaký zdroj

si koupí. Nicméně je zde velmi dobře vidět, že i nárůst 5% účinnosti může znamenat více než dvojnásobnou cenu zdroje.

Pro zdroje vyšších výkonů do 20 kW se dostáváme přibližně na 90 – 97%(viz např. [14]). Tyto zdroje jsou většinou ještě založeny na diskrétních polovodičích, v kategorii nad 20 kW už bývají většinou použity tranzistorové moduly složené z více diskrétních tranzistorových čipů.

Zdroje do 100 kW se zpravidla pohybují v účinnostech od 95 – 99 %, např. [15]. Tyto zdroje spolu většinou realizují pohony různých výkonných motorů či např. vysokovýkonné žíhání měděného drátu pro větší poddajnost.

Zdroje nad 100 kW zpravidla pohánějí velké technologické celky jako různé procesy v galvanovnách či např. vysokonapěťové odlučovače popílku v elektrárnách a dosahují účinností nad 99%. V dnešní době se začínají tyto zdroje uplatňovat jako rychlonabíječe trakčních baterií s výkony ve stovkách kW. Pro pohony motorů se dnes do přibližně 1,5 MW dají tyto zdroje paralelizovat, nicméně se s rozvojem nových vysokonapěťových spínacích prvků stále častěji setkáváme s frekvenčními měniči, které jsou schopné napájet i 6 kV motory s výkony v jednotkách MW.

### 3 Cíle disertace

Cílem této disertační práce je použití nových metod řízení spolu se spínacími prvky nové generace na spínaném zdroji s regulovatelným výstupním napětím. Zdroj bude pracovat na rezonančním principu pro dosažení vysoké účinnosti. Podrobněji lze cíle rozepsat do následujících kapitol, kde budou detailněji diskutovány způsoby, jakými lze cíle dosáhnout.

#### 3.1 Měnič s vysokou účinností

Účinnost u dnešních spínaných zdrojů je jedním z hlavních ekonomických a ekologických ukazatelů, podle nichž si uživatel vybírá výrobek. Proto je vývoj spínaných zdrojů s vysokou účinností žádoucí. Dnešní spínané zdroje dosahují účinností přibližně 60 - 99% v závislosti na výstupním výkonu. Detailněji je tato problematika probrána v kapitole 2.3. Možností, jak dosáhnout vysoké účinnosti je několik, jsou to zejména různé rezonanční topologie omezující spínací ztráty nebo spínací prvky nové generace (označované jako WBG – wide band gap). Cílem této práce je navrhnout snižující spínaný zdroj s účinností vyšší než 95% při nominálním výkonu 3 kW.

#### 3.2 Řiditelnost rezonančních měničů

Rezonanční spínaný zdroj pracuje nejlépe v konkrétních podmínkách (většinou jmenovitém výkonu a napětí). Pokud ale chceme, z různých důvodů, měnit výstupní parametry, dostáváme se do situace, kdy měnič nebude pracovat v režimu ZCS nebo ZVS, z čehož plyne, že přepínací ztráty vzrostou. Rezonanční spínané zdroje navíc obvykle pracují na velmi vysokých kmitočtech, čímž představují spínací ztráty v případě regulace výrazný problém. Cílem je najít nejvhodnější algoritmus pro řízení výstupního napětí rezonančního spínaného zdroje v širokém spektru výstupního výkonu od 50% - 100%.

#### 3.3 Použití součástek z nových materiálů

Prostředkem pro dosažení cílů této práce, tedy vysoké účinnosti a řešení řiditelnosti rezonančního měniče bude mimo jiné použití spínacích prvků nejnovější generace. Tedy především použití výkonových prvků z materiálu SiC poslední generace, které se stále více dostávají do popředí i v průmyslových aplikacích, díky svým vynikajícím vodivostním i spínacím vlastnostem. S použitím nejnovější třetí generace SiC MOSFET se váží problémy spojené s velmi rychlým spínáním, které je nutné vyřešit.

Shrnutí cílů disertační práce:

1. Návrh a vývoj nastavitelného regulovaného spínaného zdroje s napětovým výstupem s vysokou účinností (>95% při nominálním výstupním výkonu).
2. Řešení řiditelnosti rezonančního měniče.
3. Analýza a syntéza regulačních struktur pro řízení výstupního napětí, výstupního proudu nebo výstupního výkonu pro přesné dosažení nastavených výstupních veličin.
4. Použití tranzistorů a diod z materiálu SiC při konstrukci zdrojů.

## 4 Polovodičové spínací prvky nové generace

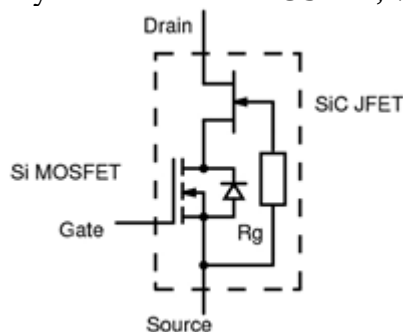
Se vzrůstajícími energetickými nároky různých aplikací je třeba klást větší důraz na výkonovou hustotu spínaných zdrojů. Vysoké výkonové hustoty lze dosáhnout dvěma protichůdnými směry.

- Snižování ztrát v měničích – Měnič s nízkým ztrátovým výkonem potřebuje menší chladič. Ztráty je možné snížit právě díky novým spínacím prvkům, které s sebou přináší menší vodivé i spínací ztráty. Výrobcům se daří snižovat odpor kanálu v sepnutém stavu až na  $10\text{ m}\Omega$  u  $900\text{ V}$  tranzistoru C3M0010090K [16]. Další snížení ztrát se daří dosáhnout díky velmi rychlým přepínacím časům, kdy už i výkonové tranzistory ( $>600\text{ V}$ ,  $>30\text{ A}$ ) jsou schopny se spínat a rozepínat pod zátěží v časech do  $10\text{ ns}$  (GS66516T, [17]). Toto vede k výrazné eliminaci spínacích ztrát, v jejichž důsledku je možné pracovat s velmi vysokými spínacími kmitočty ( $>100\text{ kHz}$ ).
- Zvyšování spínací frekvence – Velikost vstupních a výstupních filtrů je úměrná velikosti spínací frekvence, stejně jako velikost jádra transformátoru. Proto je žádoucí tuto frekvenci zvyšovat. Dnešní spínací prvky jsou schopné pracovat na spínací frekvenci řádově vyšší než  $100\text{ kHz}$ . Nicméně tato frekvence má své omezení. Je třeba dbát na spínací doby tranzistoru spolu s ochranným časem proti prohoření. Součet těchto časů se dnes velmi běžně vejde do  $100\text{ ns}$ . Aby spínací frekvence nebyla příliš zasažena těmito časy, měla by být spínací frekvence volena do  $500\text{ kHz}$ .

Z výše uvedeného vyplývá, že požadavky na vysokou výkonovou hustotu by nejlépe splnilo zvyšování pracovního kmitočtu spolu se snižováním ztrát. Vzhledem k tomu, že zvyšování spínací frekvence s sebou přináší vyšší spínací ztráty, je třeba hledat a zvolit vhodný kompromis.

### 4.1 SiC – karbid křemíku

První tranzistory na bázi SiC byly tranzistory typu *normally-on* JFET, tyto tranzistory nabízela zejména firma Infineon. Jak již z názvu vyplývá, tyto tranzistory jsou bez přiloženého napětí na bránu v sepnutém stavu. To může přinášet řadu problémů při nabíhání zdroje i různá rizika v případě výpadku budiče. Tento nedostatek se dá jednoduše vyřešit nízkonapětovým tranzistorem MOSFET, viz [18].



Obr. 4.1 - SiC JFET cascode [19]

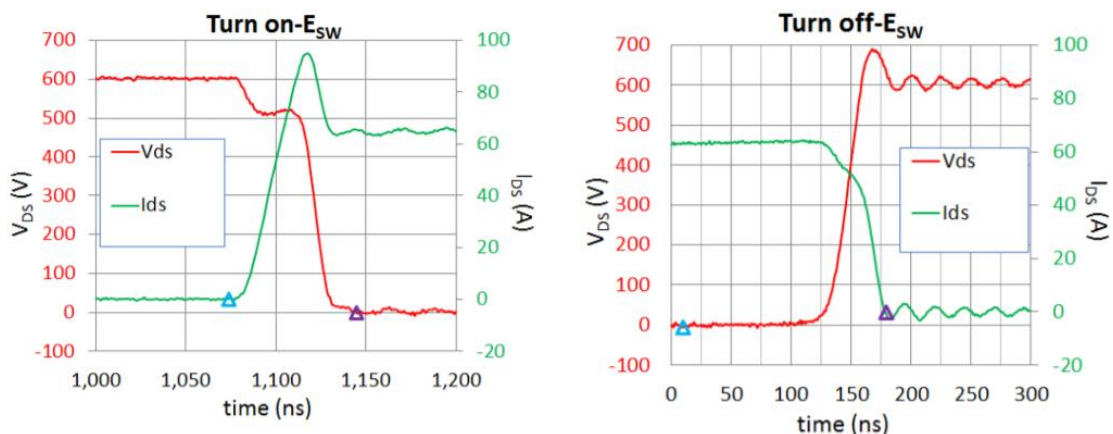
Toto řešení s sebou bohužel přináší komplikace a snižuje spolehlivost celého zařízení. To jsou nespíš důvody, proč průmysl přestal mít o tyto tranzistory zájem a SiC JFET tranzistory přestaly prakticky existovat.

Dnes běžně dostupné spínací prvky na bázi SiC jsou tranzistory typu N-MOSFET. Tyto tranzistory se komerčně vyrábí v napětových hladinách:



- 650V
- 900V
- 1000V
- 1200V
- 1700V

SiC MOSFET existují i ve variantách nad 10 kV [20] a je zde záměr nahradit těmito vysoce výkonné IGBT na vysoké napětí. Jde opět především o omezení ztrát, pramenících z velmi pomalých přepínacích časů, kterých vysokonapěťové IGBT tranzistory dosahují.



Obr. 4.2 - Spínání C3M0013120K, zapínací děj vlevo, vypínací vpravo, převzato z [21]

Na Obr. 4.2 je zobrazen příklad rychlosti spínání jednoho z nejnovějších tranzistorů 3. generace SiC MOSFET C3M0013120K. Tranzistor na tomto příkladu dosahuje strmosti změny napětí přibližně 50 V / ns. Dodejme, že se jedná o 1200 V tranzistor s 13 mΩ  $R_{DSon}$  schopný trvale vést až 150 A v TO-247 pouzdře.

### 4.2 GaN – gallium nitrid

Dalším velice slibným prvkem jsou tranzistory na bázi GaN. Tyto tranzistory ve výkonové variantě dnes nabízí komerčně pouze firma GaN systems. Podle vyjádření hlavního vývojáře firmy GaN systems, se neuvažuje tyto tranzistory používat v napěťových hladinách nad 650 V.

Tranzistory založené na GaN jsou dnes komerčně dostupné na dvou napěťových hladinách:

- 100 V – zde se předpokládá využití na 48 V sběrnici, např. v automobilech
- 650 V – tyto by měly nahradit klasické Si MOSFET, většinou při práci s 1f 230 V AC usměrněnou sítí, tedy s napětími do 400 V DC

Dnes nejvýkonnější dostupný tranzistor má parametry 650 V / 60 A. Velká výhoda těchto tranzistorů je jejich rychlost. Na rozdíl od SiC MOSFET se tyto tranzistory spínají pouze 6 V a není nutné je vypínat záporným napětím (na rozdíl od SiC nepřináší žádný benefit). Nízké napětí ve spojení s velmi malým nábojem do brány je možné dosáhnout velmi rychlých spínacích časů a spínacích frekvencí > 1 MHz. Toto malé napětí s sebou bohužel přináší i možné problémy s parazitním sepnutím přes parazitní kapacitu  $C_{DG}$  nebo rušením indukovaným do smyčky budiče. Práh napětí se u těchto tranzistorů pohybuje lehce nad 1 V, což znamená velmi malou bezpečnostní rezervu 1 V (pro srovnání, SiC MOSFET 3. generace tuto rezervu umožňuje až 5.5 V).

Porovnáním SiC a GaN MOSFET se zabývá např. práce [22]. Z práce vyplývá hodnocení lépe pro GaN díky cca 50% ztrátám oproti SiC, nicméně je třeba uvést, že je zde srovnáván 900 V SiC a 650 V GaN tranzistor. Tato ztráta jasně vyplývá z „pomalých“

přepínacích času SiC ve srovnání s GaN. Pro SiC je dnes limitující hranice přibližně 100 V / ns, kdežto GaN pracuje i na 200 V / ns.

### 4.3 Pouzdra tranzistorů

Materiál čipu není jediným parametrem. Vedle čipu jsou pro tranzistory velmi důležitá také pouzdra. Pokud se budeme bavit o diskretních výkonových tranzistorech, pak pro ně existuje jen pár typů pouzder. Tranzistory menších výkonů (600 V / 30 A) používají většinou menší diskretní pouzdro TO-220.

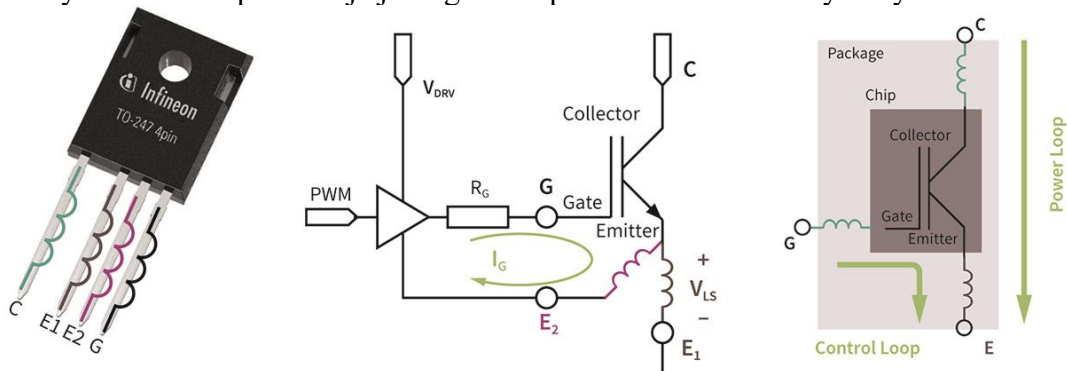
Pro výkonnější tranzistory se standardně používá pouzdro TO-247. Toto pouzdro se vyznačuje většími rozměry, lepším tepelným přenosem a silnějšími nožičkami pro přenos větších proudů.



Obr. 4.3 - Rozložení vývodů u TO-247

Na Obr. 4.3 je zobrazeno poněkud nešťastné a bohužel letité rozložení vývodů tranzistoru. Toto rozložení je nešťastné hlavně kvůli vzdálenosti mezi gate a sourcem tranzistoru, což komplikuje návrh PCB. Tato problematika bude rozebrána v kapitole o návrhu PCB.

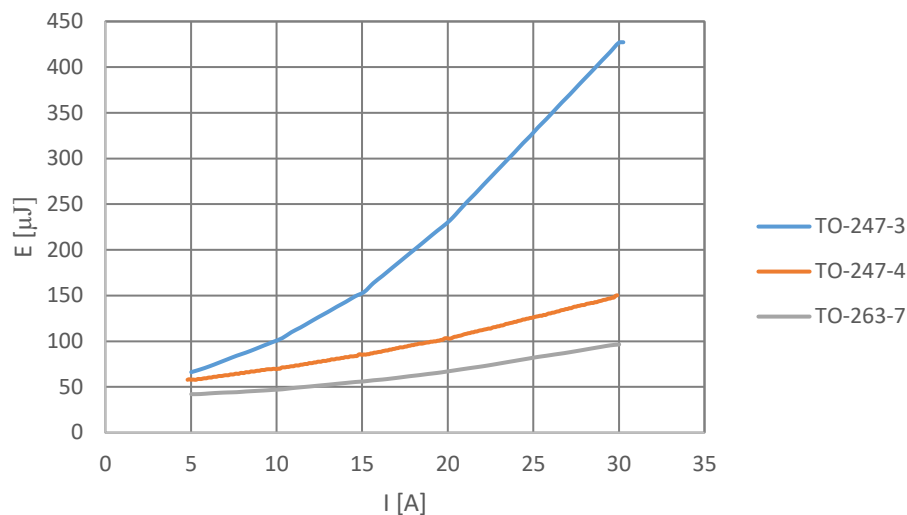
Tato nevýhoda byla odstraněna v novém typu pouzdra TO-247-4L. Jedná se o čtyř nožičkové pouzdro. Je zde rozdělen výkonový a budící source tranzistoru, což zefektivňuje buzení tranzistoru a limituje parazitika spojená se společným sourcem. Jako další výhoda tohoto pouzdra je již logické uspořádání tranzistorových vývodů:



Obr. 4.4 - TO-247-4L pouzdro spolu s vysvětlením výhody signálového emitoru, převzato z [23]

Z Obr. 4.4 je jasně patrná nesporná výhoda nového typu pouzdra s tzv. „Kelvin source connection“. Nejen, že je zde oddělena signálová cesta od výkonové, ale i uspořádání vývodů značně zjednodušuje návrh budícího obvodu.

Výrobci se, kvůli snižování parazitních vlastností pouzdra, rozhodli osadit SiC čipy i do SMD pouzdra TO-263-7. Toto pouzdro má sice velmi nízké parazitní vlastnosti, ale díky problematickému převodu tepla není možné do tohoto pouzdra osadit vysoce výkonné čipy a proud tímto pouzdrem je limitován na cca 30 A.



Obr. 4.5 - Srovnání spínacích ztrát pro různé druhy pouzder

Obr. 4.5 srovnává vliv pouzder na velikost spínacích ztrát tranzistoru. Je patrné, že třínožkové pouzdro TO-247 má ztráty nejhorší, což je dáno především společnou cestou pro výkonovou i budící cestu emitoru tranzistoru. TO-247-4L je na tom o mnoho lépe díky oddělenému emitoru pro buzení a výkon. Další roli zde hraje i optimalizovaná budící cesta díky sousedícím nožičkám báze a emitoru tranzistoru. Nejnížší ztráty vykazuje TO-263-7. Vzhledem k SMD verzi zde očekávat velmi krátké propojení externích padů tranzistoru s vnitřním čipem, což vede k velmi nízkým parazitním indukčnostem cest.

## 5 Ztráty ve spínaných zdrojích

Žádný spínaný zdroj nedosahuje a nikdy nedosáhne absolutní účinnosti. Každý zdroj nebo řekněme transformace energie s sebou nese určitou ztrátu. Účinnosti spínaných zdrojů se zpravidla pohybují v závislosti na výstupním výkonu při typickém zatížení od přibližně 80% (u zdrojů velmi malých výkonů v jednotkách až desítkách W) až po 99.5% při výkonech v desítkách či stovkách kW. Ztráty na spínaném zdroji lze rozdělit na jednotlivé komponenty a sekce měniče podle následujících kapitol.

### 5.1 Ztráty ve filtrech

Ztráty ve filtrech lze rozdělit na základní komponenty každého filtru, tedy kondenzátor a tlumivku.

#### 5.1.1 Tlumivka

Ztráty na tlumivce vznikají ve vinutí i v jádře. Ztráty ve vinutí jsou ztráty způsobené vedením elektrického proudu. Tyto ztráty jsou způsobeny samotným odporem vinutí, ale také průběhem procházejícího proudu. Pokud je proud čistě stejnosměrný, jsou ztráty rovny součinu odporu vinutí spolu s kvadrátem procházejícího proudu:

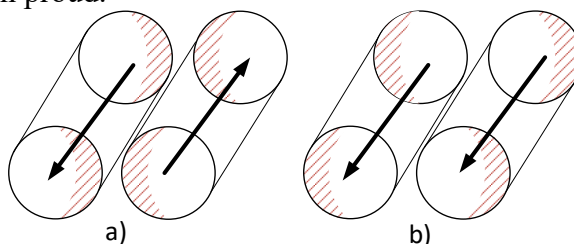
$$P_{ztr} = R_{DC} \cdot I_{DC}^2 \quad (5.1)$$

Tento případ ale nenastává prakticky nikdy. Hlavním úkolem tlumivky v obvodu je tlumit zvlnění proudu podle:

$$u(t) = L \frac{di}{dt} \quad (5.2)$$

Napětí aplikované na tlumivku tedy vyvolá změnu proudu. Tato změna je limitována právě indukčností dané tlumivky. Dalo by se tedy říci, že ideální tlumivka má nekonečnou indukčnost – tedy ideální zdroj proudu, protože jakákoliv změna napětí nebo zátěže neovlivní velikost procházejícího proudu. Tímto by dokonce i nemohlo docházet ke ztrátám na tlumivce, kromě výše zmíněných ztrát způsobených stejnosměrným proudem na odporu vinutí.

Reálná tlumivka má ale k ideální daleko a vždy na tlumivce existuje zvlnění proudu. Proto na vinutí i v jádru tlumivky vznikají další přídavné ztráty. Přídavné ztráty ve vinutí jsou způsobeny hlavně tzv. proximity efektem. Zjednodušeně, tento efekt popisuje vzájemnou interakci mezi vodiči, jimiž prochází proud a jejich vzájemnou polohou. Proud procházející vodičem vytváří kolem sebe magnetické pole. Změna tohoto pole indukuje v sousedních vodičích proud.



Obr. 5.1 - Grafické znázornění efektivního průřezu vodičů vůči celkovému průřezu při a) opačném průchodu proudů, b) souhlasném průchodu proudů

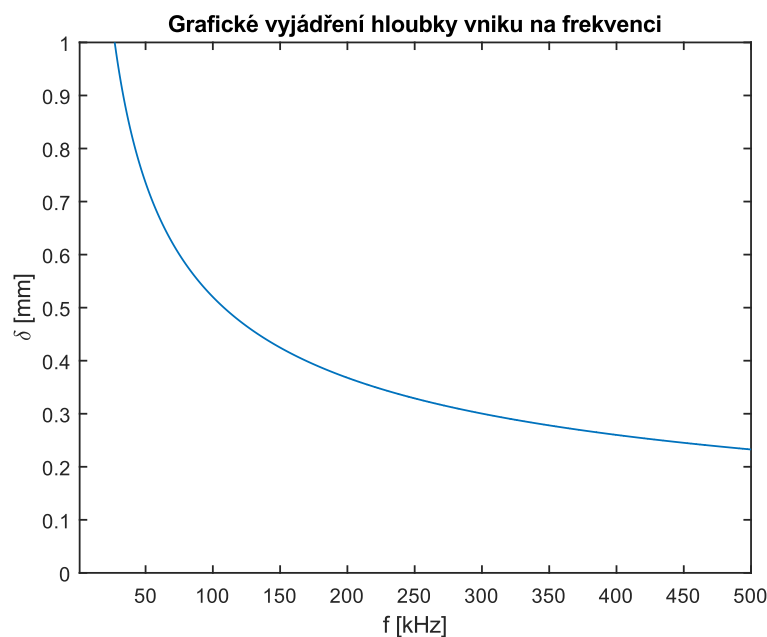
Na Obr. 5.1 je znázorněn tzv. efektivní průřez vodiče při dvou směrech proudů vodičem. Tento efektivní průřez je závislý zejména na velikosti střídavé složky proudu, na její frekvenci a především na vzájemné poloze vodičů. Příklad a) nastává velmi často v transformátorech, kde se vinutí značně překrývají, tedy se ovlivňuje např. primární a sekundární strana vinutí. Příklad b) nastává většinou ve stejném vinutí, kde jsou vodiče navinuty velmi blízko sebe a proud v sousedních vodičích má stejný směr. Obecně lze říci, že čím větší je frekvence nebo velikost změny proudu ve vinutí, tím je proximity efekt závažnější a snižuje efektivní průřez vodiče.

Zvláštní případ proximity efektu v jednom vodiči se nazývá skin efekt. Tento jev je velmi známý a velmi dobře definovaný základním výrazem „hloubka vniku“  $\delta$ :

$$\delta = \sqrt{\frac{2\rho}{\omega\mu}} \quad (5.3)$$

Kde  $\omega$  je frekvence procházejícího proudu,  $\rho$  je měrný odpor vodiče,  $\mu$  permeabilita materiálu, tedy pro měď většinou dosazujeme  $\mu = \mu_0$ .

Ze základního vztahu je patrné, že hloubka vniku je závislá pouze na frekvenci procházejícího proudu. Ostatní parametry vzorce lze považovat za konstanty. Pro lepší představu lze vynést rovnici hloubky vniku do grafu:



Obr. 5.2 - Grafické znázornění rovnice hloubky vniku

Skin efekt spolu s proximity efektem tvoří tzv. střídavou složku vodivostních ztrát ve vodiči.

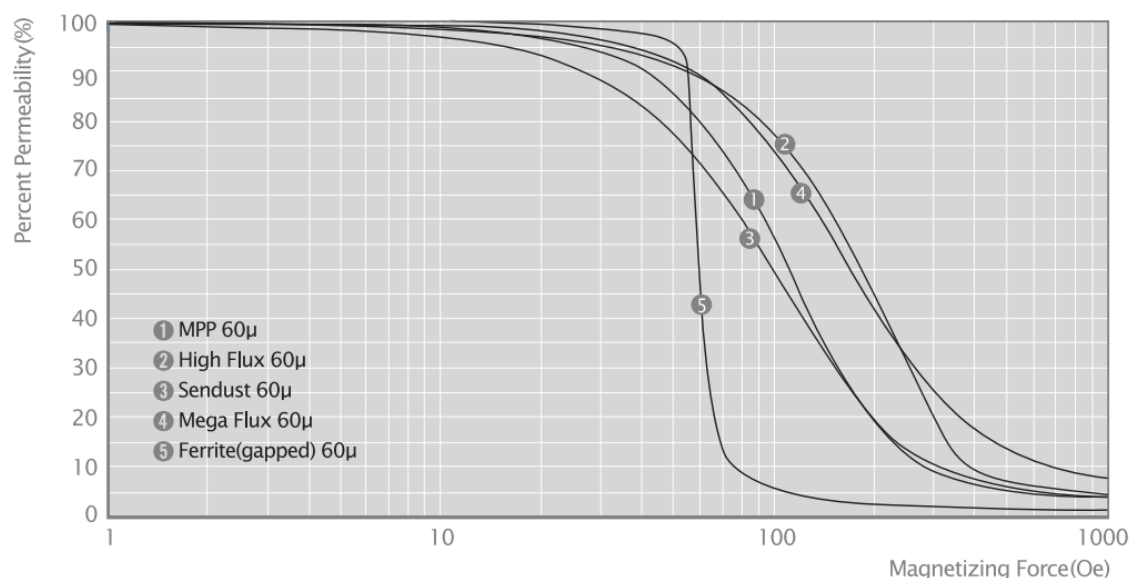
Skin efekt je poměrně snadné vyřešit. Můžeme použít páskový vodič s výškou rovnou maximálně dvojnásobku hloubky vniku. Tento postup je bohužel nepraktický při vinutí transformátorů pro větší proudy při vyšších požadovaných závitech vinutí. Tímto vzrůstá střídavý odpor vinutí a tím také vodivostní ztráty.

Druhá a dnes všeobecně známá a používaná cesta je použití tzv. „*litz wire*“. Tedy použití lankového vodiče se vzájemně izolovanými vlákny. Parametry těchto vodičů jsou dnes velmi variabilní a výrobce je v podstatě schopen dodat cokoliv na zákaznicko-přání.

Nebývá výjimkou vodič pro řádově desítky A při jednotkách MHz frekvence. Vše je jen otázkou počtu jednotlivých žil vodiče a jejich průměru.

Další významnou ztrátou v tlumivce spínaných zdrojů jsou ztráty v jádře. Tyto ztráty závisí na velikosti, frekvenci proudu a také na materiálu jádra. Jednou z možností materiálu jádra tlumivky je použití výkonového feritu (např. CF139, CF297, 3F4 ...) se vzduchovou mezerou. Pro případ tlumivky vytvořené na feritovém jádře je vzduchová mezera nutností (více v [7]), proto je nutné použít specifický tvar jádra v podobě různých CI, EI, EE a podobně.

Další možností jsou tzv. prachová jádra. Tyto jádra tvoří feritový nebo železný prach spojený pojivem a slisovaný. V závislosti na tlaku je poté dosahována relativní permeabilita materiálu od 14 až po 205. Tato jádra vznikla při potřebě minimalizovat rozptyl vzduchové mezery a zlinearizovat chování feritových jader se vzduchovou mezerou. Chování feritů se vzduchovou mezerou je totiž do jisté míry sycení jádra konstantní, ale po překročení meze sycení vlastnosti jádra rapidně padají a přesycený ferit se začne chovat jako vzduch. Na rozdíl od toho indukčnost jader prachových klesá po definované křivce, viz Obr. 5.3.



Obr. 5.3 - Typický příklad závislosti relativní permeability jádra na sycení, převzato z [24]

Na Obr. 5.3 je znázorněno typické chování standardně používaných materiálů pro jádra tlumivek. V těchto materiálech typicky vznikají pouze ztráty hysterezní. Ztráty vířivými proudy jsou zanedbatelné vzhledem k zanedbatelné elektrické vodivosti těchto magnetických materiálů. Hysterezní ztráty se většinou určují podle Steinmetzovi rovnice [25]:

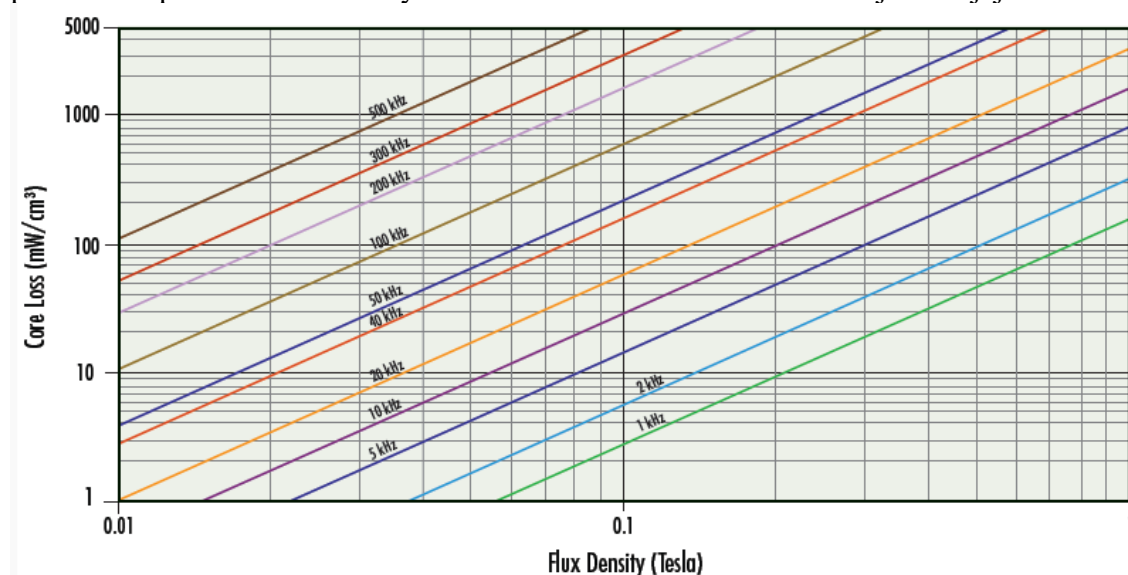
$$P = a \cdot B^b \cdot f^c \quad [W; T, kHz] \quad (5.4)$$

Kde a,b,c jsou konstanty pro konkrétní materiál s konkrétní permeabilitou, pro názornost dosadíme konstanty pro sendust s  $\mu_r = 26$ :

$$P = 45,48 \cdot B^{1,774} \cdot f^{1,46} \quad [W; T, kHz] \quad (5.5)$$

Tyto konstanty vycházejí z měření materiálů výrobcem. Každý výrobce proto používá jiný přístup a může mít pro daný materiál konstanty jiné. Zde uvedené typické konstanty

pocházejí od firmy Magnetics. Každý výrobce magnetických materiálů uvádí ke svým produktům poté ztrátové křivky v závislosti na frekvenci indukce v jádře a její velikosti.



Obr. 5.4 - Typické ztrátové křivky pro Sendust s  $\mu_r = 26$ , převzato z [26]

Obecně lze doporučit jako mezní hodnotu ztrát v jádře  $250 \text{ mWcm}^{-3}$ . Z Obr. 5.4 je patrné, že sendustové jádro lze zatížit přibližně indukci 100mT na 50 kHz frekvenci při ještě snesitelných ztrátách v jádře.

### 5.1.2 Kondenzátor

Ztráty na kondenzátoru jsou většinou vyjádřeny jako tzv. ekvivalentní sériový odpor (ESR). Pokud tento odpor vynásobíme druhou mocninou procházejícího efektivního proudu, měli bychom být schopni určit ztráty na kondenzátoru.

Ztráty v kondenzátoru lze rozdělit do několika hlavních částí. Hlavní ztráty na kondenzátorech jsou zpravidla ztráty v dielektriku. Každý dielektrický materiál reaguje různě při změně aplikovaného napětí. Dielektrické ztráty jsou spojeny s chováním materiálu, jak reaguje na různou polarizaci v závislosti na přiloženém napětí. Velikost těchto ztrát je závislá především na teplotě a frekvenci přikládaného napětí. K vyjádření těchto ztrát v materiálu se používá výraz ztrátový činitel  $\tan \delta$ . Např. u fóliových kondenzátorů je tento ztrátový činitel hlavní složkou celkových ztrát.

## 5.2 Ztráty v transformátoru

Dalším důležitým prvkem spínaných zdrojů obvykle bývá transformátor. Slouží především k transformaci energie na vyšší či nižší napětí. Jako benefit transformátoru lze považovat možnost galvanického oddělení primární a sekundární strany na rozdíl od klasického snižujícího nebo zvyšujícího měniče. Ztráty v transformátoru jsou identické jako v tlumivce.

## 5.3 Vodivostní ztráty

Vodivostní ztráty ve spínaném zdroji v dnešních měničích jsou minoritní. Za hlavní zdroj vodivostních ztrát můžeme označit vodivý kanál použitého polovodiče a použitý usměrňovač. Nicméně, dnešní polovodiče disponují velmi malým odporem kanálu v sepnutém stavu a díky vysoké spínací frekvenci jsou téměř vždy vodivostní ztráty



minoritní. Ztráty na usměrňovačích jsou dnes snižovány synchronními usměrňovači, kdy se místo diody použije tranzistor (N-MOSFET) a v případě potřeby je sepnut, takže úbytek napětí na tranzistoru je tvořen pouze procházejícím proudem přes vodivý kanál, nikoliv přes diodu.

Vyčíslení okamžité hodnoty vodivostních ztrát vychází z násobku úbytku napětí na vodivém kanálu a protékajícího proudu:

$$p_{ztr}(t) = u_{DS}(t) \cdot i_D(t) \quad (5.6)$$

Kde  $u_{DS}(t)$  lze vyjádřit jako součin odporu kanálu a procházejícího proudu:

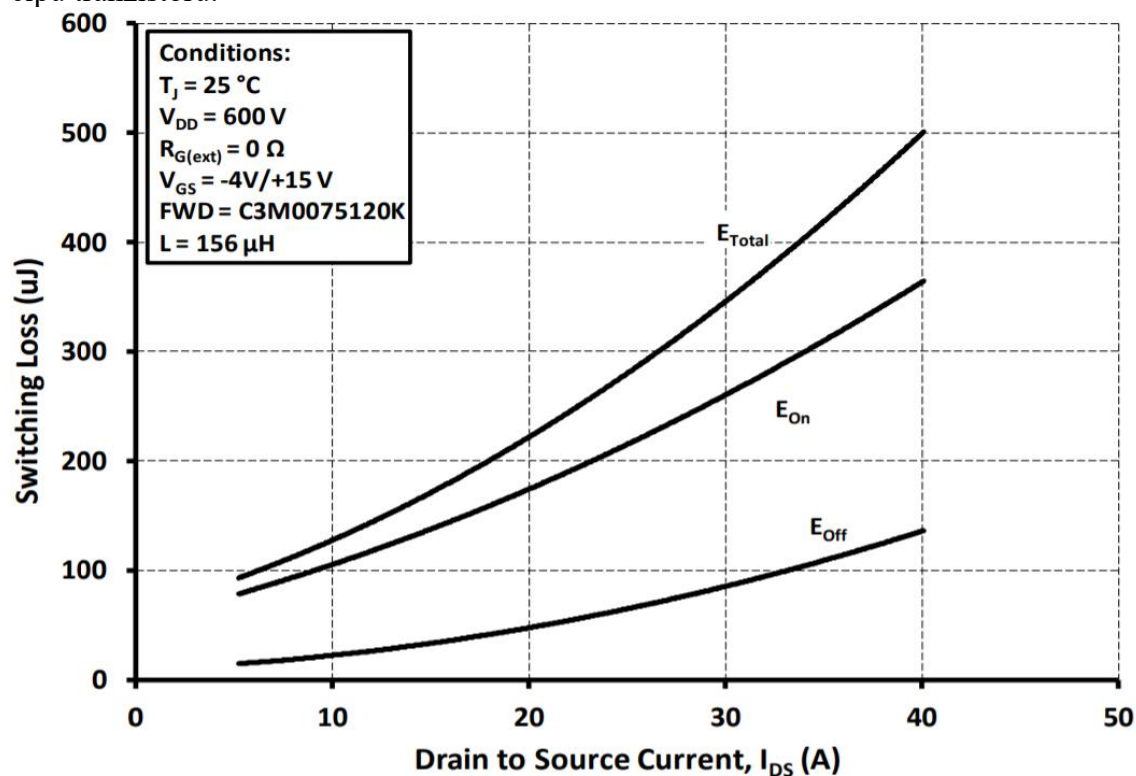
$$p_{ztr}(t) = R_{DSon}(i_D, T) \cdot i_D^2(t) \quad (5.7)$$

Pro celkový výpočet je poté potřeba zintegrovat:

$$P_{ztr} = \frac{1}{T} \int_0^T p_{ztr}(t) dt = \frac{1}{T} \int_0^T R_{DSon}(i_D, T) \cdot i_D^2(t) dt = R_{DSon} \cdot I_{Drms}^2 \quad (5.8)$$

## 5.4 Přepínací ztráty

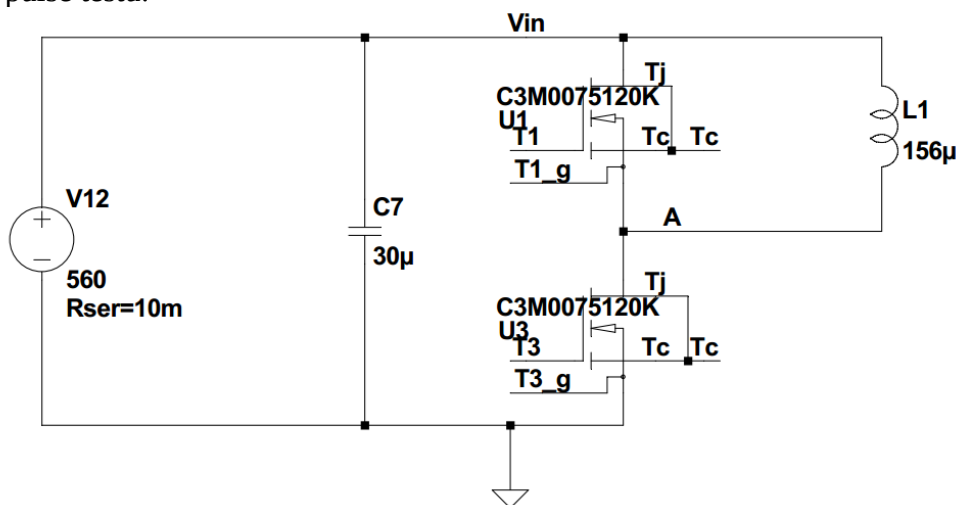
Přepínací ztráty jsou hlavním problémem dnešních spínaných zdrojů. Tyto ztráty vznikají v době, kdy se tranzistor spíná nebo rozepíná. Hlavními kritérii, které ovlivňují spínací ztráty jsou především rychlost sepnutí či vypnutí. Spínací ztráty jsou vždy uváděné v datasheetu tranzistoru většinou v závislosti na protékajícím proudu a také na teplotě čipu tranzistoru.



Obr. 5.5 - Příklad spínacích ztrát použitého tranzistoru C3M0075120K, převzato z [27]

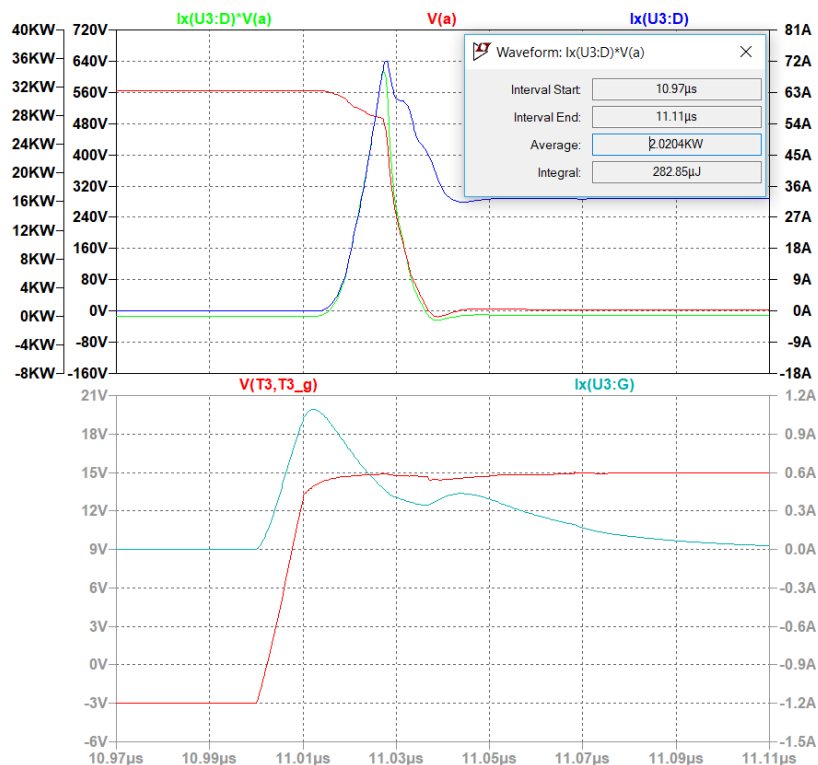


Tyto ztráty bývají výsledkem experimentálních měření za specifikovaných podmínek tzv. double pulse testu:



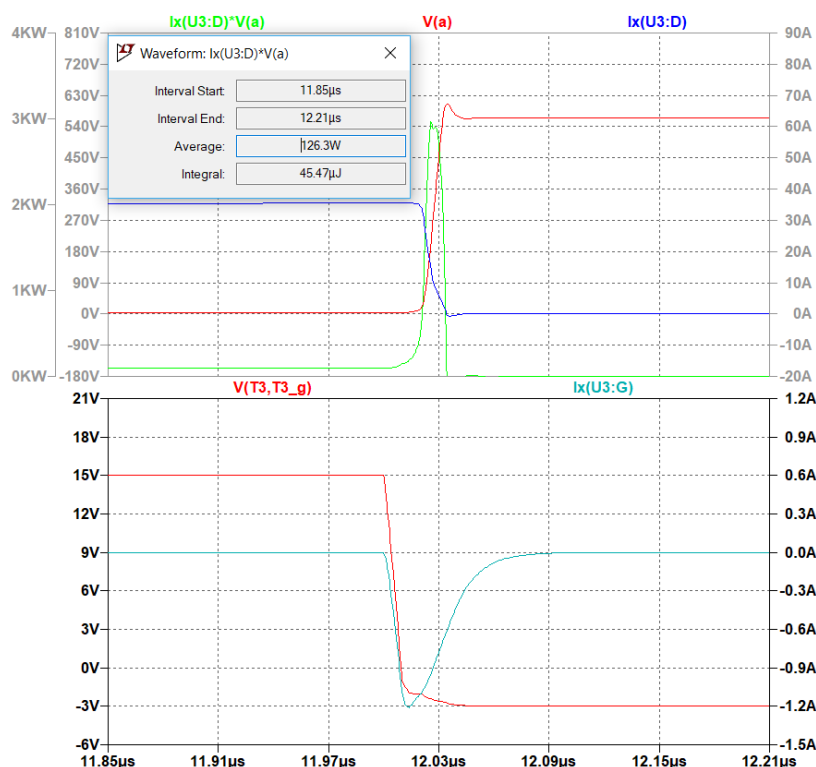
Obr. 5.6 - Základní zapojení double pulse testu

Na Obr. 5.6 je znázorněno základní zapojení double pulse testu, kdy testovaný tranzistor je spodní. Horní tranzistor je trvale vypnutý a testuje se na něm chování jeho parazitní anti-paralelní diody. Výsledek simulace takového obvodu je znázorněn na následujícím obrázku:



Obr. 5.7 - Simulace double pulse testu u tranzistoru C3M0075120K, sepnutí během druhého pulzu.

Na Obr. 5.7 jsou znázorněny průběhy základních veličin tranzistoru. Výsledek simulace ukazuje výkonovou ztrátu  $E_{on}$  282 μJ při přebírání 30 A proudu.



Obr. 5.8 - Simulace double pulse testu u tranzistoru C3M0075120K, vypnutí během druhého pulzu.

Na Obr. 5.8 je naopak zobrazeno vypnutí během druhého pulzu. Tranzistor zde vypíná přibližně 35 A se ztrátou  $E_{off}$  46  $\mu$ J.

Tato situace, kdy je  $E_{on}$  výrazně vyšší, než  $E_{off}$ , je typická pro tranzistory typu MOSFET. Za tuto situaci může především velká kapacita  $C_{DS}$ .

Určení spínacích ztrát je obtížnější, lze vycházet z datasheetových grafů, jako na Obr. 5.5. Spínací ztráty jsou ale silně nelineární v závislosti na proudu nebo teplotě, proto lze použít následující postup pouze pro přibližné zjištění ztrát. Určíme efektivní hodnotu proudu v obvodu a podle této určit ztrátovou energii podle:

$$P_{ztr} = (E_{on} + E_{off}) \cdot f \quad (5.9)$$

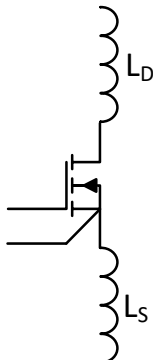
## 5.5 Omezení ztrát

Ztráty ve spínaných zdrojích je možné omezit několika způsoby. Pokud mluvíme o ztrátách vodivostních, tyto lze omezit výběrem tranzistoru s menším odporem kanálu. Dnešní nejlepší čipy dosahují 10 m $\Omega$ , např. u C3M0010090K. Pro dosažení nižšího odporu je poté možné už jen čipy paralelizovat buď uvnitř jednoho pouzdra – na tomto principu jsou založeny všechny výkonové moduly (např. CAS325M12HM2, který používá 7 čipů CPM2-1200-0025B pro každý spínač). Druhou možností je paralelizovat samotné tranzistory. Tato metoda se nepoužívá příliš často z důvodu různých problémů s parazitními vlastnostmi pouzder a tím nerovnoměrného spínání a rozdělení proudů. V případě potřeby velmi vysokých výkonů lze paralelizovat i samotné moduly, nicméně je zde kladen velmi vysoký důraz na sladění jednotlivých spínačů.

Dnešní nejmenší možný odpor v jednom pouzdra je 1,25 m $\Omega$  u prototypů, které používají již zmíněný čip 8  $\times$  CPM3-0900-0010A (stejný čip, jako u C3M0010090K). Poté už následuje jen paralelizace samotných modulů.

Snižování vodivostních ztrát na různých usměrňovačích je možné pomocí synchronních usměrňovačů, kde se využije vodivý kanál tranzistorů MOSFET, který je na rozdíl od IGBT schopen vést proud oběma směry.

U ztrát spínacích je situace složitější. Spínací ztráty ve spínaném zdroji jsou ovlivněny především použitím samotného spínače, ale i návrhem obvodu samotného a tím i jeho parazitik. Především to jsou parazitika samotného pouzdra v podobě parazitních indukčností přívodů. V případě pouzdra TO-247-4L uvádí výrobce tato parazitika:

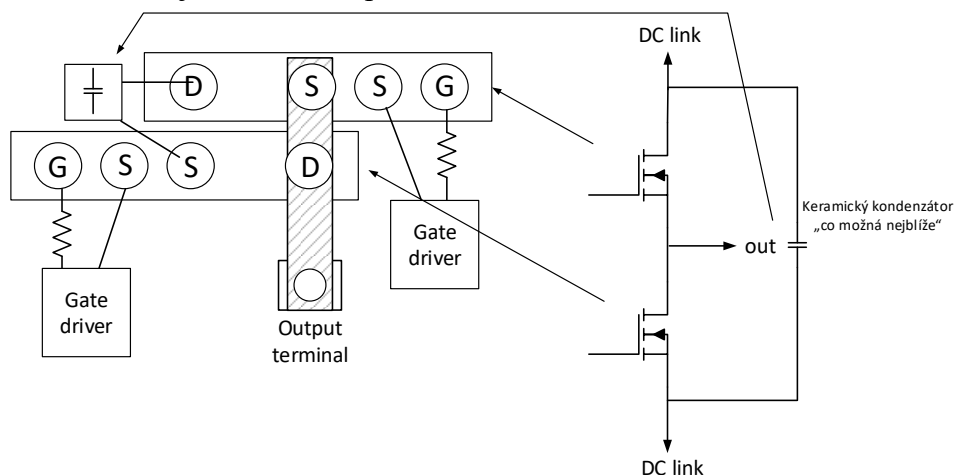


Obr. 5.9 - Parazitní vlastnosti pouzdra TO-247-4L

Na Obr. 5.9 jsou naznačeny dvě hlavní parazity přívodů tranzistoru, kde  $L_D = 3.6 \text{ nH}$ ,  $L_S = 3.4 \text{ nH}$ . V případě vypnutí tranzistoru se celá nahromaděná energie v těchto indukčnostech promění ve výkonovou ztrátu na tranzistoru. Nicméně, s těmito vlastnostmi nelze nic dělat. Jsou to vlastnosti pouzdra a přítomnost sebelepšího čipu s nimi nic neudělá. Jen pro upřesnění a informaci výkonová ztráta představovaná těmito indukčnostmi u TO-247-4L pro 40 A bude:

$$E_{off} = \frac{1}{2} (L_D + L_S) \cdot I_D^2 = 5,6 \mu\text{J} \quad (5.10)$$

V případě standardního průmyslového výkonového modulu CAS300M12BM2, kde jsou tyto indukčnosti přibližně  $30 + 30 \text{ nH}$  a průměrného pracovního proudu 300 A, je tato ztráta přibližně 2,7 mJ. Obecně lze tedy říci, že je nutné omezit sériovou indukčnost v přívodní cestě ke spínači samotnému. V podstatě jediná možnost je minimalizovat délku přívodní cesty umístěním DC-linkových kondenzátorů co možná nejbližší spínačům. Podobně, jako na tomto příkladu:



Obr. 5.10 - Vzájemná poloha dvou TO-247-4L tranzistorů pro minimalizaci parazitních indukčností v cestě

Další možností, jak snížit spínací ztráty, je znalost, že ztráty jsou obecně závislé na napětí a proudu protékajícím daným tranzistorem. Spínací ztráty jsou ovlivněny velikostí napětí na prvku a přebíraným proudem. V případě vypínání tranzistoru je ztráta dána hlavně velikostí vypínaného proudu. Z těchto informací, je patrné, že pokud nějakým způsobem zajistíme ideálně nulové napětí na prvku při sepnutí a nulový proud při vypnutí, ztráty budou silně minimalizovány.

Základní pojmy ZVS (spínání v nule napětí) a ZCS (spínání v nule proudu) vyjadřují přístup k omezení spínacích ztrát.

Možností, jak dosáhnout těchto stavů je několik, ale zpravidla jsou založeny na rezonančních jevech. Pro dosažení nulového napětí se velmi často používají tzv. *resonant DC-link* topologie (např. [28], [29]), kde je pomocným obvodem vybuzen rezonanční děj, který vede k vybití rezonančního kondenzátoru a spolu s tím i vybití kapacit spínače, poté může spínač pod nulovým napětím změnit svůj stav.

Pro dosažení spínání v nule proudu se používají různé sériovo paralelní rezonanční obvody, jako například sériový rezonanční měnič nebo různé kombinace sériovo paralelních rezonancí.

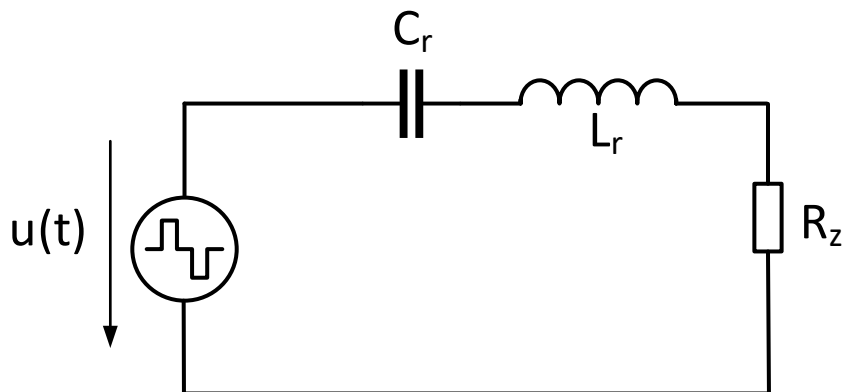
Jako velmi perspektivní se jeví použití obyčejné sériové rezonance z důvodu jednoduché říditelnosti a jednoduchosti zapojení, které nepotřebuje žádné složité pomocné obvody či pomocné spínače pro vyvolání rezonančních dějů.

## 6 Řiditelnost sériového rezonančního měniče

Sériový rezonanční měnič (Obr. 2.6) má následující výhodu – pokud pracuje s maximálním výstupním napětím, jsou spínací ztráty nulové. Ztráty na spínacím prvku jsou vždy integrálem součinu okamžitých hodnot napětí a proudů, tudíž, pokud je jedna z nich nulová, je i součin a tím i ztráty nulové.

Naopak, problém nastává při požadavku na nižší střidu pro dosažení nižšího výstupního napětí. V tomto případě může být řízen klasickou PWM, jako na Obr. 6.2.

Pro pochopení základní funkce je možné měnič na Obr. 2.6 při neuvažování výstupního filtračního kondenzátoru překreslit do základního zapojení a vyjádření základního vztahu.



Obr. 6.1 - Zjednodušené schéma sériového rezonančního obvodu s tlumením

$$u(t) = u_{Cr}(t) + u_{Lr}(t) + u_{Rz}(t) \quad (6.1)$$

Vzhledem k tomu, že se jedná o sériový obvod, jistě můžeme říci, že proud všemi prvky je stejný a poté vyjádřit úbytky napětí na jednotlivých prvcích.

$$u_{Cr}(t) = \frac{1}{C_r} \int i(t) dt \quad (6.2)$$

$$u_{Lr}(t) = L \frac{di(t)}{dt} \quad (6.3)$$

$$u_{Rz}(t) = R_z \cdot i(t) \quad (6.4)$$

$$u(t) = \frac{1}{C_r} \int i(t) dt + L \frac{di(t)}{dt} + R_z \cdot i(t) \quad (6.5)$$

Za předpokladu konstantního vstupního napětí a derivace rovnice (6.5) podle času dostáváme:

$$0 = L \frac{d^2 i(t)}{dt^2} + R_z \cdot \frac{di(t)}{dt} + \frac{1}{C_r} i(t) \quad (6.6)$$

Rovnice (6.6) v tomto tvaru je homogenní rovnicí 2. řádu a její řešení vychází z řešení kvadratické rovnice, tedy:

$$0 = Lx^2 + R_z \cdot x + \frac{1}{C_r} \quad (6.7)$$

Kořeny rovnice (6.7) lze vyjádřit jako:

$$x_1 = -\frac{R_z}{2L_r} + \frac{\sqrt{R_z^2 - 4\frac{L_r}{C_r}}}{2L_r} \quad (6.8)$$

$$x_1 = -\alpha + \sqrt{\alpha^2 - \omega_0^2} \quad (6.9)$$

$$x_2 = -\frac{R_z}{2L_r} - \frac{\sqrt{R_z^2 - 4\frac{L_r}{C_r}}}{2L_r} \quad (6.10)$$

$$x_2 = -\alpha - \sqrt{\alpha^2 - \omega_0^2} \quad (6.11)$$

V rovnicích (6.9) a (6.11) vystupují proměnné  $\alpha$  a  $\omega_0$ .  $\alpha$  představuje tzv. koeficient tlumení rezonančního obvodu a  $\omega_0$  rezonanční frekvence obvodu.

$$\alpha = \frac{R_z}{2L_r} \quad (6.12)$$

$$\omega_0 = \frac{1}{\sqrt{L_r \cdot C_r}} \quad (6.13)$$

Rovnice (6.6) může mít podle řešení kvadratické rovnice 3 možná řešení. Pokud jsou oba kořeny rovnic (6.8) a (6.10) reálné a různé, jedná se o tzv. přetlumený obvod. První případ má řešení:

$$i(t) = A_1 e^{x_1 t} + A_2 e^{x_2 t} \quad (6.14)$$

Koeficienty  $A_1$  a  $A_2$  v rovnici (6.14) vyjadřují počáteční podmínky, panující v obvodu při počátku děje. Druhý případ nastává v případě, kdy má rovnice (6.6) pouze jedno řešení, tedy kořeny se rovnají. Tento případ se nazývá kritické tlumení a nastává v případě, kdy:

$$R_z^2 = 4\frac{L_r}{C_r} \quad (6.15)$$

A obecné řešení rovnice (6.6) je poté rovno:

$$i(t) = (B_1 + B_2)e^{-\alpha t} \quad (6.16)$$

Třetí případ nastává v případě, kdy má rovnice (6.6) dva komplexní kořeny, tedy platí:

$$R_z^2 < 4\frac{L_r}{C_r} \quad (6.17)$$

Tento případ se nazývá podtlumený obvod a jeho obecné řešení je rovno:

$$i(t) = (C_1 \cos \omega t + C_2 \sin \omega t)e^{-\alpha t} \quad (6.18)$$

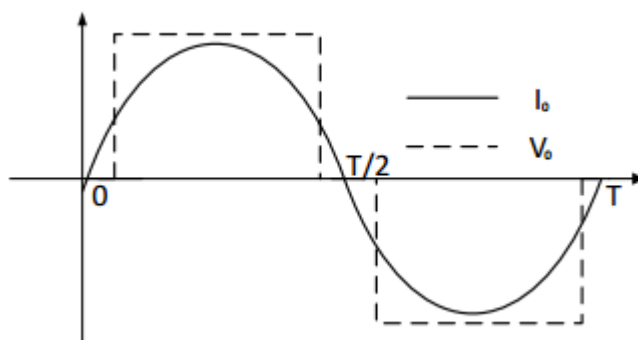
Kde:

$$\alpha = \frac{R_z}{2L_r} \quad (6.19)$$

$$\omega = \sqrt{\frac{1}{L_r \cdot C_r} - \frac{R_z^2}{4L_r^2}} \quad (6.20)$$

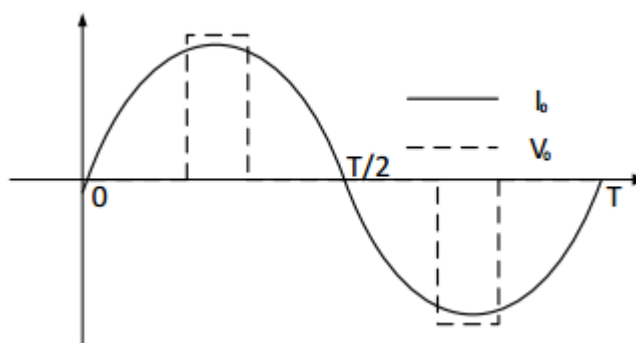
## 6.1 PWM - 1. algoritmus

Předpokládejme velmi malé tlumení obvodu. Při zvyšujícím se tlumení dochází k deformaci tvaru proudu a při základní pulzně šířkové modulaci jsou pulzy přirozeně vycentrovány do proudových půlvln, Obr. 6.2. Na základě tohoto zjištění je toto řízení použitelné při používání velmi širokých pulzů blízko maximální střídě.



Obr. 6.2 - základní PWM - vysoká střída

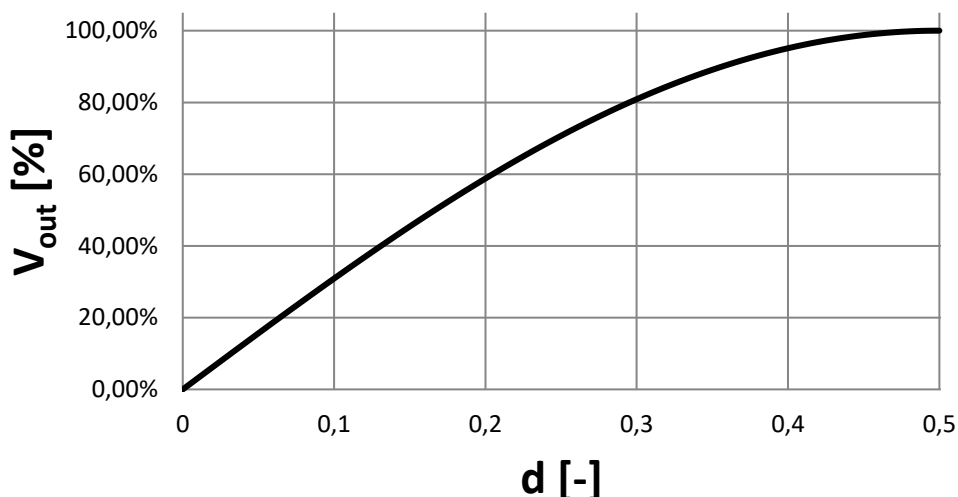
Pokud přijde požadavek na nízké výstupní napětí (nízká střída), základní PWM je nevýhodná. Transistor zapíná a vypíná v okamžicích, kdy se proud měničem blíží maximální hodnotě,



Obr. 6.3 - základní PWM - nízká střída

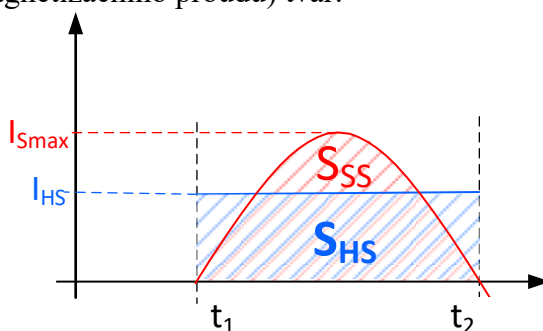
Výstupní napětí je v tomto případě dáno rovnicí:

$$U_{výst} = U_{vst} \cdot \sin(\pi \cdot d) \quad (6.21)$$



Obr. 6.4 - Závislost výstupního napětí na střídě -základní PWM

Pro zajištění potřebného průběhu napětí na rezonančním obvodu, jak je naznačeno na Obr. 6.2, je nutné tranzistory plného můstku řídit způsobem, popsaným na Obr. 2.5. Z [7] je patrné, že v případě klasického tvrdě spínaného měniče s výstupní tlumivkou má proud primárem transformátoru (za předpokladu velmi vysoké magnetizační indukčnosti a tím téměř konstantního magnetizačního proudu) tvar:



Obr. 6.5 - Porovnání proudů při tvrdém a měkkém spínání

Pokud potřebujeme jak klasickým (tvrdě spínaným) tak „měkce“ spínaným rezonančním měničem přenést stejný výkon, je patrné, že plochy  $S_{SS}$  a  $S_{HS}$  z Obr. 6.5 se musejí rovnat. Jednoduše můžeme odvodit plochu tvrdě spínaného měniče.

$$S_{HS} = I_{HS} \cdot (t_2 - t_1) \quad (6.22)$$

Pokud měnič přenáší stejný výkon, je patrné, že:

$$S_{HS} = S_{SS} \quad (6.23)$$

Kde křivka obálky je sinusová funkce a tedy musí platit:

$$S_{SS} = \int_{t_1}^{t_2} i(t) dt \quad (6.24)$$



$$S_{SS} = \int_{t_1}^{t_2} I_{smax} \cdot \sin(\omega t) dt \quad (6.25)$$

$$S_{SS} = I_{smax} \cdot \frac{(\cos \omega t_1 - \cos \omega t_2)}{\omega} \quad (6.26)$$

Po dosazení za  $t_1 = 0$  a  $t_2 = \frac{1}{2f}$  do (6.26) dostáváme:

$$S_{SS} = \frac{I_{smax}}{\pi f} \quad (6.27)$$

Poté můžeme to samé dosadit do rovnice (6.22):

$$S_{HS} = I_{HS} \cdot \frac{1}{2f} \quad (6.28)$$

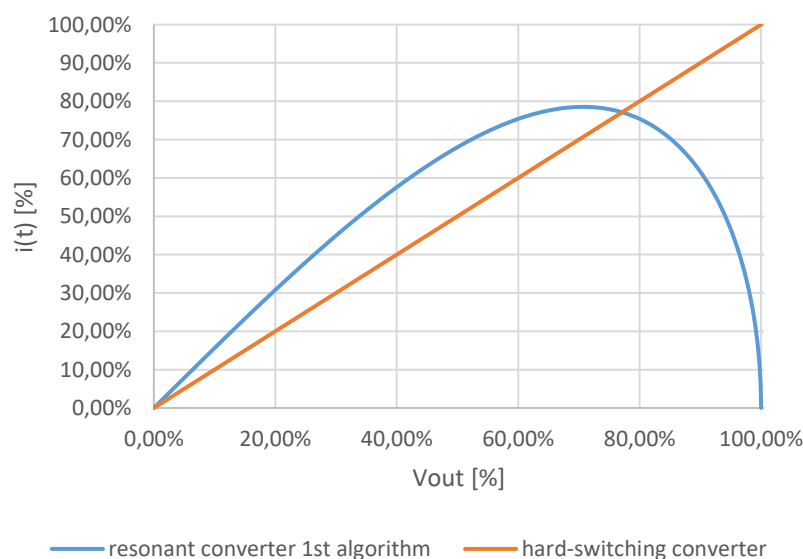
Dosazením (6.27) a (6.28) do (6.23) dostáváme:

$$\frac{I_{smax}}{\pi f} = I_{HS} \cdot \frac{1}{2f} \quad (6.29)$$

$$\frac{I_{smax}}{I_{HS}} = \frac{\pi}{2} \quad (6.30)$$

Pokud tedy předpokládáme stejný výstupní výkon a stejnou spínací frekvenci, teče tranzistorem rezonančního měniče špičkově vyšší proud, nicméně střední hodnota proudu je stejná, jsou stejné tedy i vodivostní ztráty. Rozdíl je při spínání. Tranzistor rezonančního měniče při sepnutí nepřebírá žádný proud od komplementárního tranzistoru a při rozepnutí vypíná proud nulový. Ztráty se tedy budou projevovat pouze přebíjením kapacit  $C_{DS}$  tranzistorů.

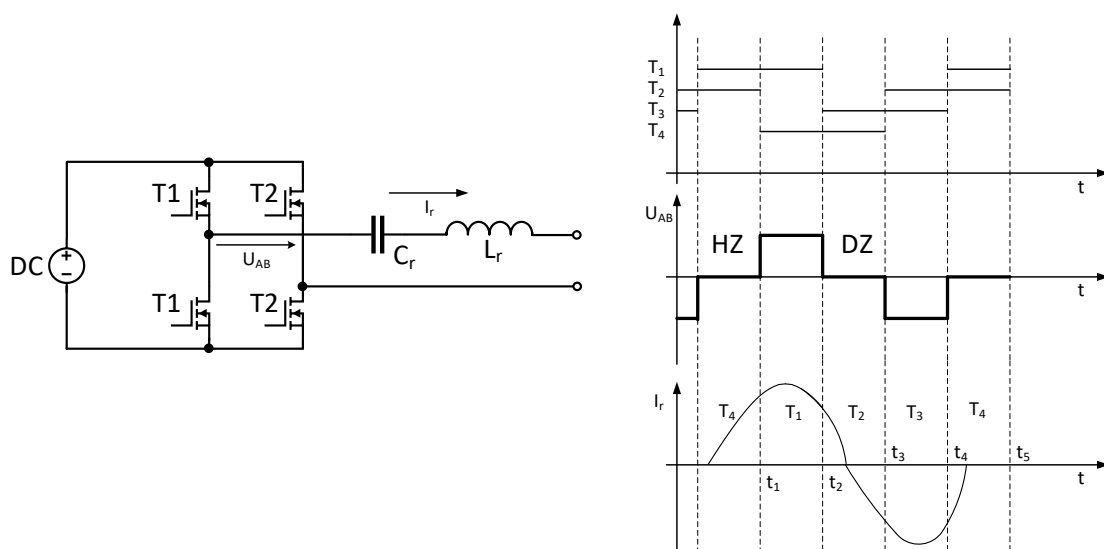
Pokud budeme chtít výstupní výkon regulovat, je nutné dobu sepnutí a vypnutí posouvat. Poté bude závislost v závislosti na výstupním napětí vypadat následovně:



Obr. 6.6 - Závislost velikosti spínaného proudu v závislosti na výstupním napětí

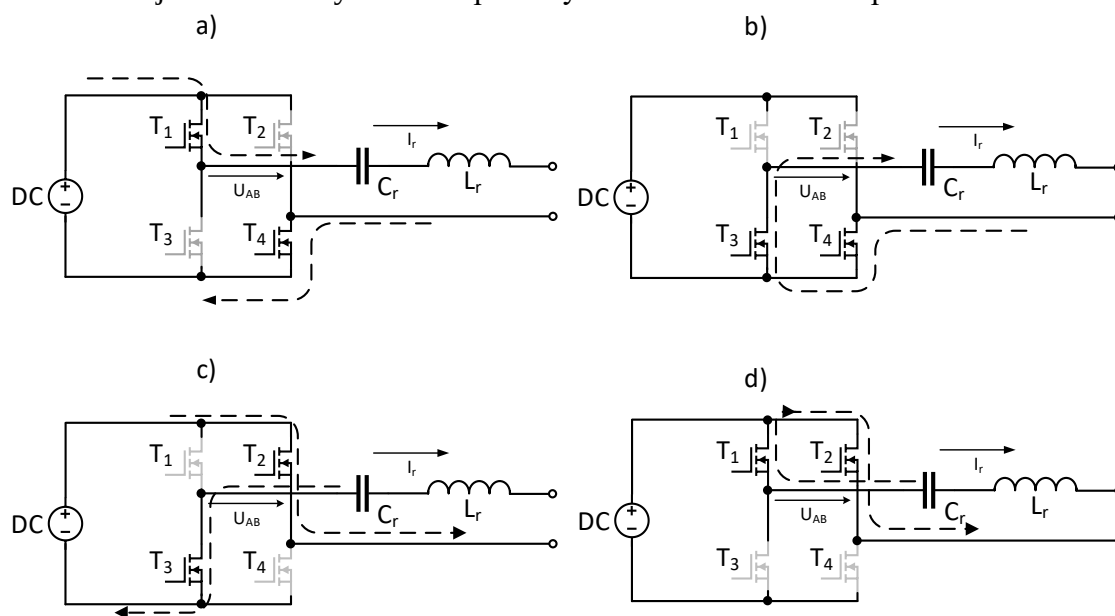
Obr. 6.6 ukazuje očekávatelnou závislost velikosti spínaného proudu v závislosti na výstupním napětí, tedy i střídě. U klasického tvrdě spínaného měniče je velikost spínaného proudu přímo úměrná výstupnímu napětí, proto i spínací ztráty porostou přímo úměrně s velikostí výstupního napětí. U sériového rezonančního měniče je situace jiná, pokud požadujeme velmi malou střidu pro nízké výstupní napětí, spínáme poměrně velký proud, protože proud je omezen pouze velikostí rezonanční indukčnosti.

Pro pochopení základní funkce sériového rezonančního obvodu je třeba si rozkreslit jednotlivé veličiny rezonančního obvodu i při neideálním stavu, kdy je výstupní napětí nižší:



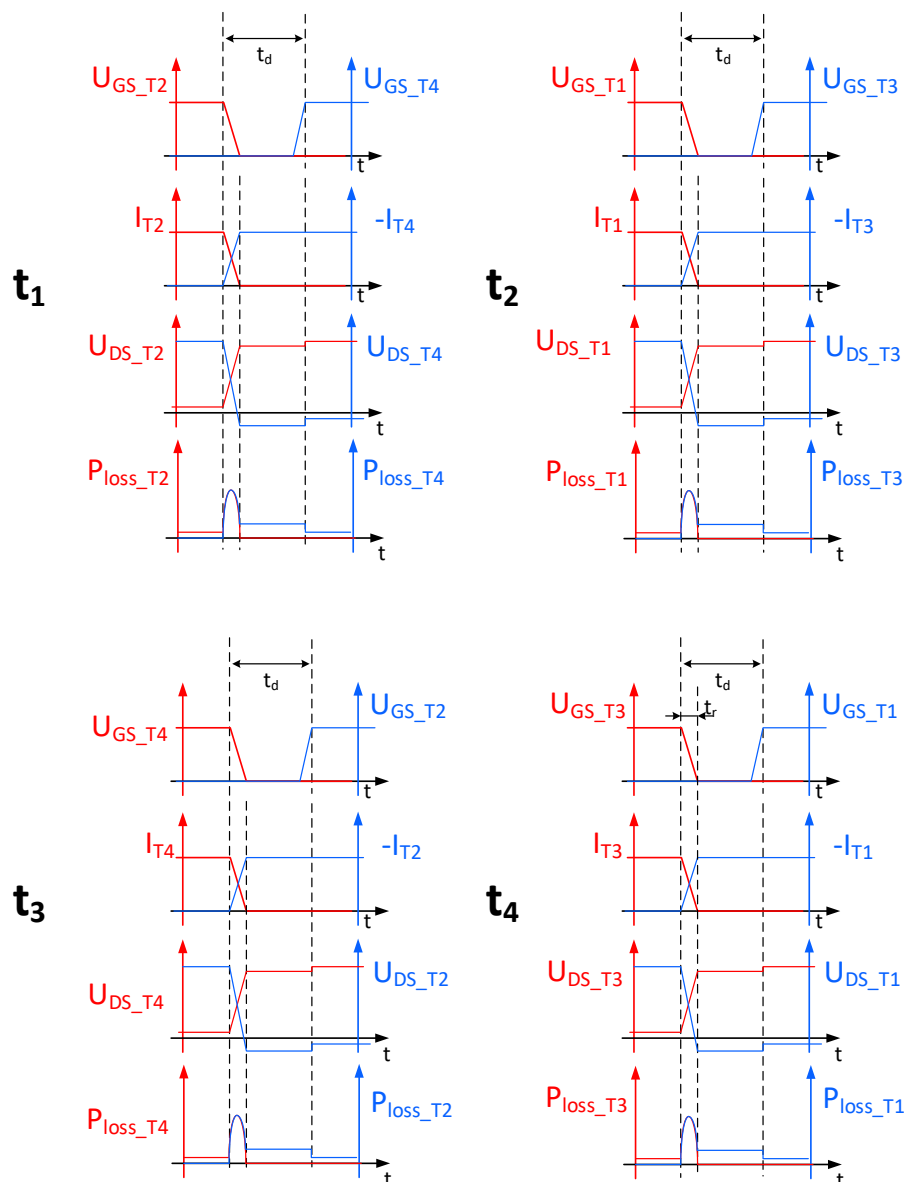
Obr. 6.7 - Základní průběhy a schéma sériového rezonančního obvodu

Na Obr. 6.7 jsou zobrazeny základní průběhy rezonančního obvodu při řízení střídou.



Obr. 6.8 - Rozfázování jednotlivých okamžiků podle sepnutí tranzistorů, a) přivedeno pozitivní napětí na rezonanční obvod, b) dolní zkrat, c) negativní napětí na rezonančním obvodu, d) horní zkrat

Pokud si projdeme časové okamžiky  $T_1 - T_4$  na Obr. 6.7, tak tyto okamžiky přesně odpovídají směru proudů na Obr. 6.8.



Obr. 6.9 - Detail přepínacích dějů při změně stavu měniče

Jak je vidět na Obr. 6.9, v každém bodě vždy při vypínání přebírá proud komplementární tranzistor ve větvi. Při přepnutí tranzistorů se tedy na obou tranzistorech objeví výkonová ztráta. Pro jednodušší vysvětlení byla složitá funkce průběhu proudu a napětí na tranzistorech nahrazena lineární funkcí. Aktuální výkonová ztráta při přepínání je tedy závislá na době přepnutí (rise a fall time tranzistoru) a poté na ochranné době, kdy je proud veden antiparalelní parazitní diodou tranzistoru. Proto je poté možné vyjádřit ztrátu jako:

$$P_{loss} = \int_0^{t_r} u_{DS}(t) \cdot i_D(t) dt + \int_{t_r}^{t_d} u_{DS}(t) \cdot i_D(t) dt \quad (6.31)$$

První část rovnice (6.31) vyjadřuje čistě spínací ztrátu a druhá část rovnice vyjadřuje dobu vedení antiparalelní parazitické diody komplementárního tranzistoru. První část rovnice je závislá na třech základních parametrech. Je to doba sepnutí tranzistoru, která je pro daný tranzistor vyjádřena v datasheetu a jediná možnost, jak ji ovlivnit, je změnou

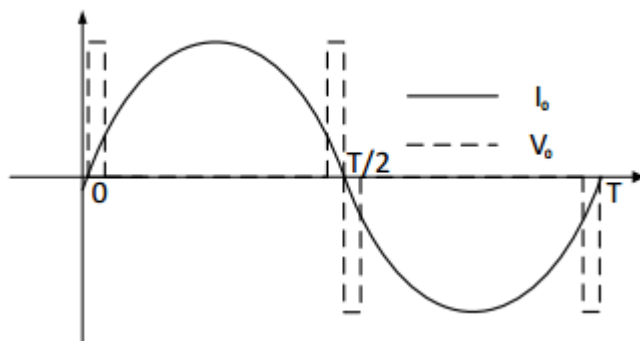
budících odporů budiče tranzistoru. Druhým parametrem je DC linkové napětí, tento parametr lze ovlivnit pouze v případě použití různých resonant DC link topologií, jak je naznačeno v kapitole 5.5. Posledním ovlivnitelným parametrem je velikost spínaného proudu, což je jedna z možností, probíraná v této práci.

Druhá část rovnice (6.31) vyjadřuje vodivostní ztrátu způsobenou poměrně vysokým úbytkem napětí na parazitní diodě tranzistoru. Tuto ztrátu lze ovlivnit pouze optimalizací ochranné doby proti prohoření větve tranzistorů. Tedy doby, kdy se uplatňuje pouze dioda a nikoliv sepnutý kanál tranzistoru.

### 6.2 PWM - 2. algoritmus

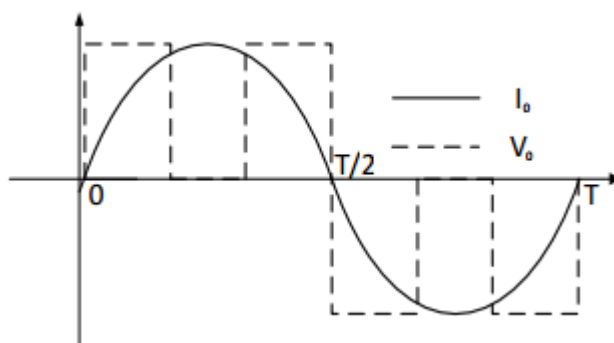
V předchozí kapitole byly nastíněny hlavní výhody a nevýhody používání změny střídavy pro regulaci výstupního napětí. Nicméně za předpokladu sinusového odběru proudu lze měnič řídit ještě jiným způsobem, který je nazván jako 2. algoritmus.

Pokud měnič potřebuje pracovat s nízkým výstupním napětím – nízkou střídou, je výhodné použít navrhovaný tzv. 2. algoritmus, Obr. 6.10.



Obr. 6.10 - Navrhovaný 2. algoritmus PWM - nízká střída

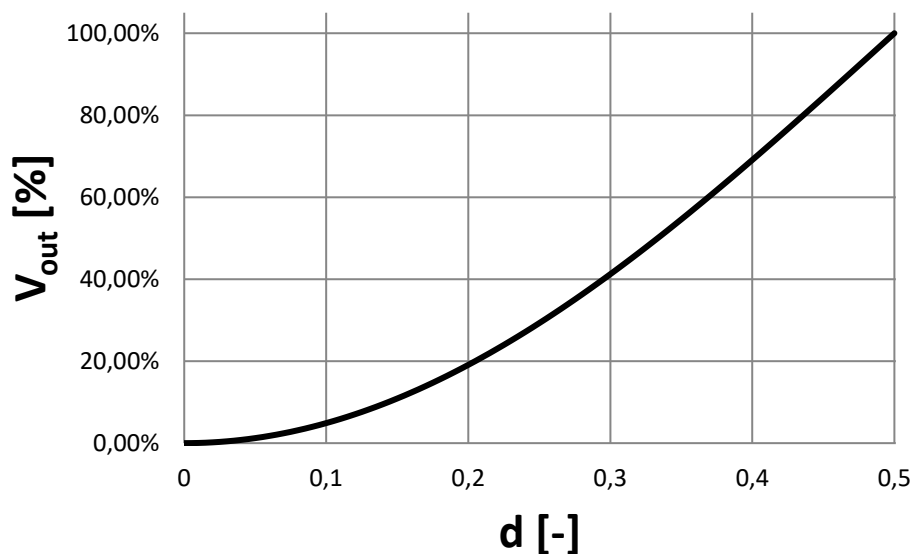
Jak lze vidět na Obr. 6.11, tento algoritmus není vhodný pro vyšší střidu, protože okamžitá hodnota spínaného proudu se blíží maximální hodnotě.



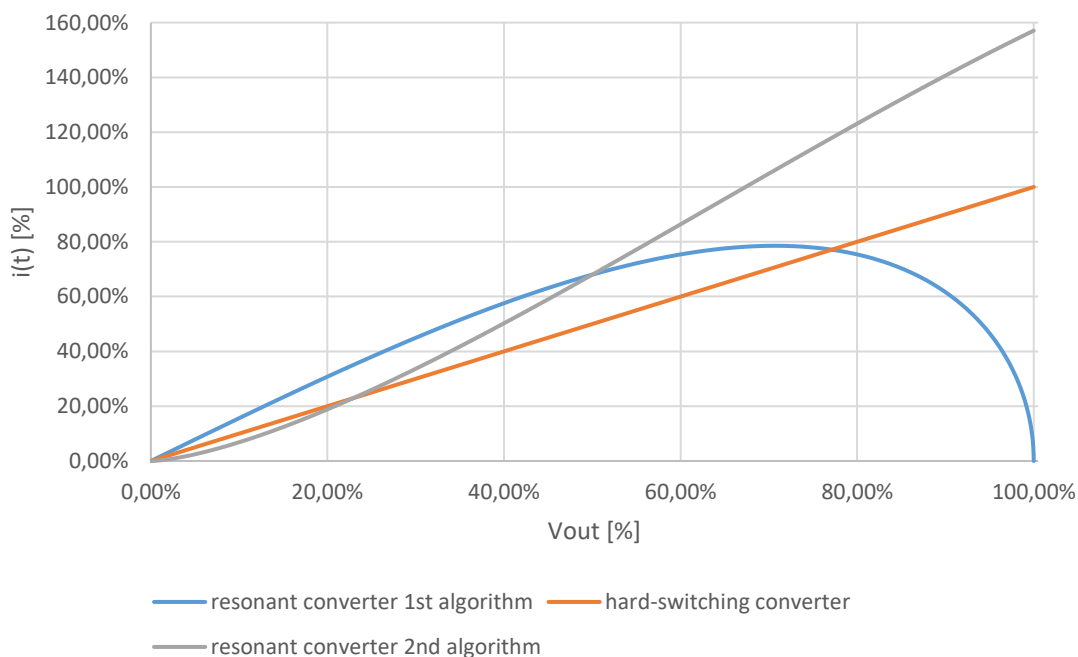
Obr. 6.11 - Navrhovaný 2. algoritmus PWM - vysoká střída

Hodnotu výstupního napětí sériového rezonančního měniče řízeného navrhovaným algoritmem lze vyjádřit jako:

$$U_{výst} = U_{vst} \cdot (1 - \cos(\pi \cdot d)) \quad (6.32)$$



Obr. 6.12 - Závislost výstupního napětí na střídě při použití navrhovaného algoritmu



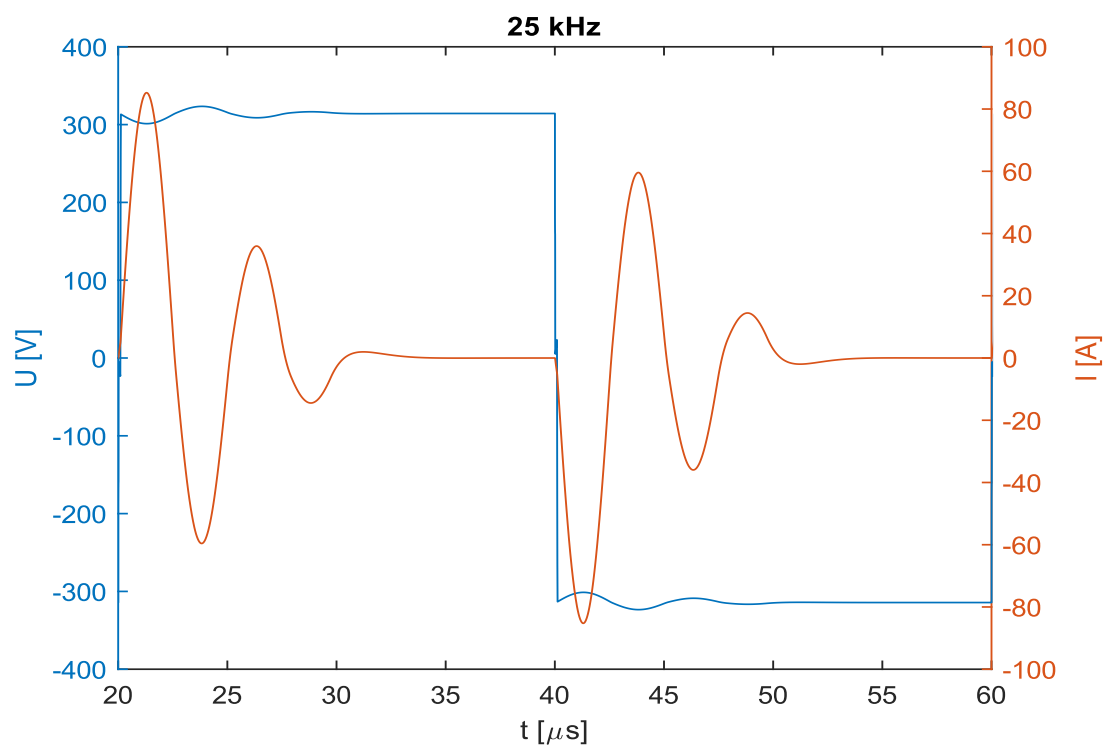
Obr. 6.13 - Srovnání závislosti výstupního napětí a velikosti spínaného proudu

Z Obr. 6.13 je patrné, že klasická regulace pomocí PWM 1. algoritmus vykazuje nižší spínaný proud přibližně od 80% výstupního napětí, zatímco PWM 2. algoritmus se chová nejlépe do 20% výstupního napětí.

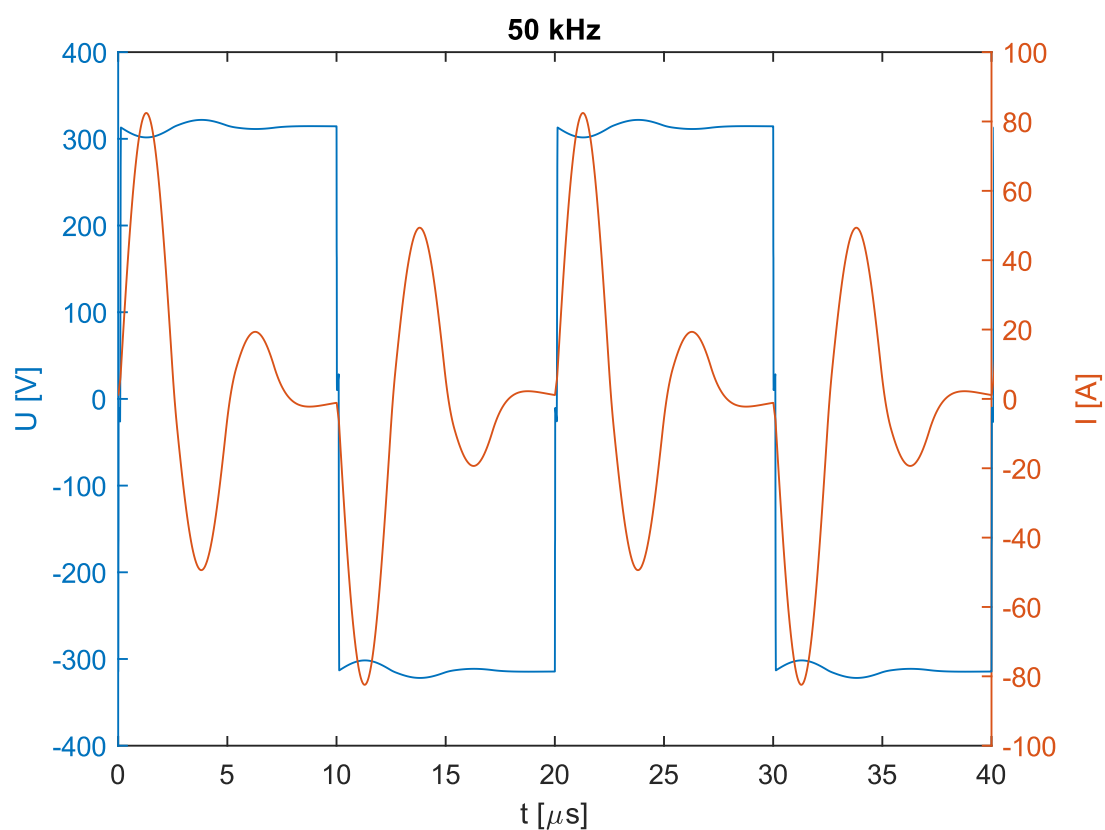
### 6.3 Frekvenční řízení

Výstupní napětí je možné regulovat také změnou spínací frekvence při zachování plné střídý.

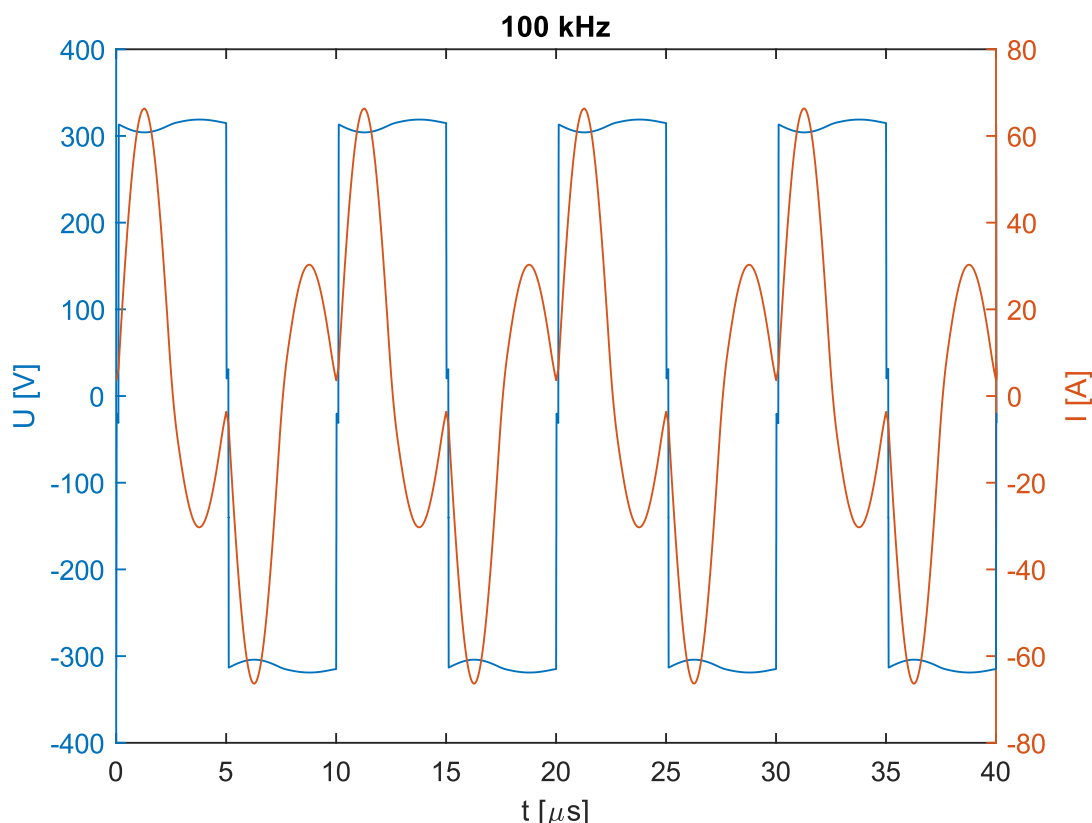
Při spínání nižší frekvencí, než je rezonanční, dochází k vybuzení několika rezonančních kmitů, jejichž počet a tvar závisí na pouze na tlumení, které je v tomto případě dáno zátěží a jím odebíraného výkonu.



Obr. 6.14 - Průběh napětí a proudu při spínání 25 kHz ( $f_r = 200$  kHz)



Obr. 6.15 - Průběh napětí a proudu při spínání 50 kHz ( $f_r = 200$  kHz)

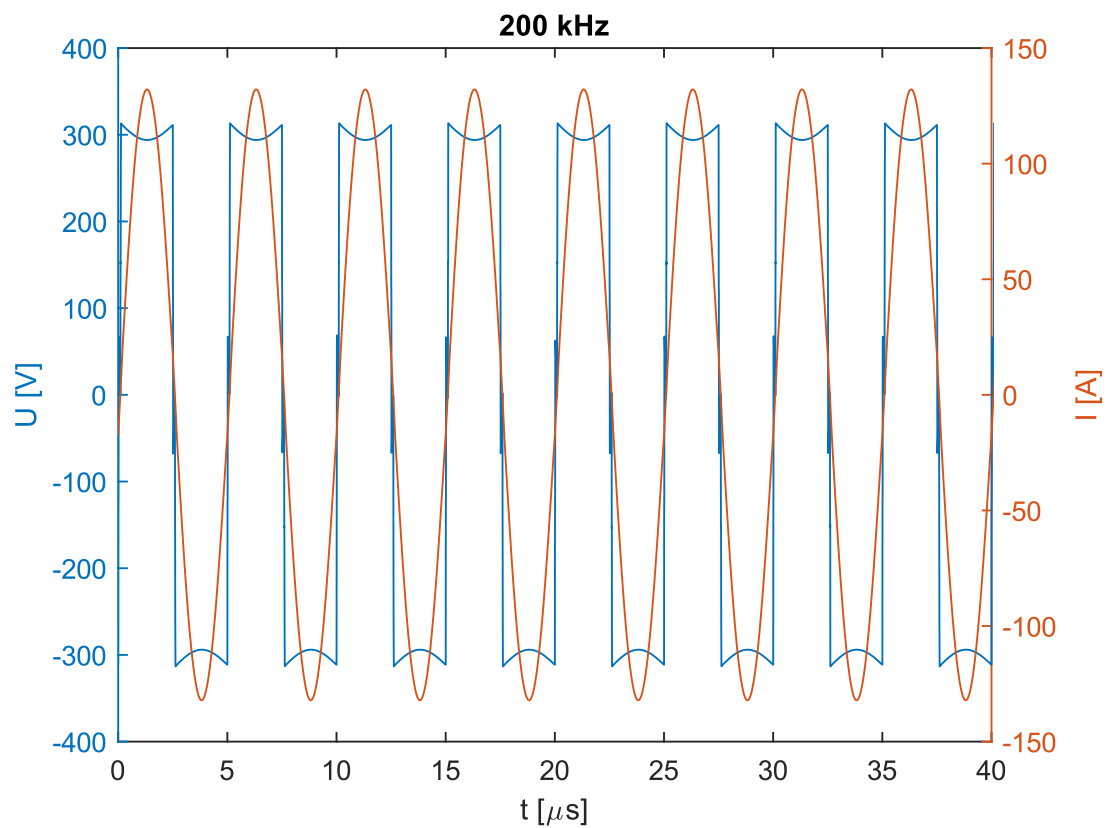


Obr. 6.16 - Průběh napětí a proudu při spínání 100 kHz ( $f_r = 200$  kHz)

Na Obr. 6.14, Obr. 6.15, Obr. 6.16, jsou znázorněny stavy a průběhy ze simulace. Tyto stavy ukazují průběhy při spínání na výrazně nižší frekvenci, než je frekvence rezonanční. Tím, že spínáme obvod na výrazně nižších frekvencích, budou i spínací ztráty nižší. Výhoda tohoto druhu regulace, rozumějme spínáním na nižší, než rezonanční frekvenci, je spínání i vypínání při nulovém proudu. Toto platí při splnění nerovnosti

$$f_{sw} \ll f_r \quad (6.33)$$

Tedy spínací frekvence je výrazně nižší, než rezonanční a zároveň je rezonanční obvod dostatečně tlumený, aby se rezonanční proud stihl vrátit na nulu během jednoho spínacího cyklu. Toto platí například v situacích na Obr. 6.14, Obr. 6.15. Tato situace má sice výhodu ve velmi nízkých spínacích ztrátách, nicméně je tato výhoda vyrovnána velkým zvlněním výstupního napětí, které může být limitující pro některé aplikace. Výše popsaná situace už nicméně neplatí na Obr. 6.16. Zde už se blížíme k rezonanční frekvenci.



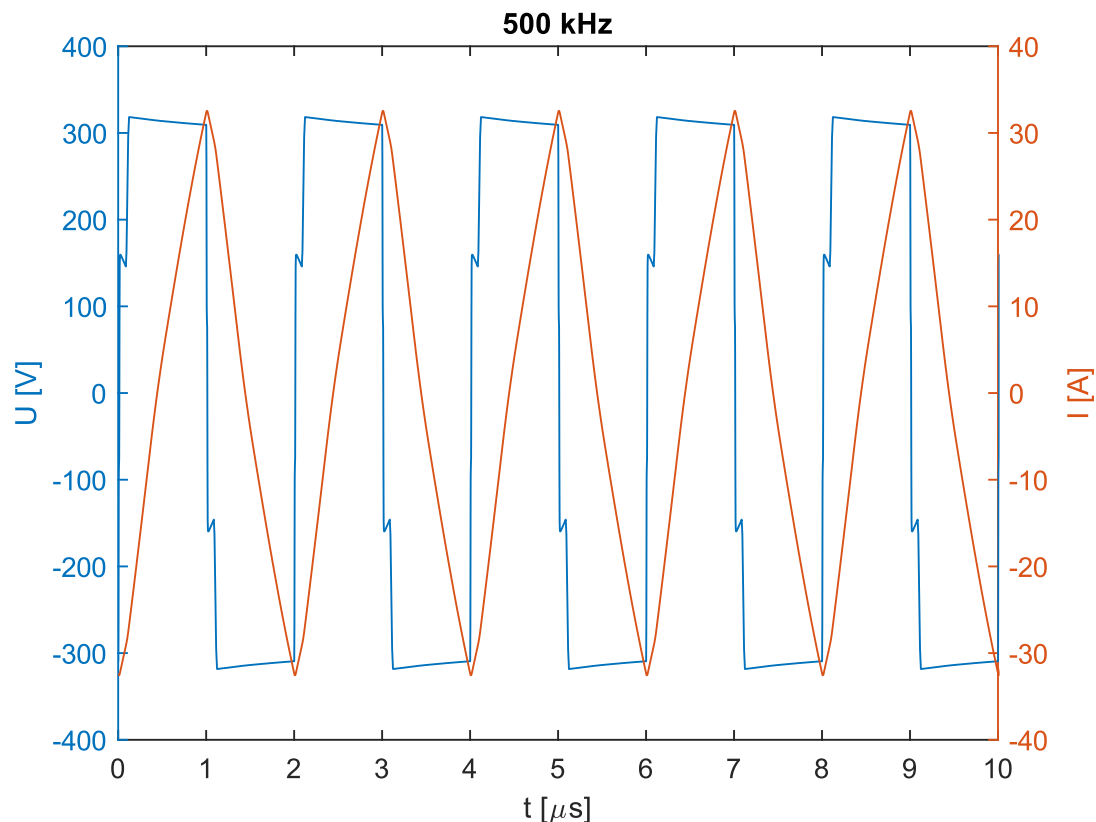
Obr. 6.17 - Průběh napětí a proudu při spínání 200 kHz ( $f_r = 200$  kHz)

Na Obr. 6.17 je zobrazeno přesné rezonanční spínání, tento stav by měl znamenat co možná nejnížší spínací ztráty. Při spínání vyšší frekvencí alespoň podle rovnice (6.34)

$$f_{sw} > 2f_r \quad (6.34)$$

už dochází k situaci, kdy se rezonanční kondenzátor přestane projevovat a spínaný proud je dán už pouze rezonanční indukčností.





Obr. 6.18 Průběh napětí a proudu při spínání 500 kHz ( $f_r = 200$  kHz)

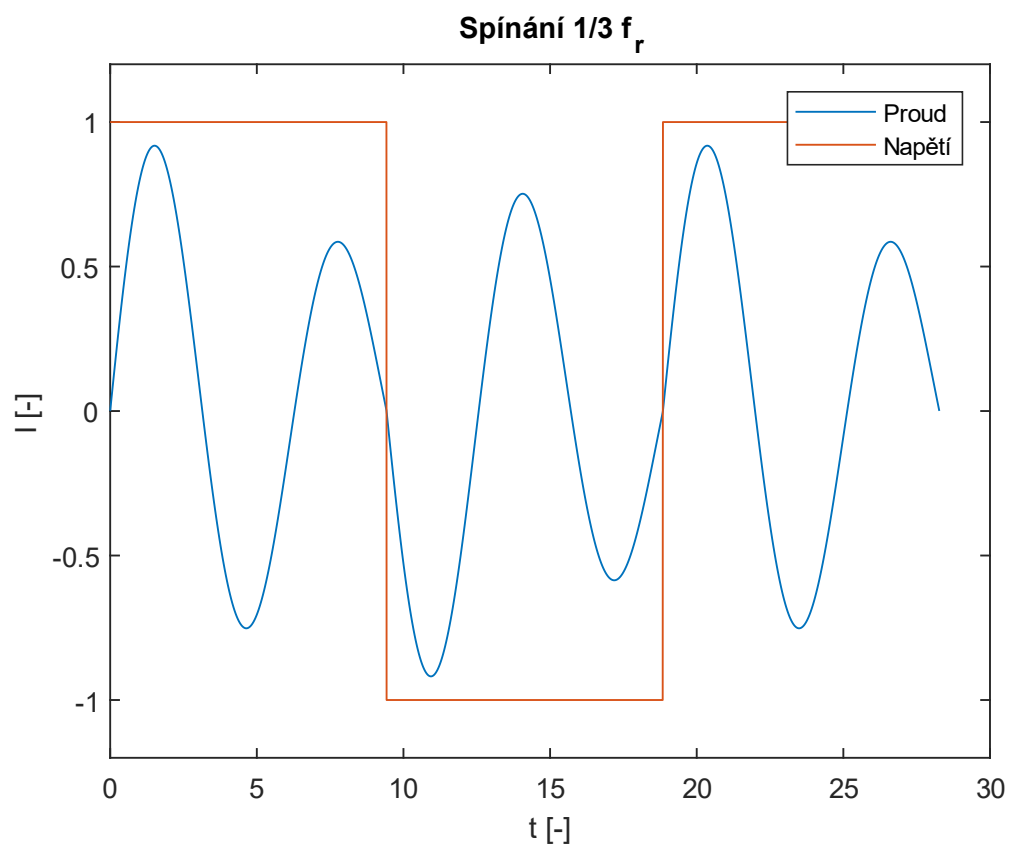
Při splnění nerovnosti  $f_{sw} > 2f_r$  je poté už možné zvyšovat spínací frekvenci lineárně pro přesnou lineární regulaci výstupního napětí.

Pro dosažení malých spínacích ztrát je možné použít ještě jeden způsob v podobě spínání s frekvencí nižší, než je rezonanční v definovaných krocích. Rezonanční proud vždy prochází nulou v definovaných momentech.

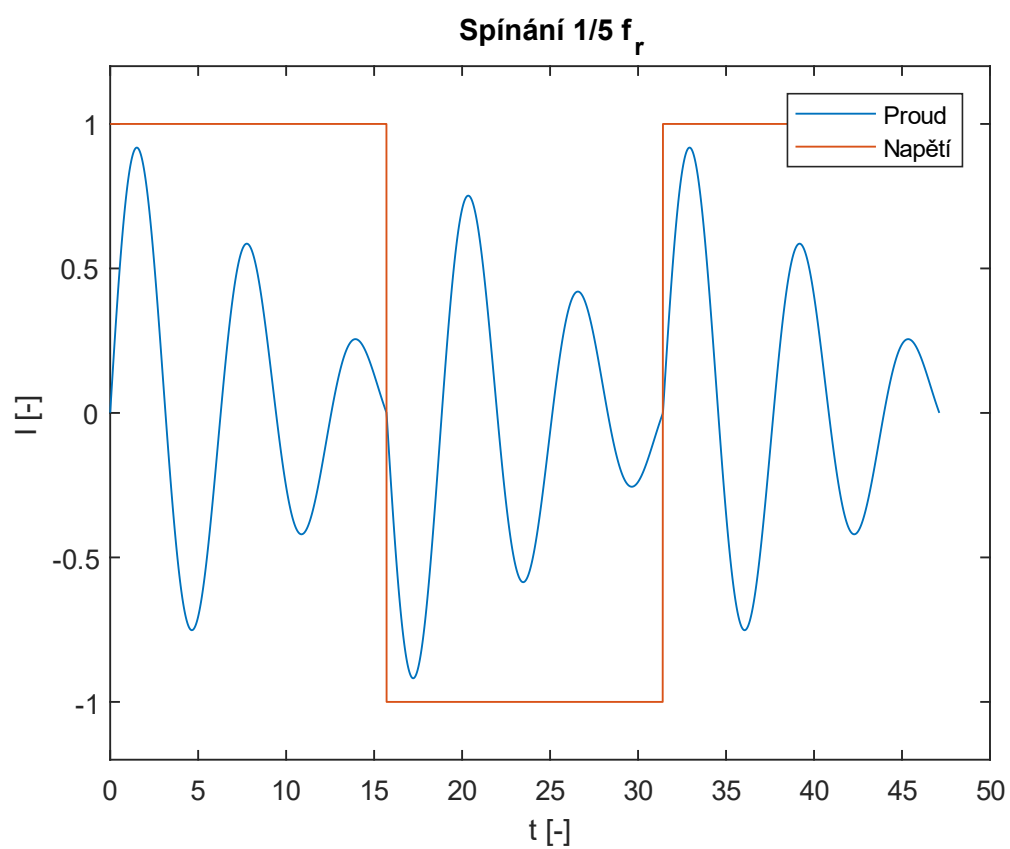
Spínací frekvenci k dosažení těchto podmínek lze vyjádřit následovně:

$$f_{sw} = \frac{1}{2k+1} \cdot f_r \quad \text{kde } k = 1, 2, 3 \dots \quad (6.35)$$

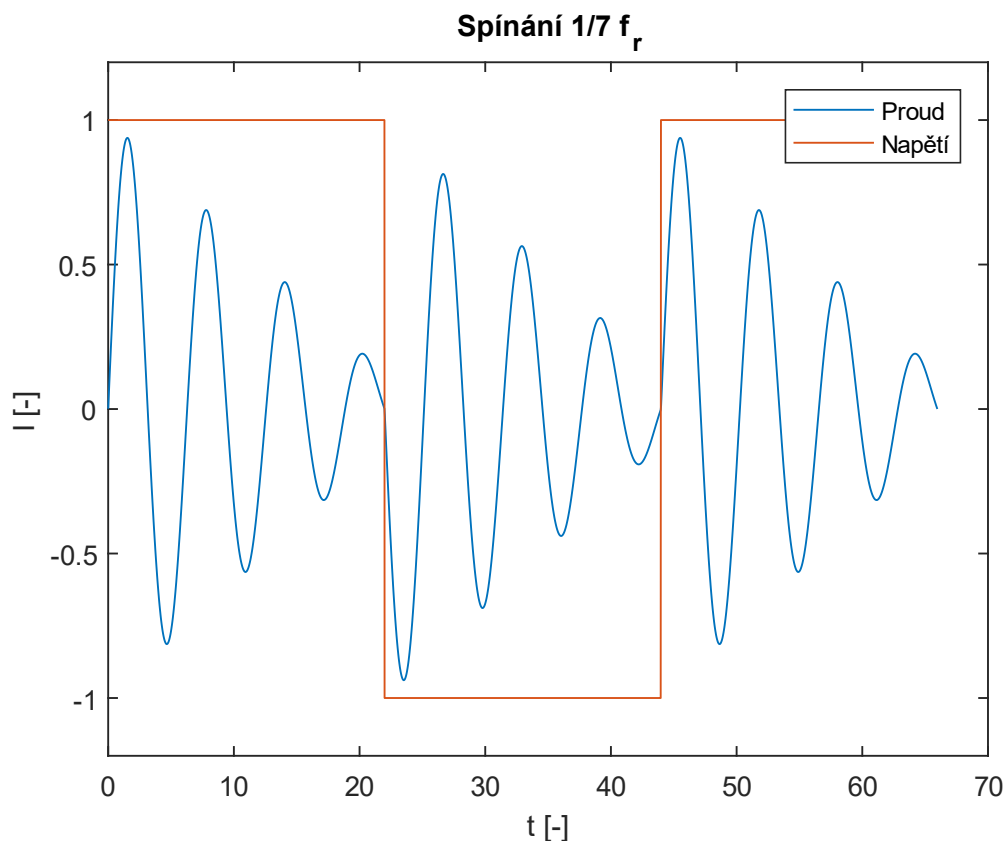
Poté by průběh napětí a proudů rezonančním obvodem mohl vypadat takto:



Obr. 6.19 - Spínání rezonančního obvodu při  $1/3 f_r$



Obr. 6.20 - Spínání při  $1/5 f_r$

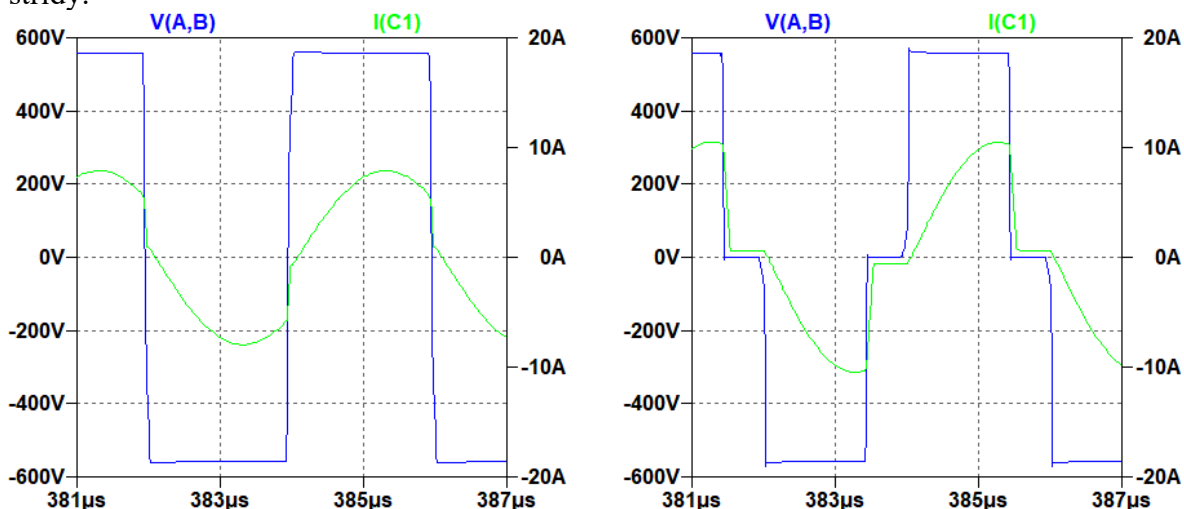


Obr. 6.21 - Spínání při  $1/7 f_r$

Tento způsob regulace má sice výrazně menší ztráty, ale je třeba počítat s nemožností řídit výstupní napětí plynule, ale v definovaných krocích, podle spínací frekvence. Dále se k tomuto typu regulace váže i výrazné zvlnění výstupního napětí, zvláště pak při použití velmi nízké spínací frekvence vůči rezonanční. Tento nedostatek lze částečně kompenzovat použitím výstupního filtru. Nicméně výstupní filtr znamená vyšší cenu, hmotnost a také snížení regulační odezvy pro případné skokové nebo velmi rychlé změny zátěže.

## 6.4 Kombinace frekvence a PWM

Tento způsob regulace zahrnuje výše zmíněnou změnu frekvence a zároveň i změnu střídání.



Obr. 6.22 - Kombinace zvyšování frekvence a změny střídání,  $f_r = 200 \text{ kHz}$ ;  $f_{sw} = 250 \text{ kHz}$ , vlevo  $d = 100\%$ , vpravo  $d = 80\%$

Na Obr. 6.22 je znázorněna závislost proudu rezonančním obvodem na přiloženém napětí při spínací frekvenci mírně vyšší, než je rezonanční. Tímto způsobem je možné řídit výstupní napětí jak změnou střídání, tak přizpůsobením rezonanční frekvence.

## 6.5 Předřazený snižující měnič

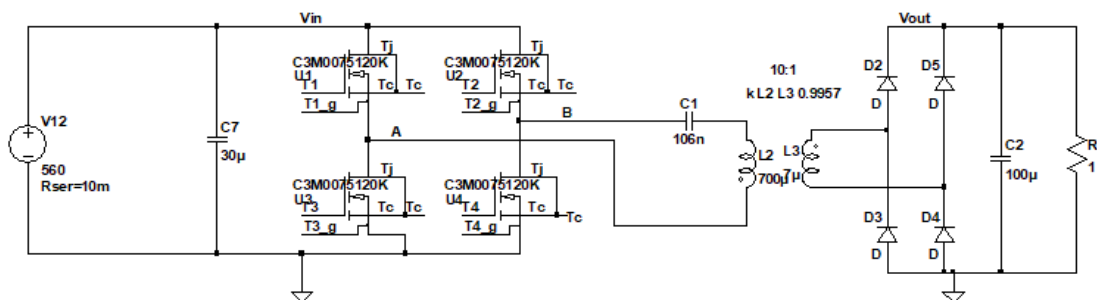
Další možností, jak využít výhod sériového rezonančního měniče, je nechat ho pracovat s maximální střídou na rezonančním kmitočtu, ale napájet jej ze zdroje proměnného napětí. Zdroj by mohl být tvořen např. snižujícím měničem s odlehčovacím obvodem, tj. měničem pracujícím v prvním kvadrantu. Díky tomuto zapojení bychom měli být schopni využít výhod obou měničů - vysoký spínací kmitočet rezonančního měniče a říditelnost snižujícího měniče.

## 7 Ověření teoretických předpokladů simulacemi

V předchozí kapitole 6 bylo navrženo několik způsobů, jakým způsobem lze řešit řiditelnost sériového rezonančního měniče. Každý tento způsob řízení s sebou přináší jiné chování spínaného zdroje, jiné spínací časy a tím také jiné spínací ztráty. Úkolem této kapitoly je srovnání a ověření navržených způsobů řízení spínaného zdroje a poté i výběr nejvhodnějšího způsobu řízení pro realizaci zdroje.

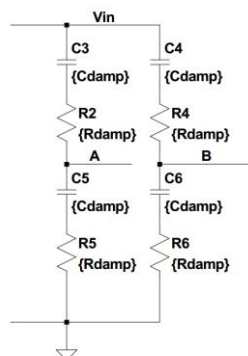
Pro analýzu a lepší porozumění chování sériového rezonančního měniče je vhodné tento obvod nasimulovat ve vhodném prostředí. Pro prvotní pochopení bylo vybráno prostředí Matlab/Simulink s knihovnou simpowersystems. Matlab sice obsahuje množství nástrojů pro analýzu a matematické výpočty, nicméně pro analýzu detailního chování spínaných obvodů vhodný není.

Pro detailní analýzu obvodu, včetně spínacích ztrát, které nás zajímají nejvíce, byl vybrán nástroj LTSpice od firmy Analog (dříve Linear Technologies). Tento software obsahuje spoustu nástrojů pro simulaci a následnou analýzu spínaných zdrojů. Další velkou výhodou může být dostupnost zdarma a široká komunita příznivců. Dále spousta výrobců různých integrovaných obvodů nebo výrobců tranzistorů nabízí modely svých součástek přímo pro tento program. Toho s výhodou využijeme, protože námi uvažovaný tranzistor je jako model dostupný pro LTSpice, proto lze velmi přesně vidět jeho chování v obvodu a spočítat např. i spínací ztráty.



Obr. 7.1 - Schéma simulovaného obvodu

Schéma simulovaného obvodu je velmi jednoduché, vstup tvoří DC zdroj – tento zdroj představuje třífázovou usměrněnou síť. Dále je zde přítomen DC link kondenzátor, v reálné aplikaci se nejedná o jediný kondenzátor, ale o paralelní zapojení několika foliových polypropylenových a keramických kondenzátorů různých velikostí pro dosažení co možná nejmenší parazitní indukčnosti na cestě k tranzistorům. Následuje tranzistorový můstek složený z modelů C3M0075120K. Každý tranzistor je osazen RC odlehčovacím obvodem:



Obr. 7.2 - Zapojení odlehčovacích obvodů tranzistorů

Z důvodů zmíněných v kapitole 1 nemohou být použity klasické RCD odlehčovací obvody, proto jsou použity RC odlehčovací obvody. Vzhledem k vysoké spínací frekvenci také není možné dosáhnout kritického tlumení rezonancí způsobených kapacitou a indukčností tranzistorů, proto je hodnota odlehčovacího kondenzátoru volena 100 pF a tlumicí odpor  $R = 20 \Omega$  s předpokládanou ztrátou podle:

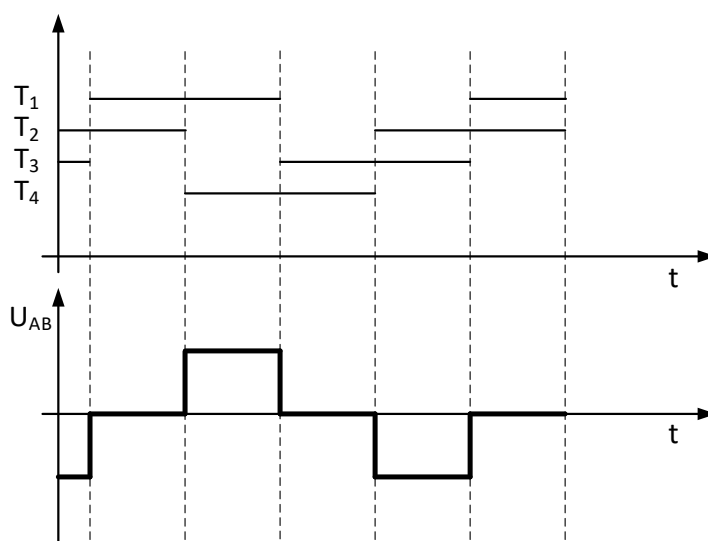
$$P_{ztr} = f \cdot C \cdot U^2 = 5,8 \text{ W} \quad (7.1)$$

Tato maximální ztráta na odporu odlehčovacího obvodu je vyjádřena pro maximální frekvenci a třífázové usměrněné napětí.

## 7.1 Rezonanční měnič PWM

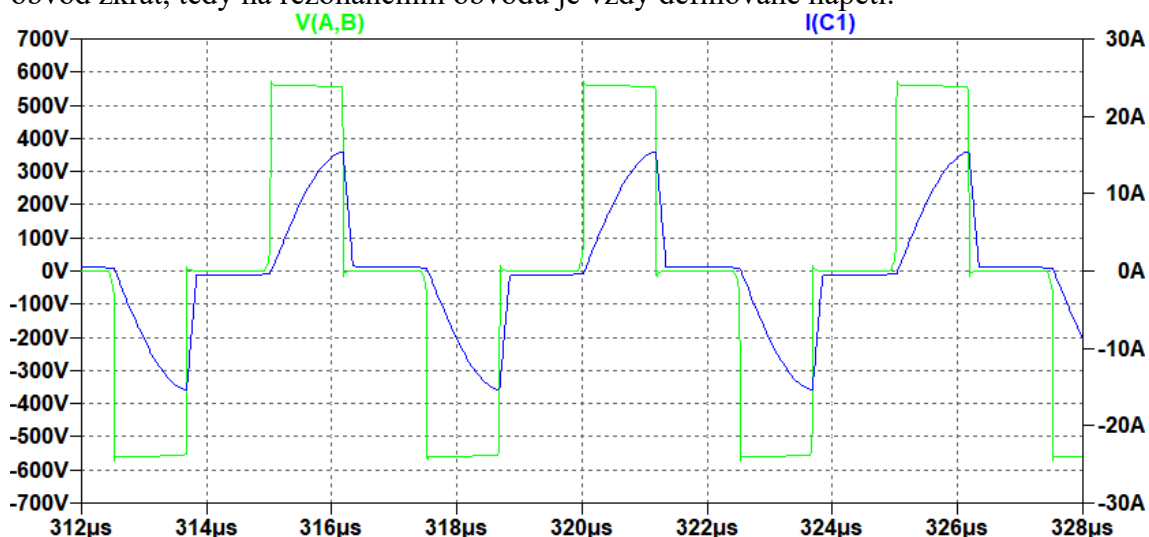
Pro generování PWM v měniči použijeme tzv. phase – shift řízení. Toto řízení má, na rozdíl od druhé možnosti, v každém okamžiku napětí na rezonančním obvodu definované. Tranzistory budou sepnuté vždy přesně půl spínací periody a napětí bude generováno fázovým posunutím větví H můstku mezi sebou.

Druhou výhodou tohoto způsobu generování PWM je možnost vynechání tradičních antiparalelních diskretních diod, protože tranzistory jsou přirozeně sepnuty v době, kdy by měla vést antiparalelní dioda. Tímto je možné snížit vodivostní ztráty, které by se jinak projeví na polovodičovém přechodu diody.

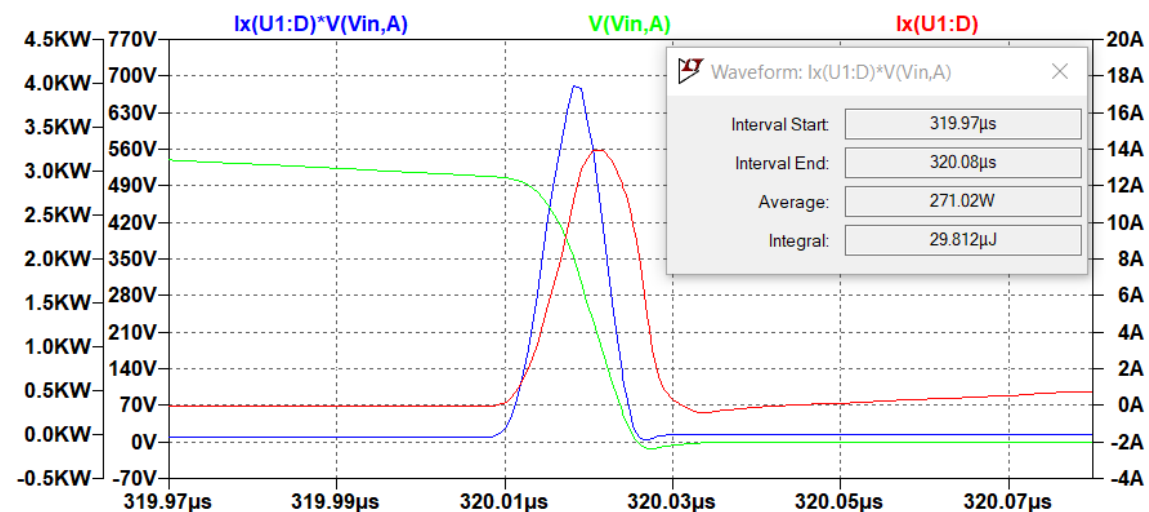


Obr. 7.3 - Popis generování napětí fázovým posunem spínání tranzistorů v můstku

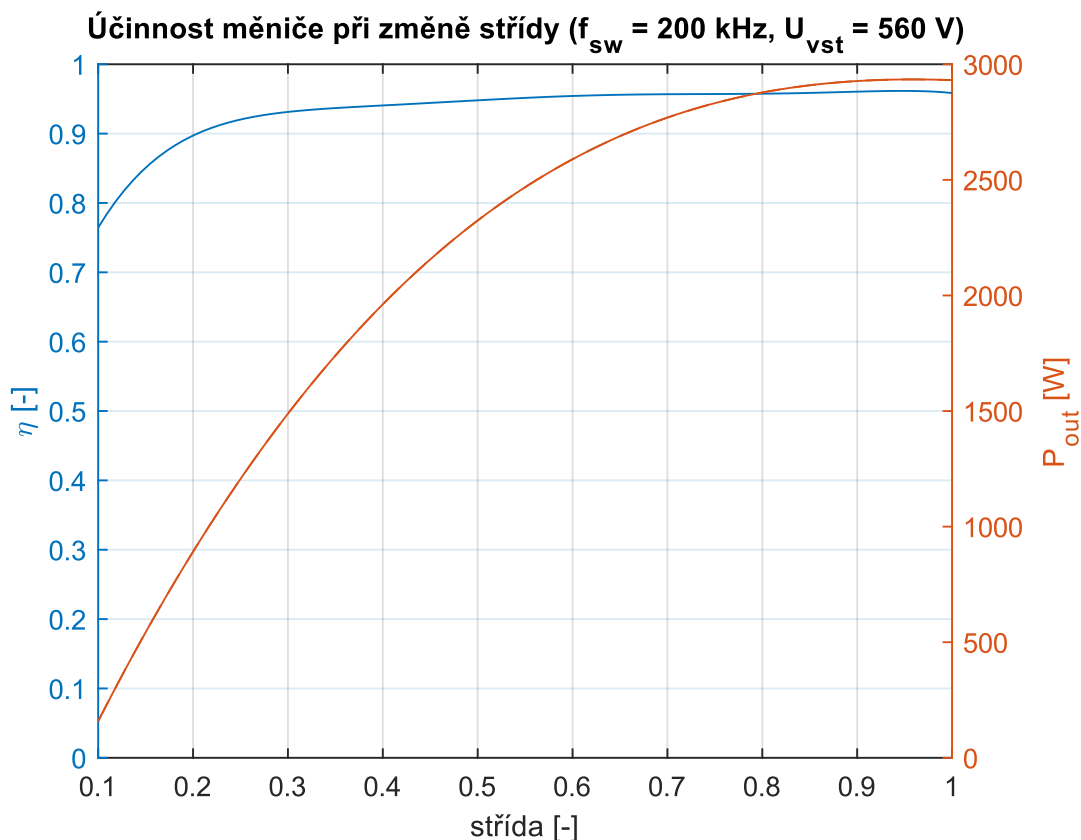
Obr. 7.3 ukazuje příklad generování napětí na rezonančním obvodu posunem mezi spínáním tranzistorů  $T_1$  a  $T_2$ .  $T_3$  je komplementární k  $T_1$  a  $T_4$  je komplementární k  $T_2$ . Sepnutím tranzistorů  $T_1$  a  $T_4$  přivedeme na rezonanční obvod kladné napětí, sepnutím  $T_2$  a  $T_3$  napětí záporné. Při současném sepnutí  $T_1$  a  $T_2$  nebo  $T_3$  a  $T_4$  přivedeme na rezonanční obvod zkrat, tedy na rezonančním obvodu je vždy definované napětí.



Obr. 7.4 - Průběh napětí a proudu v rezonančním obvodu při  $f_{sw} = 200 \text{ kHz}$  a  $D = 50\%$



Obr. 7.5 - Detailní průběh napětí a proudu na tranzistoru  $T_1$  při sepnutí se zobrazenou spínací ztrátou

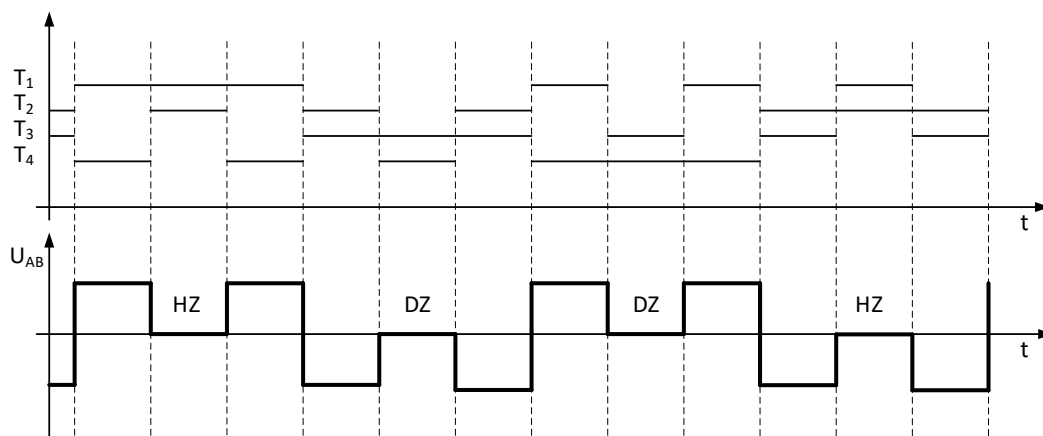


Obr. 7.6 - Účinnost měniče při změně střídý a výstupní výkon při 560  $U_{vst}$

Při napájení z třífázové (560 V na stejnosměrném meziobvodu) dosahuje měnič až 96% účinnost při 3 kW výstupního výkonu.

## 7.2 Rezonance s 2. alg PWM

Pro řízení plného můstku je použito spínání tranzistorů popsané v kapitole 8.4.4 pro vyrovnání a rozložení spínacích a vodivostních ztrát na každý tranzistor stejně.

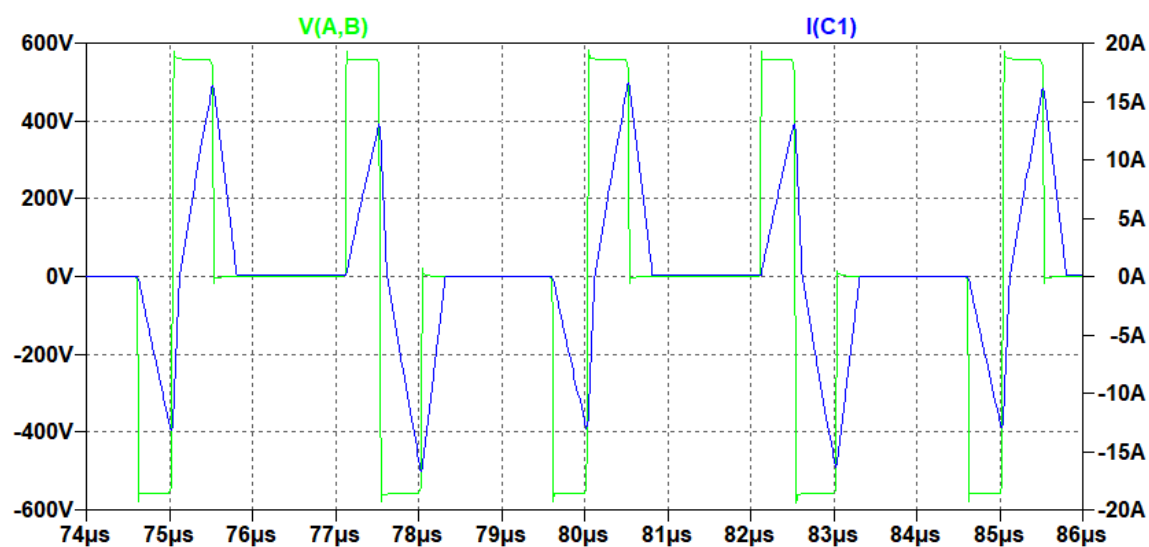


Obr. 7.7 - Ukázka generování spínacích impulzů pro jednotlivé tranzistory

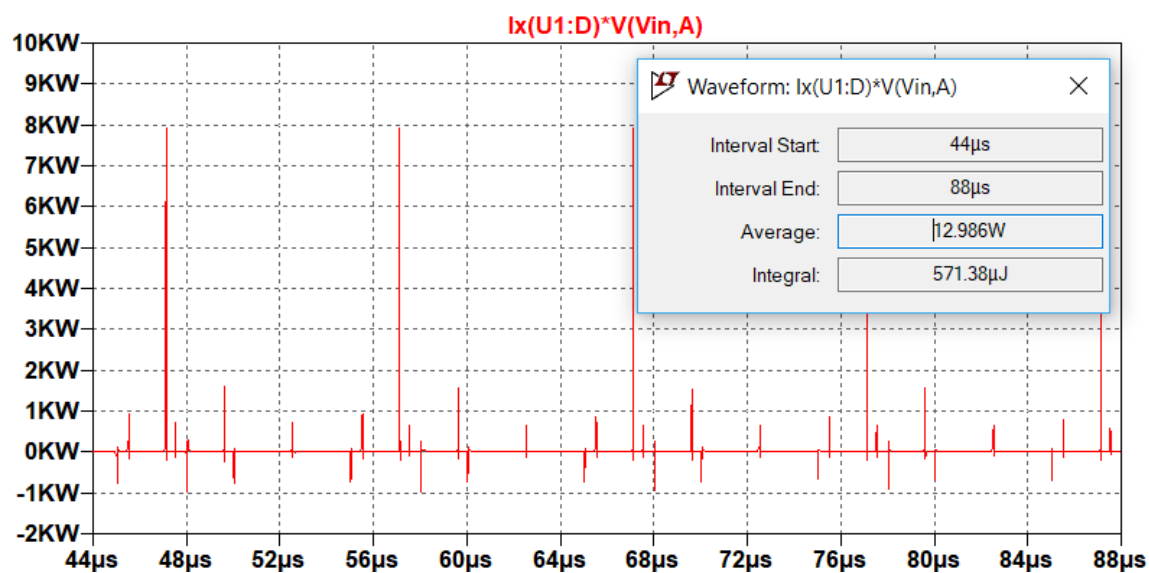
Obr. 7.7 ukazuje logiku pro spínání jednotlivých tranzistorů, výsledná kombinace poté vytvoří požadované napětí na rezonančním meziobvodu. Ukázka průběhu napětí a proudu na rezonančním obvodu je poté zobrazena na Obr. 7.8.



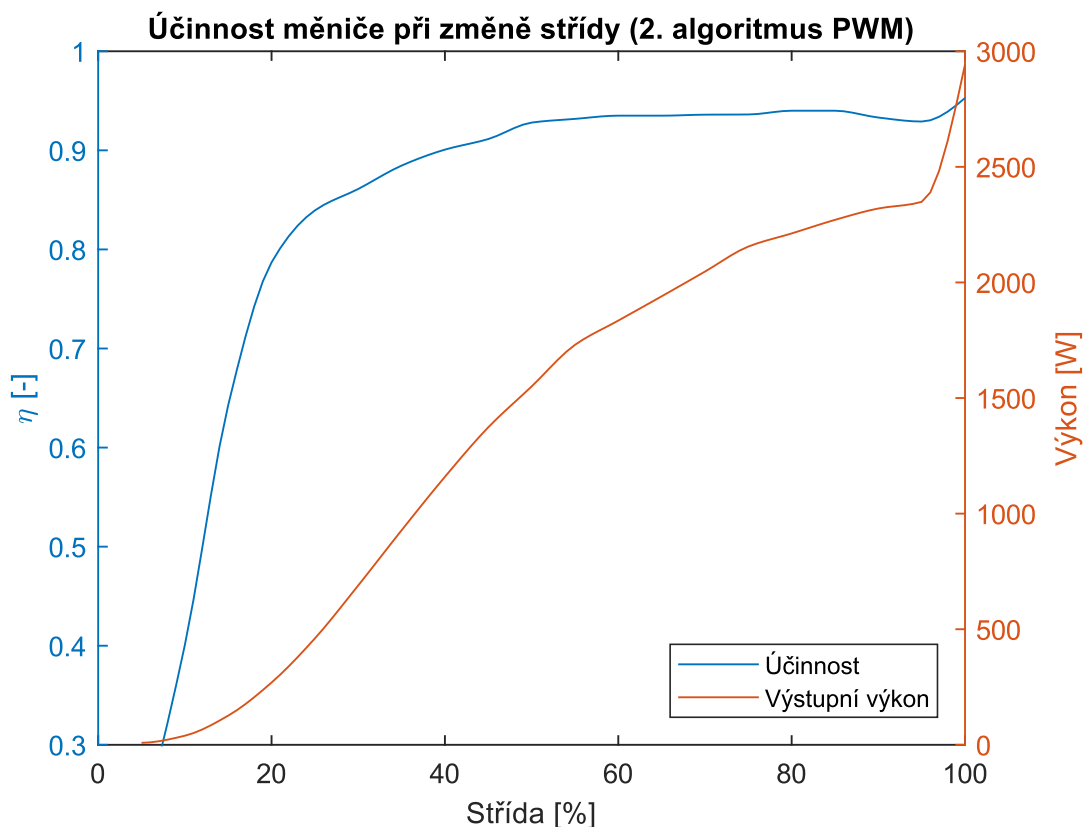
## Spínané zdroje



Obr. 7.8 - Průběh napětí a proudů na rezonančním obvodu při použití 2. algoritmu



Obr. 7.9 - Ztráty na tranzistoru T1 při výstupním výkonu 1100 W



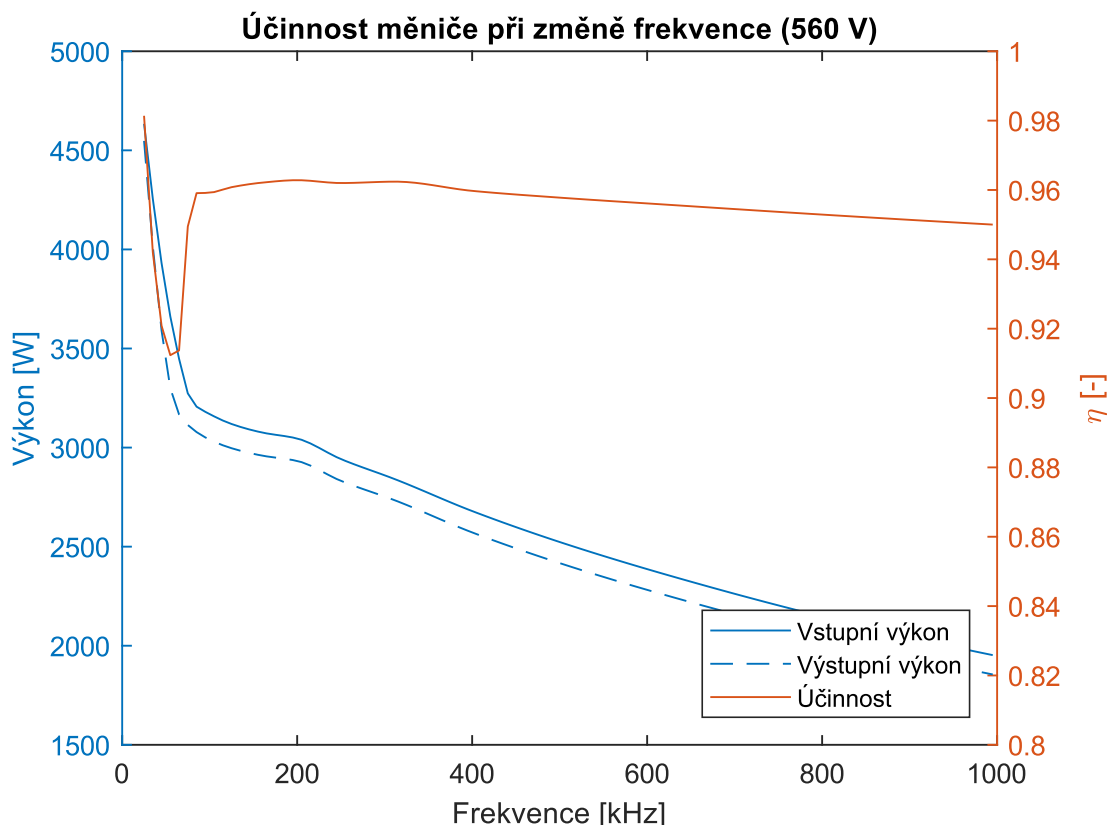
Obr. 7.10 - Účinnost měniče při změně střídání a výstupní výkon při  $560 U_{vst}$

Obr. 7.10 ukazuje velikost výstupního výkonu v závislosti na změně střídání spolu s účinností měniče. Při napájení z třífázové usměrněné sítě, tedy 560 V na stejnosměrném meziobvodu, dosahuje měnič 95% účinnosti při výstupním výkonu 2.8 kW.

### 7.3 Frekvenční řízení

Frekvenční řízení znamená řízení změnou frekvence spínacího kmitočtu při zachování plné střídání.

Změna frekvence nemá výrazný vliv na účinnost měniče, pokud nebudeme počítat úplné extrémy při spínání pod 10 kHz a nad 500 kHz, můžeme prohlásit, že regulace změnou spínací frekvence nemá výrazný vliv na ztráty měniče a můžeme touto regulací docílit účinnosti nad 93% v širokém rozsahu výstupního výkonu.



Obr. 7.11 - Účinnost měniče při změně spínací frekvence při  $U_{vst} = 560$  V

Pokud nebudeme uvažovat extrémní případy pod 10 kHz a nad 1 MHz, lze považovat účinnost za přibližně konstantní, překračující až 96% hranici účinnosti.

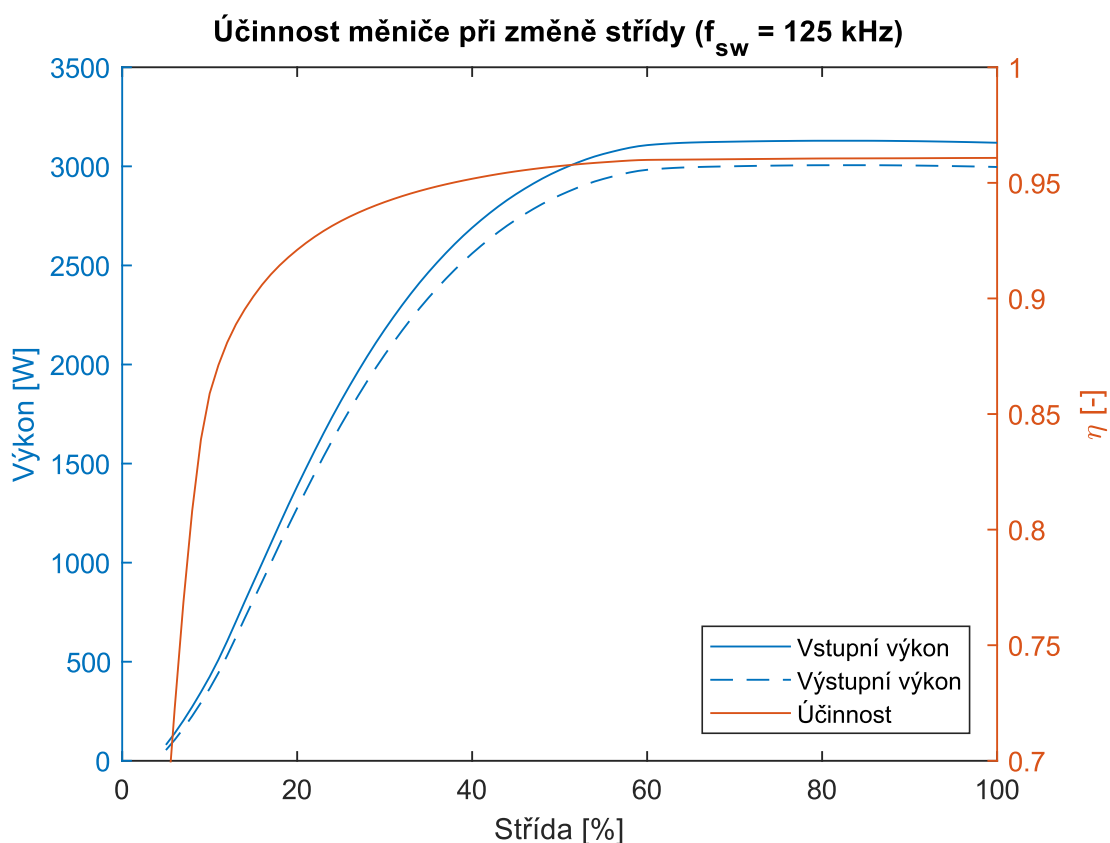
Je tedy možné velmi lehce tímto způsobem regulovat výstupní výkon od přibližně 3 kW po 2 kW.

Na Obr. 7.11 je zobrazena poněkud paradoxní situace, kdy na velmi nízké spínací frekvenci vzhledem k rezonanční dosahuje měnič vysokého výstupního výkonu. Tato skutečnost je dána vysokou zátěží a principiálním chováním sériového rezonančního měniče, kdy při vysokých rozdílech výstupního a vstupního napětí dochází k výrazným proudovým impulzům v měniči. Vysoký rozdíl výstupního napětí je dán zejména vysokou zátěží (1  $\Omega$ ), velmi malým spínacím kmitočtem a nízkou kapacitou výstupního kondenzátoru. Výsledkem těchto skutečností je rovněž výrazné zvlnění výstupního napětí.

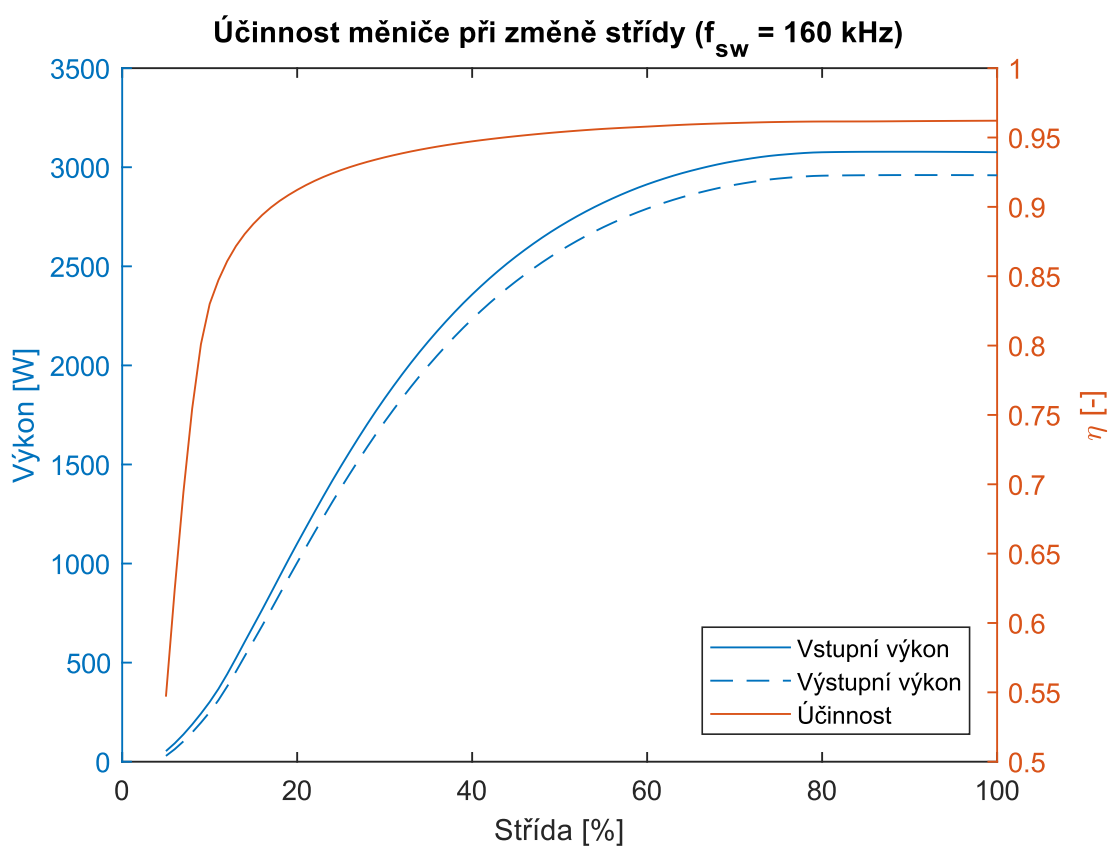
Proto má měnič sice vysoký výkon na zdánlivě malé spínací frekvenci, ale silně pulzní. Reálně by při tomto způsobu hrozilo zničení tranzistorů silnými pulzními proudy.

## 7.4 Kombinace PWM a změny frekvence

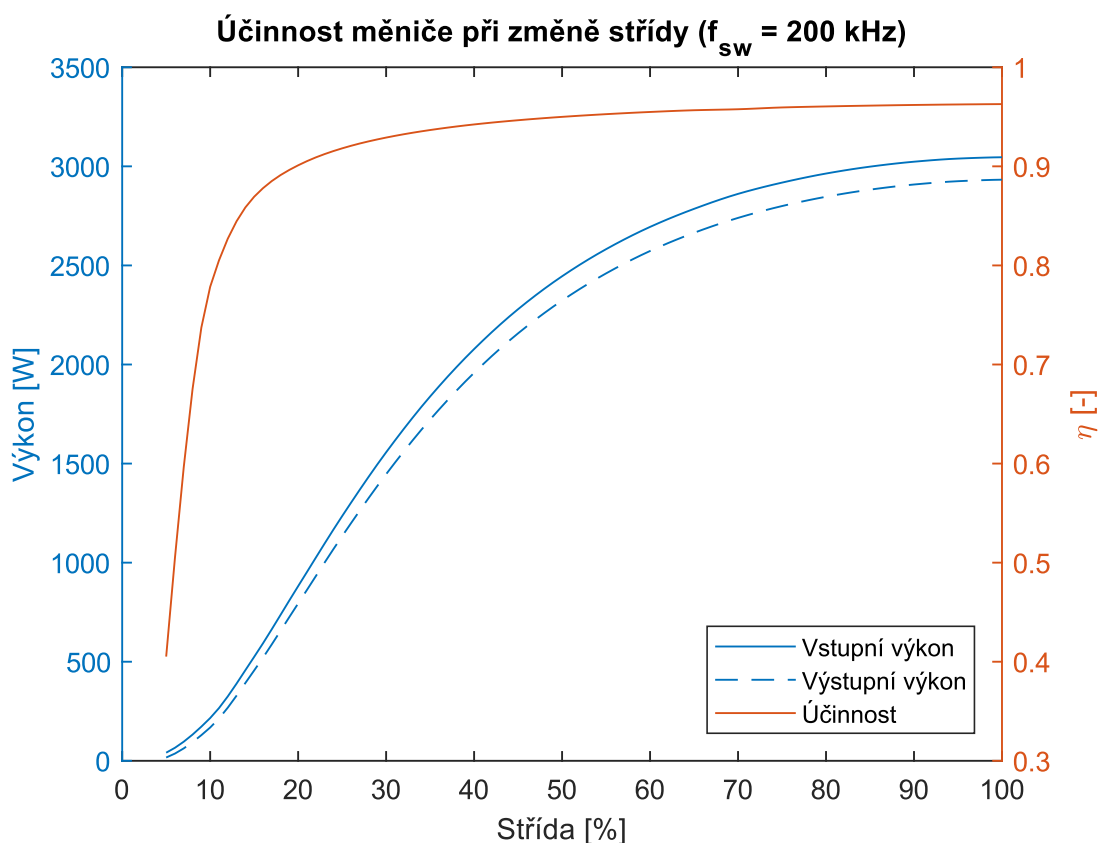
Kombinace PWM a změny frekvence vychází z dvou předchozích navržených způsobů a výsledná účinnost je zobrazena níže:



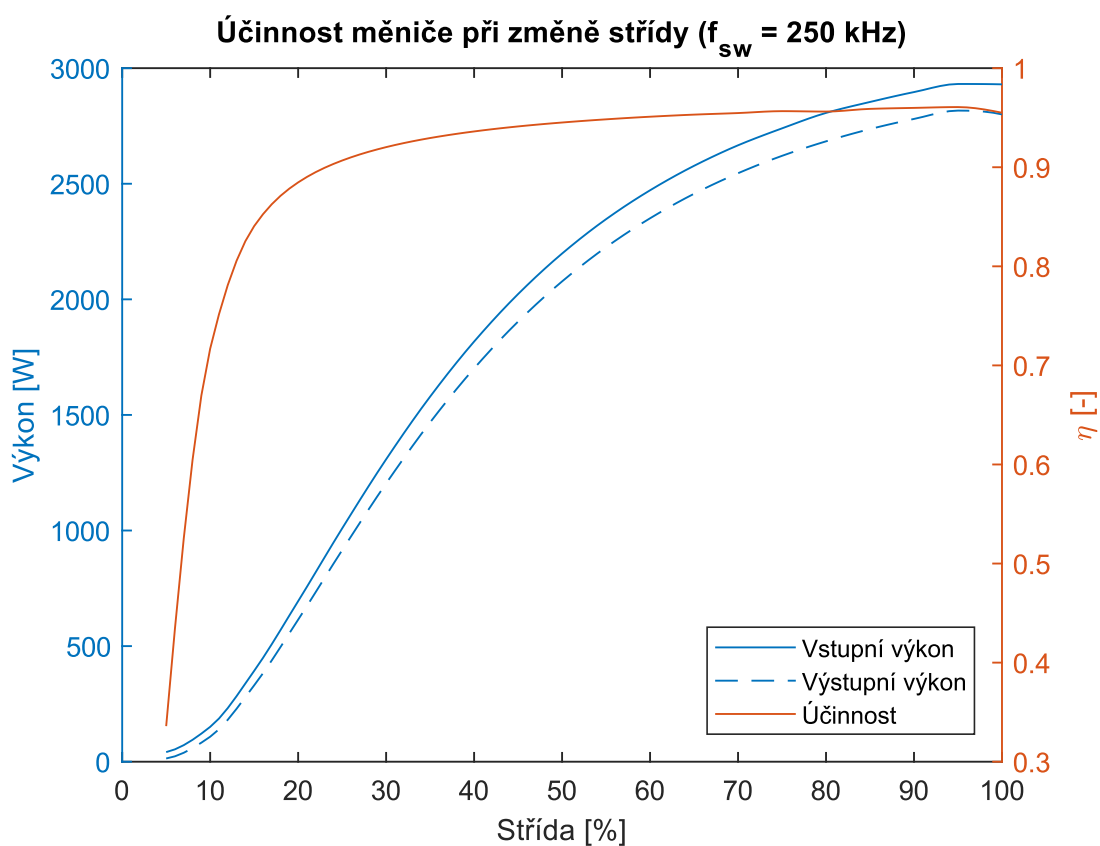
Obr. 7.12 - Účinnost měniče při změně střídý ( $f_{sw} = 125 \text{ kHz}$ )



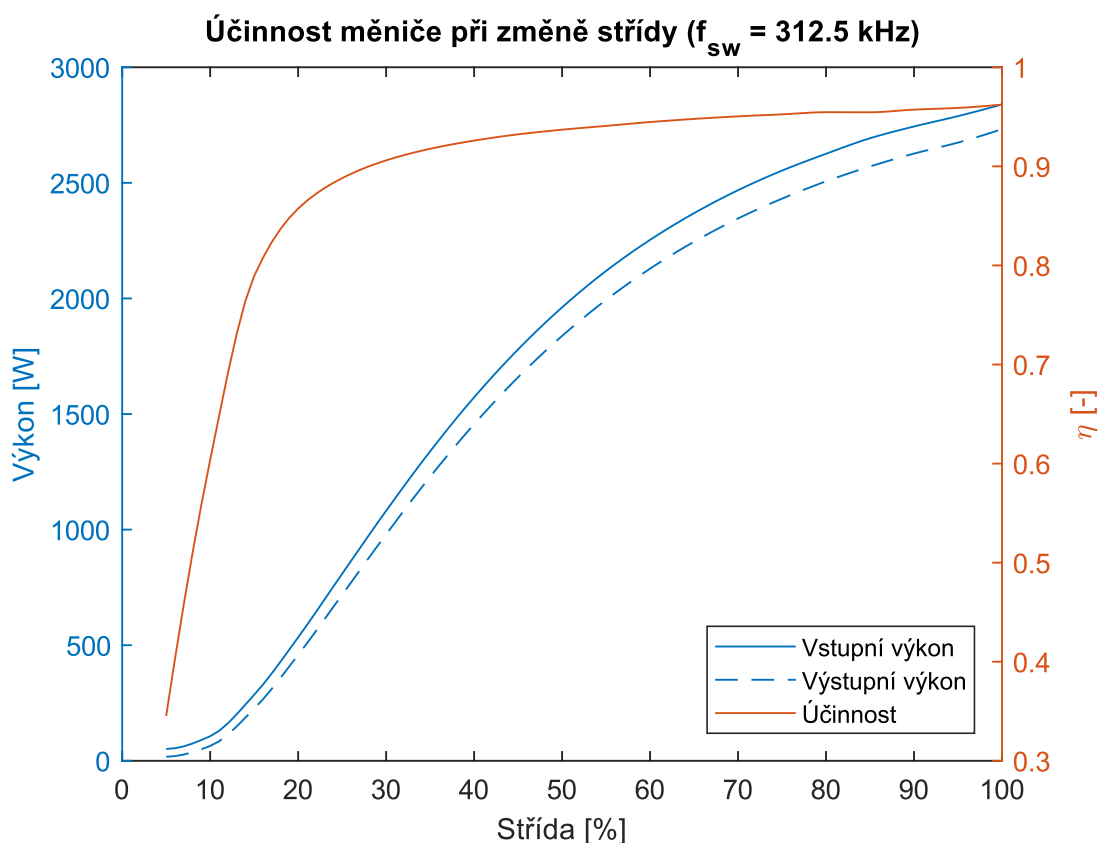
Obr. 7.13 - Účinnost měniče při změně střídý ( $f_{sw} = 160 \text{ kHz}$ )



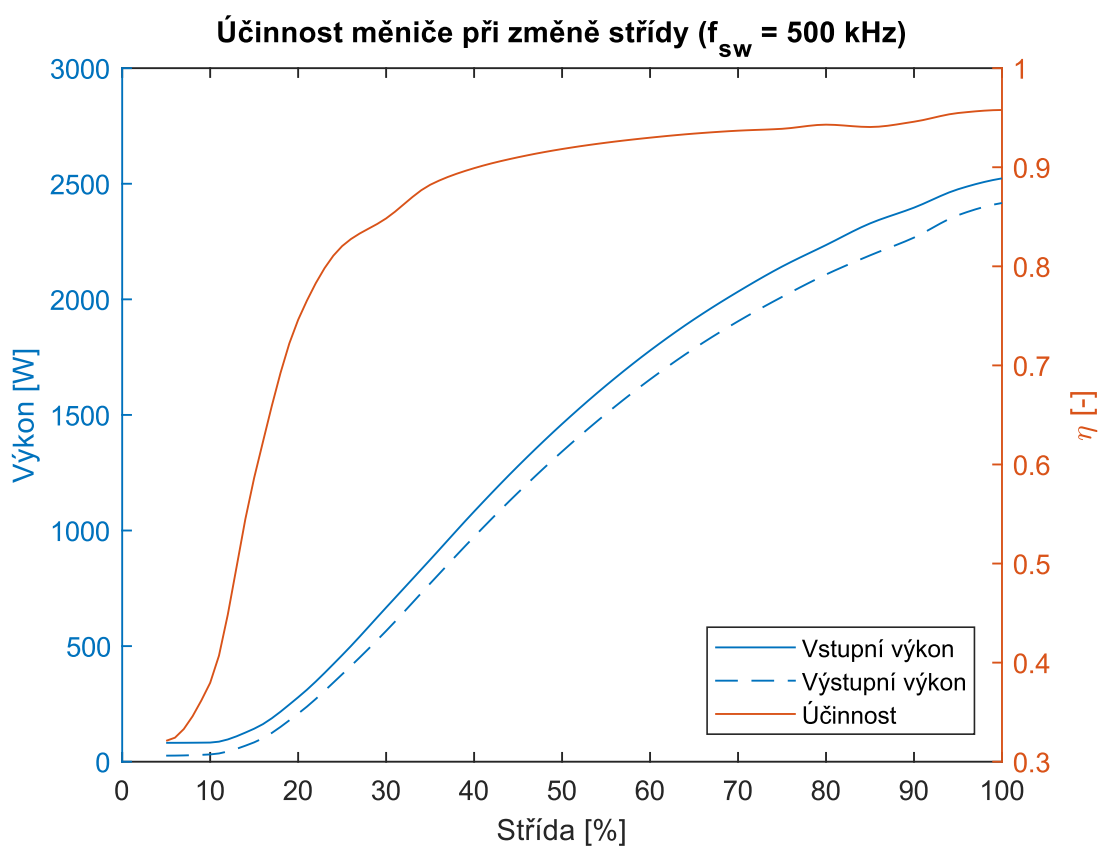
Obr. 7.14 - Účinnost měniče při změně střídý ( $f_{sw} = 200 \text{ kHz}$ )



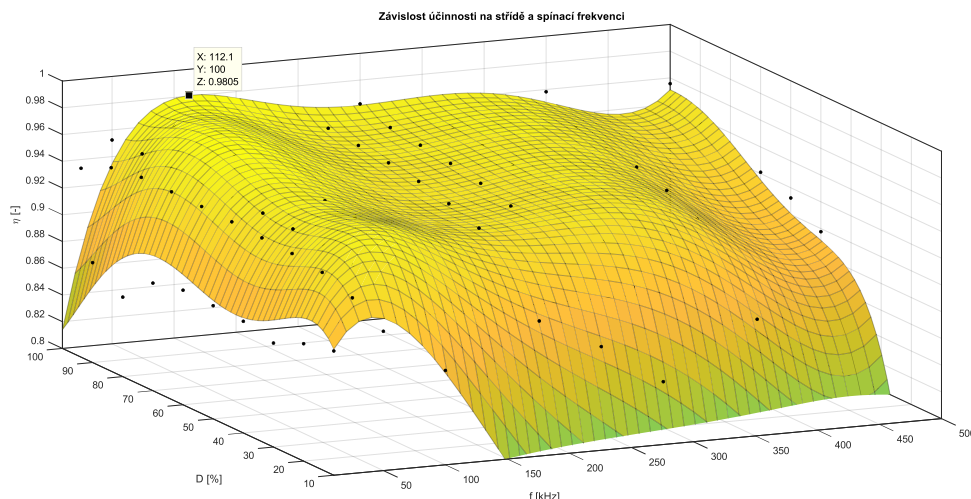
Obr. 7.15 - Účinnost měniče při změně střídý ( $f_{sw} = 250 \text{ kHz}$ )



Obr. 7.16 - Účinnost měniče při změně střídý ( $f_{sw} = 312.5 \text{ kHz}$ )



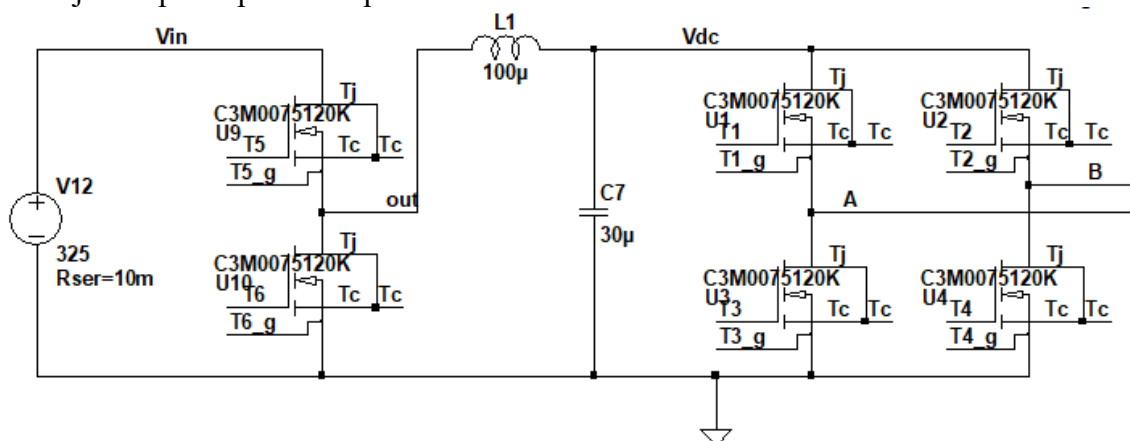
Obr. 7.17 Účinnost měniče při změně střídý ( $f_{sw} = 500 \text{ kHz}$ )



Obr. 7.18 - Závislost účinnosti na změně střídě a změně frekvence

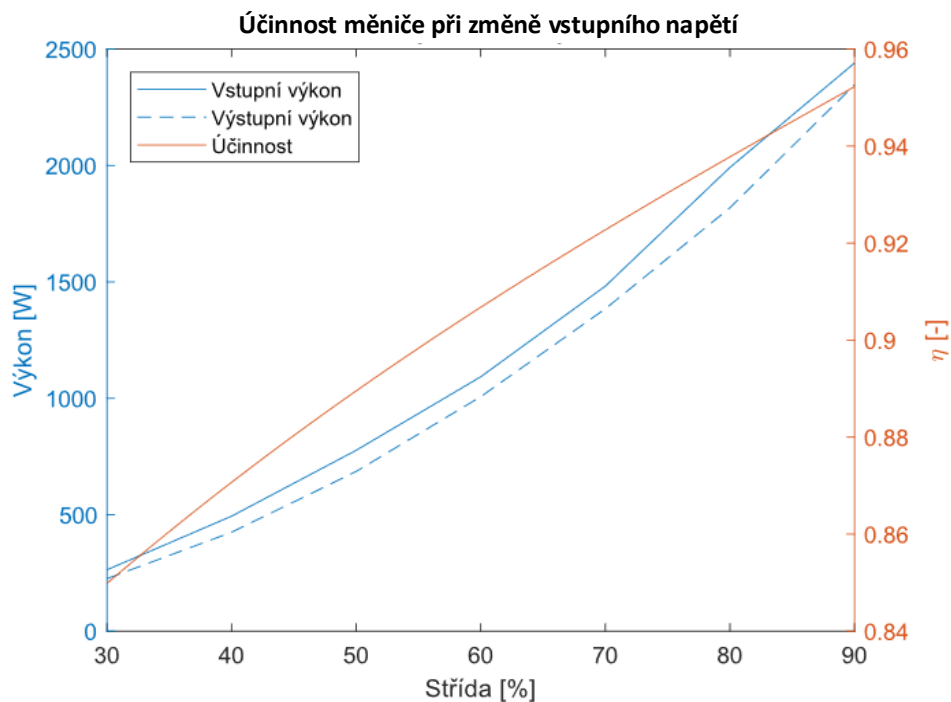
## 7.5 Předřazený snižující měnič

Základní myšlenka použití předřazeného snižujícího měniče je jednoduchá. V ideálním případě, kdy hlavní rezonanční měnič pracuje přesně na rezonanční frekvenci s plnou střídou, by měly být spínací ztráty nulové. Pro simulaci je použit snižující měnič, který snižuje vstupní napětí do napětového meziobvodu rezonančního měniče.



Obr. 7.19 - Zapojení předřazeného snižujícího měniče napětí

Na Obr. 7.19 je zobrazeno základní zapojení snižujícího měniče. V měniči jsou použity stejné tranzistory, jako v hlavním můstku. Tranzistor T6 (U10) je používán jako synchronní usměrňovač, je tedy sepnut v čase, kdy by měla vést spodní dioda. Tímto je možné eliminovat značnou část vodivostních ztrát, které způsobuje napětový úbytek na diodě.

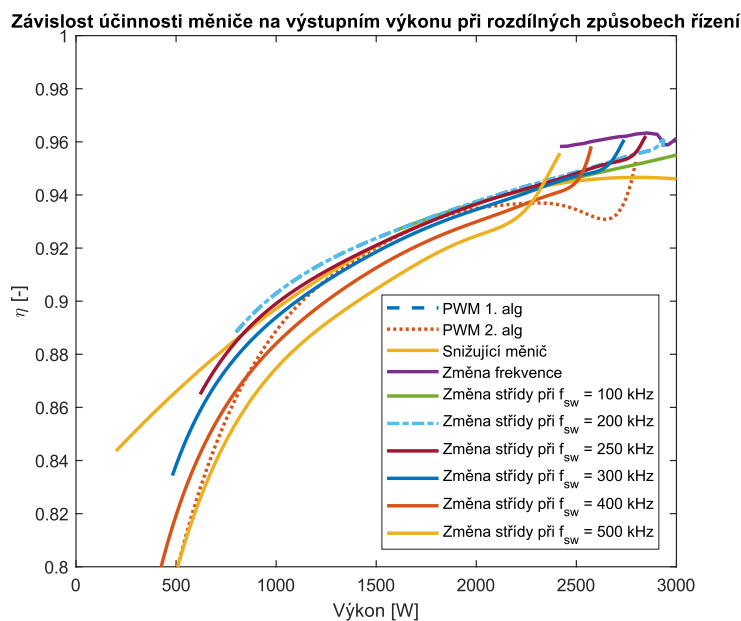


Obr. 7.20 - Účinnost měniče při  $U_{\text{vst}} = 560 \text{ V}$ , výstupní a vstupní výkon

Na Obr. 7.20 jsou zobrazeny vstupní a výstupní výkon měniče při napájení z 560 V. Účinnost měniče sice roste spolu se stoupajícím výstupním výkonem, ale účinnost není vyšší, než v porovnání s ostatními navrženými způsoby regulace.

## 7.6 Shrnutí

V předchozích kapitolách byly zobrazeny výsledky jednotlivých simulací. Pro zobrazení účinnosti v závislosti na všech simulovaných algoritmech, je možné výsledky simulací sloučit do jednoho grafu:



Obr. 7.21 - Závislost účinnosti na výstupním výkonu - porovnání všech navrhovaných způsobů řízení



Z Obr. 7.21 je patrná původní premisa - každý způsob řízení má jiný vliv na účinnost celého měniče při podobných výstupních výkonech.

Jako nejúčinnější v širokém rozsahu výkonu je řízení změnou střídý na rezonanční frekvenci (1. algoritmus). Druhý navrhovaný 2. algoritmus se ukazuje být méně účinný a podle předpokladu mu klesá účinnost při přibližování se k maximu výkonu, tedy téměř maximální střídě. Při maximálním výkonu je střída už spojitá a proto tento způsob dosahuje stejného výkonu a účinnosti jako 1. algoritmus. Jako nejúčinnější v blízkosti maximálního výkonu je použití změny spínací frekvence. Pro nízký výkon ( $<500\text{W}$ ) dosahuje nejvyšší účinnosti zapojení s předřazeným snižujícím měničem.



### 8.1.1 Napájecí zdroj sekundární strany budiče

Dnešní tranzistory SiC MOSFET jsou schopny dosahovat velmi rychlých přepínacích dějů a dosahovat tím napětových změn až 100 V / ns.

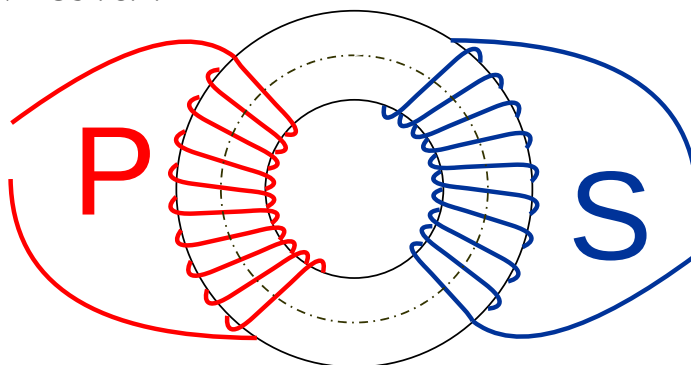
$$i(t) = C \frac{du(t)}{dt} \quad (8.1)$$

Maximální proud, který proteče mezi vstupní a výstupní kapacitou budiče, lze jednoduše určit podle vztahu (8.1). Při typických hodnotách  $C_p = 50$  pF a strmosti 50 V / ns lze spočítat:

$$1 \text{ mA} = 50 \text{ pF} \cdot 50 \frac{\text{V}}{\text{ns}} \quad (8.2)$$

Tento proud může ovlivnit primární stranu budícího integrovaného obvodu např. nechtěným sepnutím nebo falešnou signalizací chyby.

Proto je nutné, aby tato kapacita byla co možná nejmenší. Z výše zmíněného je patrné, že samotný budící obvod s typickou kapacitou okolo 2 pF nepředstavuje zásadní hrozbu celého systému. Hlavní problém nastává v použitém napájecím zdroji. Tento zdroj přináší do systému největší parazitní kapacitu. Vzhledem k požadovanému přenášenému výkonu je možné napájecí zdroj sekundární strany budiče oddělit pouze magnetickým obvodem. Aby byla kapacita mezi vinutími co možná nejmenší, je nutné vinutí držet co možná nejdále od sebe, viz Obr. 8.2.



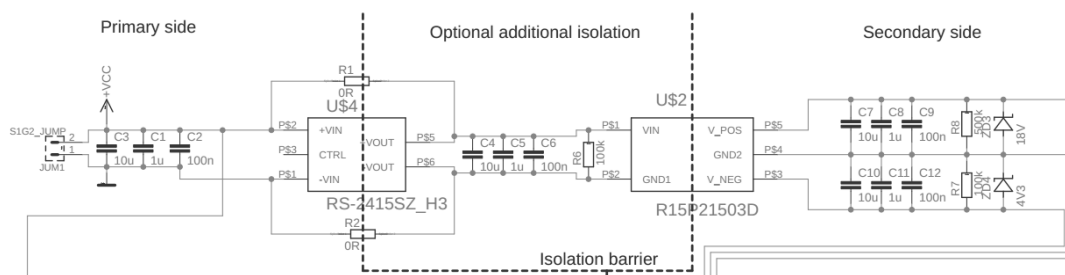
Obr. 8.2 - Příklad vinutí transformátoru k docílení velmi nízké kapacity mezi vinutími

Toto rozložení vinutí bohužel pro transformátorky s výkonem v jednotkách W není typické. Typicky se vinutí těchto malých transformátorků překrývají, čímž se zvyšuje kapacita mezi primárem a sekundárem. Typicky tato kapacita dosahuje desítek pF. Bohužel tato hodnota již není adekvátní pro extrémní strmosti napětí, kterých při spínání tranzistory SiC dosahují.

Jediná možnost, jak tuto kapacitu snížit, je navinout si vlastní transformátorky nebo použít několik transformátorků v sérii. Tímto bohužel vzrůstají ztráty na pomocném spínaném zdroji a zároveň nastává složitá realizovatelnost takového měniče. Další problém nastává se zpětnou vazbou pomocného spínaného zdroje. Zpětná vazba např. pomocí izolačního zesilovače přináší do systému další nechtěnou parazitní kapacitu. Proto se tyto zdroje většinou realizují bez zpětné vazby a napětí je dáno pouze převodovým poměrem transformátoru.

Jedinou jednoduchou cestou, jak zajistit opakovatelnost výroby je použít již hotový DC/DC měnič. Firmy vyrábějící tyto malé oddělené zdroje jsou si vědomy přítomnosti SiC MOSFET tranzistorů na trhu a přichází s měniči určenými přímo pro ně. Bohužel 3.

generace SiC od Wolfstpeed je ještě poměrně nová a zatím na její specifické napěťové hladiny reaguje jen pár výrobců. Z předchozích požadavků byl vybrán snad jen zatím jediný vyhovující napájecí zdroj R15P21503D od firmy RECOM [31]. Tento zdroj je přímo určený pro napájení SiC MOSFET tranzistorů a vyniká velmi malou parazitní kapacitou mezi vstupem a výstupem, typicky 3 pF. Tato hodnota je i za předpokladu zakázkové výroby speciálního transformátoru téměř nepřekonatelná. Zdroj disponuje ideálním výstupním napětím +15 V / -3 V. Jeho jedinou slabinou se tak zdá být nutnost stabilního vstupního napětí +15 V, protože zdroj není regulovaný. Jeho výstupní napětí je definováno interním převodovým poměrem. Tato nevýhoda je v navrženém budiči eliminována druhým předřazeným DC / DC izolovaným měničem, tentokrát regulovaným s širokým vstupním napětím 9 – 36 V a 15 V výstupem RS-2415SZ\_H3, opět od firmy RECOM, [32]. Tímto je zajištěna vysoká univerzálnost vstupního napájení a také je možné tímto ještě minimalizovat parazitní kapacitu sériovým zapojením zdrojů. Výsledné schéma zapojení napájecí části budiče je znázorněna na Obr. 8.3.



Obr. 8.3 - Schéma napájecí části budiče

V napájecí části budiče až na sekundární straně jsou obsaženy ještě ochranné Zenerovy diody pro ochranu tranzistoru v případě nějaké nečekané události.

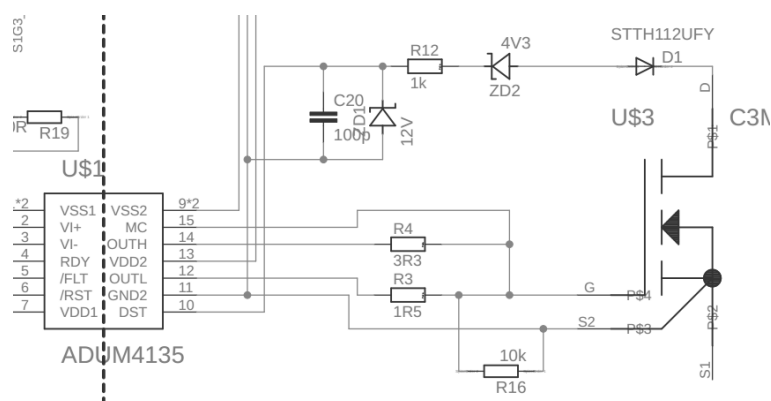
Budič není nutné osazovat druhým napájecím zdrojem RS-2415SZ\_H3, je možné jej přemostit odpory R1 a R2, v tomto případě je ale nutné striktně dodržet napájecí napětí +15 V.

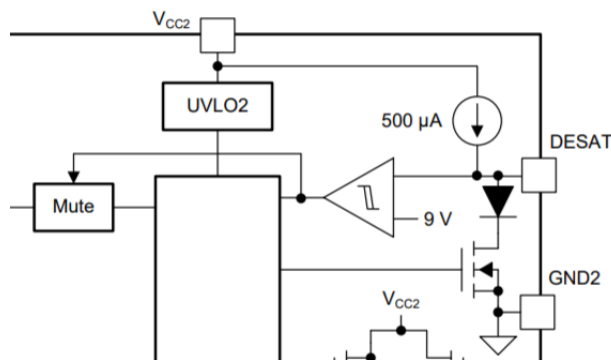
### 8.1.2 Nadproudová ochrana

SiC tranzistory spínají s dobou v nízkých desítkách až jednotkách nanosekund, proto v podstatě není možné zařídit nadproudovou ochranu jinak než diskrétně. Detekce nadproudu proudovým čidlem a jeho následné vyhodnocení v procesoru není schopné dostatečně rychle vypnout tranzistor a tím předejít zničení tranzistoru. Výrobce tranzistoru neoficiálně potvrdil, že tranzistor je schopen bez úhony a bezpečně přežít „tvrď“ zkrat (rozumějme tímto současné sepnutí obou tranzistorů ve větvi můstku) při době mezi 1 – 2 μs. Tato doba je dána, pro tuto situaci velmi špatnou, vlastností SiC MOSFET. Klasický IGBT tranzistor při „tvrďm“ zkratu saturuje a proud jím neroste neomezeně lineárně. SiC MOSFET tuto vlastnost bohužel postrádá, chová se téměř čistě jako rezistor, tedy prakticky nedosahuje saturace a proud jím lineárně roste až do platnosti Ohmova zákona, tedy:

$$I = \frac{U}{R} \quad (8.3)$$

Toto v případě použitého 30 A tranzistoru a 1 f usměrněné síti znamená zkratový proud až 2 kA. Nárůst tohoto zkratového proudu je omezen jen a pouze parazitními





Obr. 8.5 - Saturační ochrana, převzato z [33]

Saturační ochrana pracuje na jednoduchém principu snímání úbytku  $V_{DS}$  a ostatních přiložených součástek v cestě a komparací tohoto úbytku s interním referenčním zdrojem napětí, typicky okolo 9 V. Pokud komparátor detekuje napětí vyšší než jeho komparační, vypne tranzistor, zablokuje výstup a ohlásí tuto skutečnost pomocí diagnostických signálů nadřazenému systému. Díky diodě D1 na Obr. 8.4 a vysokým napětím při zavřeném stavu by nebylo možné tuto skutečnost detekovat pouhým snímáním  $V_{DS}$ . Tento problém je ošetřen použitím proudového zdroje 500  $\mu\text{A}$ . Tento zdroj je při vypnutém tranzistoru stažen integrovaným tranzistorem. Při zapnutém hlavním tranzistoru se vytvoří vodivá cesta přes R12, ZD2, D1 a přes hlavní tranzistor. Tato cesta má detekovaný úbytek napětí. Pokud tento úbytek přesáhne rozhodovací úroveň, je vybavena spoušť saturační ochrany.

Vzhledem k velmi nízkému úbytku napětí na vodivém kanálu tranzistoru, neochotě saturovat a velmi vysokému detekčnímu napětí (danému především zvyklostí ze saturace IGBT) je nutné tento práh nějak snížit. Toho je dosaženo díky Zenerově diodě v sérii v testovaném okruhu (ZD2). Napětí na této diodě ovlivňuje komparační úroveň a volbou tohoto napětí je defacto možno nastavit limit pro spoušť nadproudové ochrany tranzistoru. Nicméně, zde je třeba mít na paměti, že proud Zenerovou diodou bude oněch 500  $\mu\text{A}$ , je tedy třeba vybrat diody z řad testovaných na 50  $\mu\text{A}$ . Pokud jsou použity diody ze standardních sérií, testovaných na 50 mA, je úbytek napětí při takto nízkém proudu nepředvídatelný a může způsobit výrazně pozdější vybavení nadproudové ochrany a tím zničení tranzistorů.

Další významnou výhodou při vybavení saturační ochrany je tzv. „soft turn off“. Jde o proces pozvolného vypínání tranzistoru ideálně konstantním proudem. Při poruchovém stavu tranzistorem teče výrazně větší, než pracovní, proud. Proto by v případě tvrdého vypnutí hrozil na tranzistoru napěťový překmit odpovídající velikosti vypínaného proudu a parazitních vlastností přírodních cest a pouzdra tranzistoru.

### 8.1.3 Schéma budiče

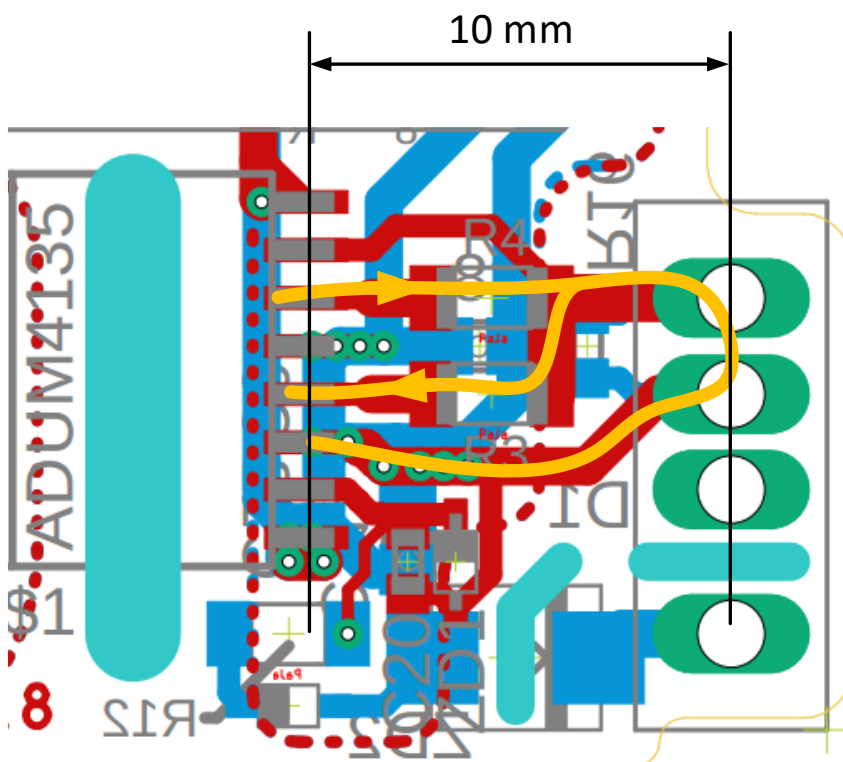
V příloze A je znázorněno kompletní schéma budiče pro tranzistor C3M0075120K (ve schématu je nakreslen tranzistor C3M0065100K, který má totožný pinout). Budič je postaven na integrovaném budícím obvodu ADUM4135. O napájení se stará DC/DC měnič RECOM. Při výběru komponent byl kladen důraz na co možná nejmenší parazitní kapacitu mezi primární a sekundární stranou. Díky výběru komponent by měla kapacita být menší, než 10 pF.

Při použití druhého oddělovacího spínaného zdroje je možné budič napájet širokou škálou vstupních napětí 9 – 36 V. O stabilizaci napětí pro primární stranu integrovaného obvodu

se stará stabilizátor BD3571YFP, který je schopný pracovat až s 36 V na vstupu, tudíž je kompatibilní s rozsahem vstupních napětí pro napájení celého budiče.

### 8.1.4 Návrh PCB

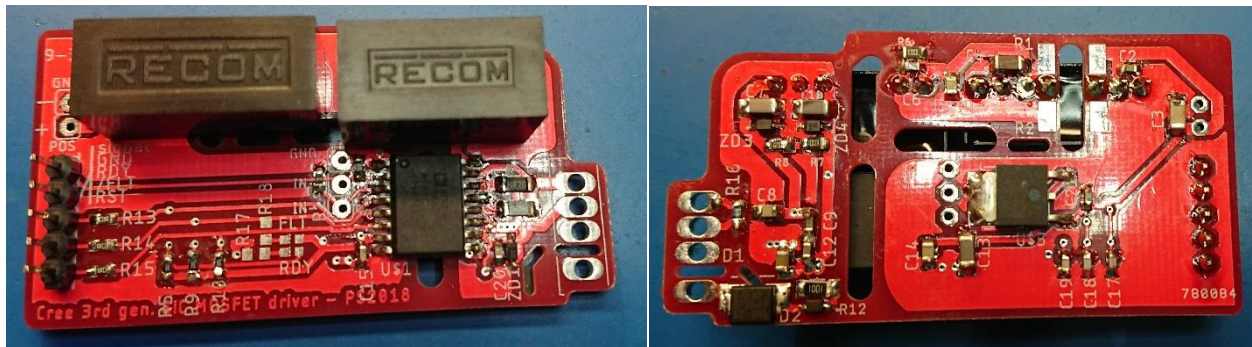
Při návrhu PCB byl kladen důraz na co možná nejlepší oddělení primární a sekundární strany. Mezi primární a sekundární stranou je dodržena minimální vzdálenost 10 mm, podpořená profrézováním desky 5mm frézou pod integrovaným obvodem budiče. Dále byl kladen důraz na minimalizaci parazitních indukčností.



Obr. 8.7 - Sekundární strana budiče tranzistoru s vyznačenou smyčkou uzavírání proudů

Na Obr. 8.7 je zobrazena sekundární strana budiče spolu s připojením tranzistoru. Oranžovou barvou je naznačena cesta budícího proudu. Pro rychlé spínání je nutné minimalizovat parazitní indukčnost smyčky budícího proudu. V tomto konkrétním budiči je celková délka cesty budícího proudu přibližně 25 mm. Kompletní layout desky budiče je zobrazen v příloze B.

### 8.1.5 Realizovaná a osazená deska budiče



Obr. 8.8 - Osazená deska budiče tranzistoru



### 8.2 Návrh výkonové desky sériového rezonančního měniče

#### 8.2.1 Schéma a výběr komponent

Schéma výkonové desky měniče vychází z Obr. 2.6. Vstup měniče tvoří kondenzátorová banka, tvořená foliovými kondenzátory spolu s keramickými. Celková vstupní kapacita měniče je tvořena:

- $2 \times 10 \mu\text{F}$  fóliový
- $6 \times 470\text{nF}$  2220 keramický
- $4 \times 10 \text{nF}$  1206 keramický

Všechny kondenzátory mají maximální provozní napětí 1 kV. Spolu s tranzistory C3M0075120K je tedy primární část schopna pracovat s tří fázovou usměrněnou sítí  $3 \times 400 \text{ V}$ , tedy vstupní napětí až 560 V. Celý měnič je koncipován jako snižující s dělicím poměrem transformátoru 1 : 10. Proto je výstupní část měniče osazena komponenty na maximální napětí 100 V.

Výstupní část měniče je tvořena pouze keramickými kondenzátory a to:

- $5 \times 15 \mu\text{F}$  2220
- $5 \times 1 \mu\text{F}$  1210

Celá silová část je řešena jako plovoucí, proto je nutné snímané veličiny oddělit. Pro regulační potřeby je nutné snímat výstupní napětí a v případě regulace na výstupní proud nebo výkon i výstupní proud.

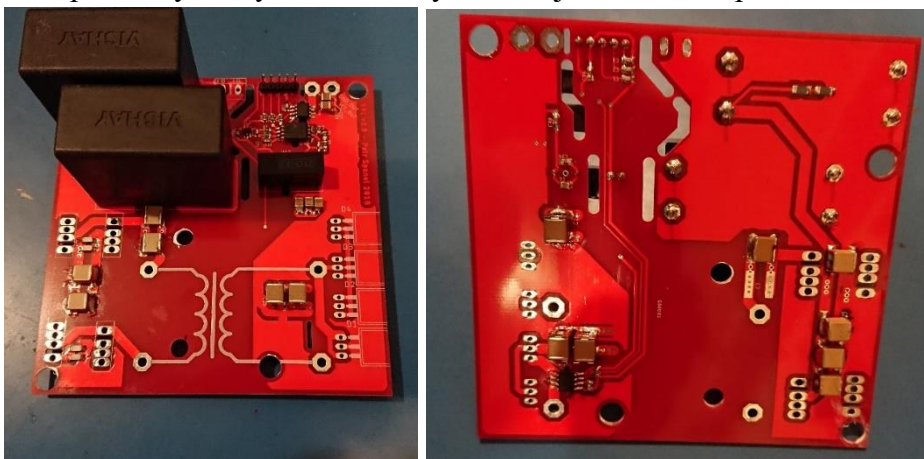
O snímání napětí se stará izolační zesilovač AMC1311 [34]. Tento izolační zesilovač je nutné napájet i na sekundární straně. Pro napájení byl zvolen DC / DC oddělený převodník napětí z 5 V na 5 V RKZE-0505S/H [35].

Pro snímání výstupního proudu a snímání proudu transformátorem bylo zvolen čidlo ACS730 [36] s proudovým rozsahem  $\pm 65 \text{ A}$ . Toto čidlo je založeno na Hallově principu, z tohoto důvodu není nutné nijak napájet sekundární stranu snímače a už z principu funkce je galvanicky oddělená od primární strany. Čidlo navíc disponuje 1 MHz šířkou snímaného pásma, je tedy dostatečně rychlé pro snímání předpokládaných proudů v měniči.

Kompletní schéma silové části měniče je přiloženo v příloze C.

#### 8.2.2 Návrh PCB sériového rezonančního měniče

Hlavní prioritou při návrhu PCB bylo důkladné oddělení silové části měniče od části signálové. Kompletní layout výkonové desky měniče je zobrazen v příloze D.



Obr. 8.9 - Osazená silová deska, vlevo shora, vpravo zespodu



### 8.3 Návrh a výroba transformátoru

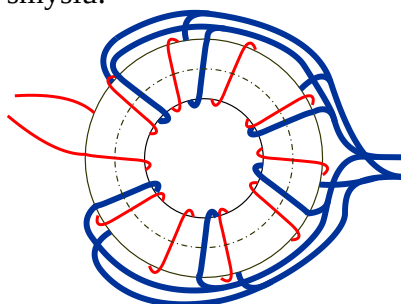
Pro první prototyp měniče, kdy byly uvažovány tranzistory Cool-MOS, byl navržen transformátor pro následující podmínky:

Tab. 8.1: Požadované hodnoty transformátoru

| označení   | popis             | hodnota |
|------------|-------------------|---------|
| $U_{vst}$  | vstupní napětí    | 300 V   |
| $U_{výst}$ | výstupní napětí   | 30 V    |
| $P$        | přenášený výkon   | 1 kW    |
| $f_{sw}$   | spínací frekvence | 100 kHz |

$$S_O \cdot S_{FE} = \frac{1}{2\sqrt{2}} \cdot \frac{P}{k_{pl} \cdot \sigma \cdot f \cdot B \cdot \sqrt{d}} \quad (8.6)$$

Z výše zmíněné rovnice (8.6) (převzato z [7]) nám vychází, že potřebný průřez jádra musí být 280 mm<sup>2</sup>. Pro tyto podmínky bylo vybráno jádro 3813 CF139 3x paralelně pro dosažení požadovaného průřezu. Na toto jádro bylo poté navinuto primární a sekundární vinutí. Primární vinutí má 10 závitů, sekundární vinutí má 4 závitů paralelně vinuté ve smyslu:



Obr. 8.10 - Smysl vinutí transformátoru, vpravo hotový transformátor

Vzhledem k předpokládaným vysokým frekvencím proudů procházejících transformátorem jsou vinutí navinuta z tzv. litz-wire pro potlačení vlivu skin efektu:

$$\delta = \sqrt{\frac{2}{\omega \cdot \mu \cdot \gamma}} \quad (8.7)$$

Kde hloubka vniku v našem případě vychází na 0,21 mm při 100 kHz frekvenci proudu. Výsledné parametry transformátoru jsou:

Tab. 8.2: Změřené parametry transformátoru pro 1. prototyp

| označení  | popis                                     | hodnota  |
|-----------|-------------------------------------------|----------|
| $L_1$     | primární indukčnost                       | 1,01 mH  |
| $L_{1,k}$ | rozptylová indukčnost primárního vinutí   | 5 μH     |
| $L_2$     | sekundární indukčnost                     | 10,32 μH |
| $L_{2,k}$ | rozptylová indukčnost sekundárního vinutí | 58 nH    |
| $k$       | koeficient vazby                          | 0,9975   |

Pro zvolenou rezonanční frekvenci 1. prototypu 100 kHz je tedy nutné do obvodu přidat přibližně 500 nF kapacitu kondenzátoru.

Pro 2. prototyp měniče byl vyroben transformátor z jádra 2x 4919 CF297 se  $S_{FE} = 320 \text{ mm}^2$ . Tento transformátor by měl být schopen přenést až 3 kW při 200 kHz zamýšlené spínací frekvenci. Při zamýšleném výstupním výkonu a převodovém poměru bylo nutné změnit typ vodiče. Pro nový transformátor byl vybrán opět vodič se vzájemně izolovanými vlákny, ale obdélníkového vnějšího průřezu pro lepší přilnutí ke stěnám toroidního jádra.

Převodový poměr zůstává stejný jako u 1. prototypu, tedy 10 : 1. Pro vyšší výkon bylo nutné zvýšit průřez vodičů, proto byl vybrán vodič od firmy OSCO s označením BXL2028 [37]. Celkový efektivní průřez všech vodičů je  $4,92 \text{ mm}^2$ . Celkový vodič je tedy schopen přenést přibližně 50 A. Tento vodič bohužel disponuje nepříjemnou vlastností. Izolace tohoto vodiče je tvořena polyamidimidovou vrstvou, která je jak tepelně, chemicky tak i elektricky extrémně odolná. Proto zde nastává problém s výrobou transformátoru, protože je potřeba vodiče odizolovat. Jako jediná reálná cesta se ukázala být chemická. Výrobce sice doporučuje chemikálii pro odstranění izolace, nicméně, tato chemikálie se ukázala být silně neúčinná. Po lehkém výzkumu alternativ bylo zjištěno, že účinná chemikálie se skládá převážně z hydroxidu sodného. Proto byl v rámci série pokusů jako nejlepší možný odizolační prostředek tohoto polyamidimidu odhalen roztavený louh. Tedy běžně dostupné granule hydroxidu sodného zahřáté a roztavené přibližně na  $350^\circ\text{C}$ .



Obr. 8.11 - Transformátor pro 2. prototyp SRC

Transformátor tvoří 10 primárních závitů výše zmíněným vodičem a  $3 \times 1$  sekundární závit stejným vodičem paralelně, proto by teoreticky mělo vinutí být schopno snést až 150 A bez významnějšího přetížení. Výsledné parametry transformátoru jsou:

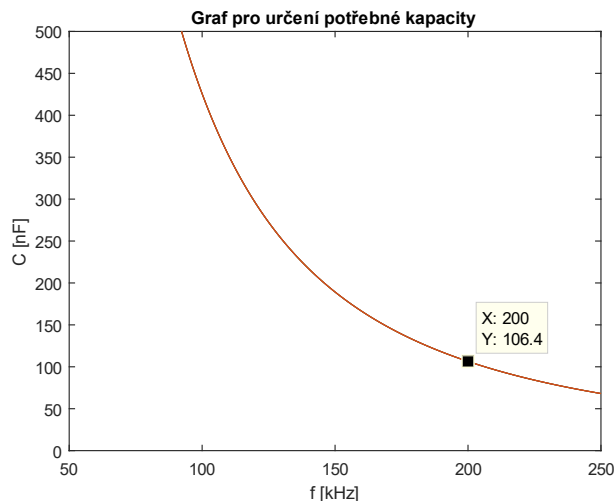
Tab. 8.3: Změřené parametry transformátoru pro 2. prototyp

| označení  | popis                                     | hodnota            |
|-----------|-------------------------------------------|--------------------|
| $L_1$     | primární indukčnost                       | $692 \mu\text{H}$  |
| $L_{1,k}$ | rozptylová indukčnost primárního vinutí   | $5,95 \mu\text{H}$ |
| $L_2$     | sekundární indukčnost                     | $6,89 \mu\text{H}$ |
| $L_{2,k}$ | rozptylová indukčnost sekundárního vinutí | $79 \text{ nH}$    |
| $k$       | koeficient vazby                          | 0,9957             |

Potřebnou sériovou kapacitu pro rezonanci s tímto transformátorem je možné vypočítat podle rovnice (8.8):

$$C = \frac{1}{4\pi^2 f^2 L} \quad (8.8)$$

Po dosazení konkrétních hodnot lze tuto rovnici vyjádřit i graficky, viz Obr. 8.12.



Obr. 8.12 - Grafické vyjádření rovnice pro výpočet potřebné kapacity

Z výše uvedeného obrázku vyplývá, že potřebná kapacita pro naladění konkrétního obvodu na 200 kHz rezonanční frekvenci je přibližně 100 nF.

### 8.4 Výběr vhodné platformy

Pro ovládání rezonančního spínaného zdroje je nutné vybrat vhodnou řídicí platformu. Na základě předchozích zkušeností byla vybrána rodina procesorů C2000 od Texas Instruments pro svou poměrně rozsáhlou podporu, množství příkladů nebo jednoduchou dostupnost vývojových kitů až po možnost komunikovat s programem Matlab, jednoduchým generováním částí kódu pro konkrétní procesory přímo Matlabem či Simulinkem.

#### 8.4.1 Generování řídicích pulzů pro plný můstek

Jak bylo naznačeno v předchozích kapitolách, pro vysokou střidu bude použit základní PWM algoritmus a pro nižší střidy bude použit 2. navrhovaný algoritmus. Primární napětí transformátoru může být napájeno měničem napět'ovými pulzy, které mohou nabývat tří různých stavů:

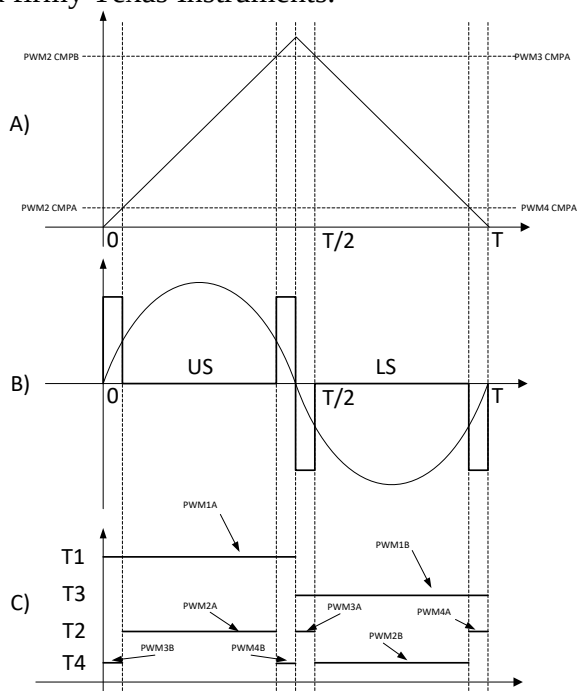
- +  $U_d$
- 0 V
- -  $U_d$

Stav 0 V na vinutí je docílen sepnutím obou horních tranzistorů (US – upper short circuit – horní zkrat) nebo dolních tranzistorů (LS – lower short circuit – dolní zkrat).

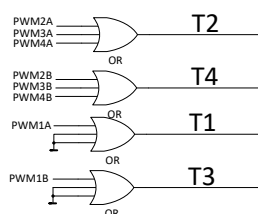
#### 8.4.2 Střídání horního a dolního zkratu

Základní fázově posunutá PWM používá střídání dolního a horního zkratu při každé periodě pro rovnoměrné rozložení ztrát na spínací prvky. Toto řízení není vhodné pro navrhovaný 2. PWM algoritmus, viz Obr. 8.13. Na Obr. 8.13 je zobrazeno, že tranzistory

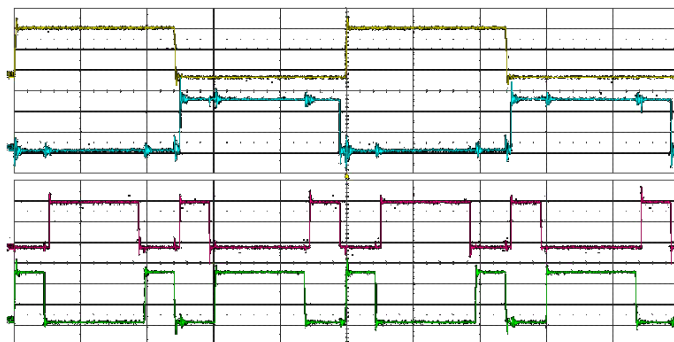
T1 a T3 (větev A) jsou sepnuty jen jednou za periodu. Ale tranzistory T2 a T4 (větev B) jsou sepnuty a vypnuty 3×. Proto se spíací ztráty objeví pouze na větvi B. Toto rozložení není žádoucí. Obr. 8.13 C) navíc naznačuje potřebu použít 8 PWM kanálů procesoru. Obr. 8.14 naznačuje externí propojení 8 výstupů procesoru pro spojení kanálů a řízení 4 tranzistorů. Tato logická funkce je provedena tří vstupovým OR hradlem. Signály pro větev A jsou vedeny stejnými logickými hradly pro dosažení stejného dopravního zpoždění. Tento způsob řízení měniče byl generován procesorem TMS320F28027 Piccolo [38] MCU od firmy Texas Instruments.



Obr. 8.13 - Generování pulzů, střídání horního a dolního zkratu



Obr. 8.14 - Sčítání signálů pro tranzistory

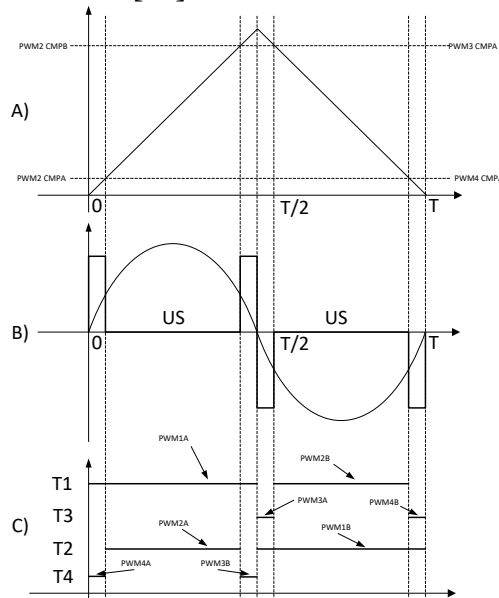


Obr. 8.15 - Tvar skutečně generovaných řídicích pulzů tranzistorů

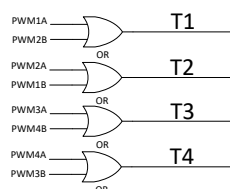
### 8.4.3 Jen dolní nebo horní zkrat

Další způsob pro generování požadovaných pulzů pro navrhovaný algoritmus pro vyhnutí se nerovnoměrnému rozdělení spínacích ztrát je uveden na Obr. 8.16. Tranzistory v obou větvích jsou nyní spínány  $2\times$  za periodu, takže spínací ztráty jsou vyrovnané. Problém bohužel nastává s vodivostními ztrátami. Z Obr. 8.16 je patrné, že většinu periody vedou jen horní tranzistory, zatímco dolní tranzistory jsou sepnuty jen krátce. Proto zde vzniká předpoklad vyšších ztrát na horních tranzistorech. V případě použití dolního zkratu bude situace přesně opačná.

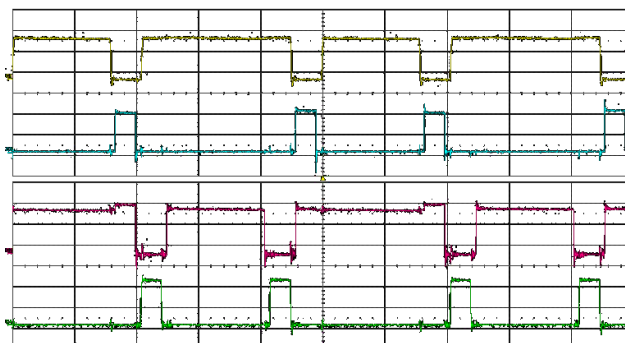
Pro tento způsob generování pulzů potřebujeme opět 8 kanálů PWM a dvou vstupová OR logická hradla, viz Obr. 8.17. Pro tento způsob generování signálů byl opět použit procesor TMS320F28027 Piccolo [38].



Obr. 8.16 - Generování pulzů - jen horní zkrat



Obr. 8.17 - sčítání signálů pro tranzistory

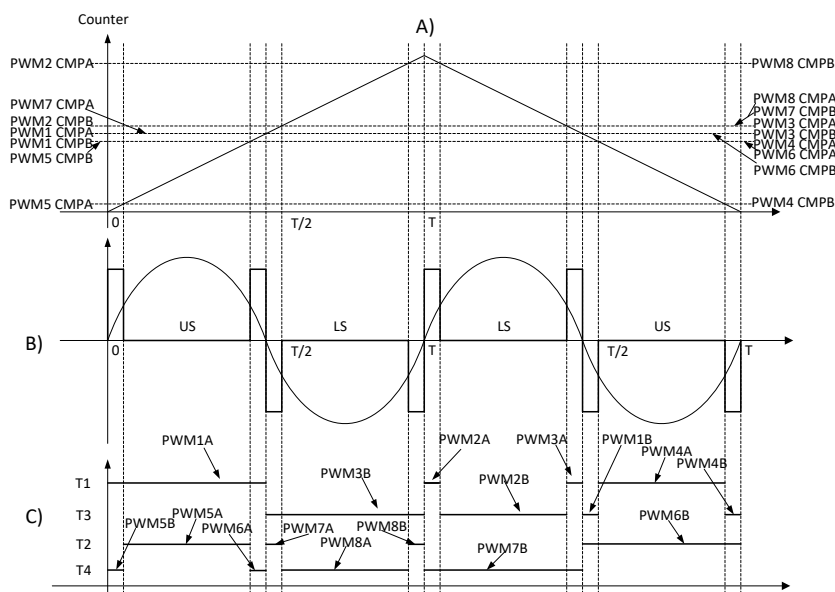


Obr. 8.18 - skutečný tvar spínacích signálů

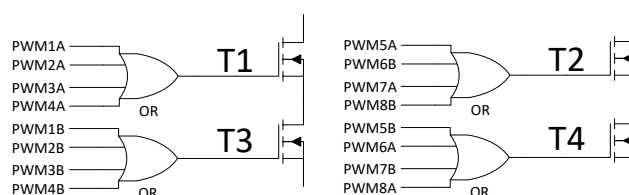
## 8.4.4 Kombinace dvou dolních a dvou horních zkratů

Dva výše zmíněné způsoby generování pulzů pro 2. navrhovaný PWM algoritmus mají výše zmíněné nevýhody. Cesta, jak se těmto nevýhodám vyhnout, je kombinace dvou po sobě jdoucích horních a dolních zkratů, viz Obr. 8.19. Nyní můžeme vidět, že počet sepnutí je pro každý tranzistor stejný – spínací ztráty by měly být vyvážené. Dále je možné vidět, že i doba sepnutí je u všech tranzistorů stejná, jsou tedy vyváženy i vodivostní ztráty.

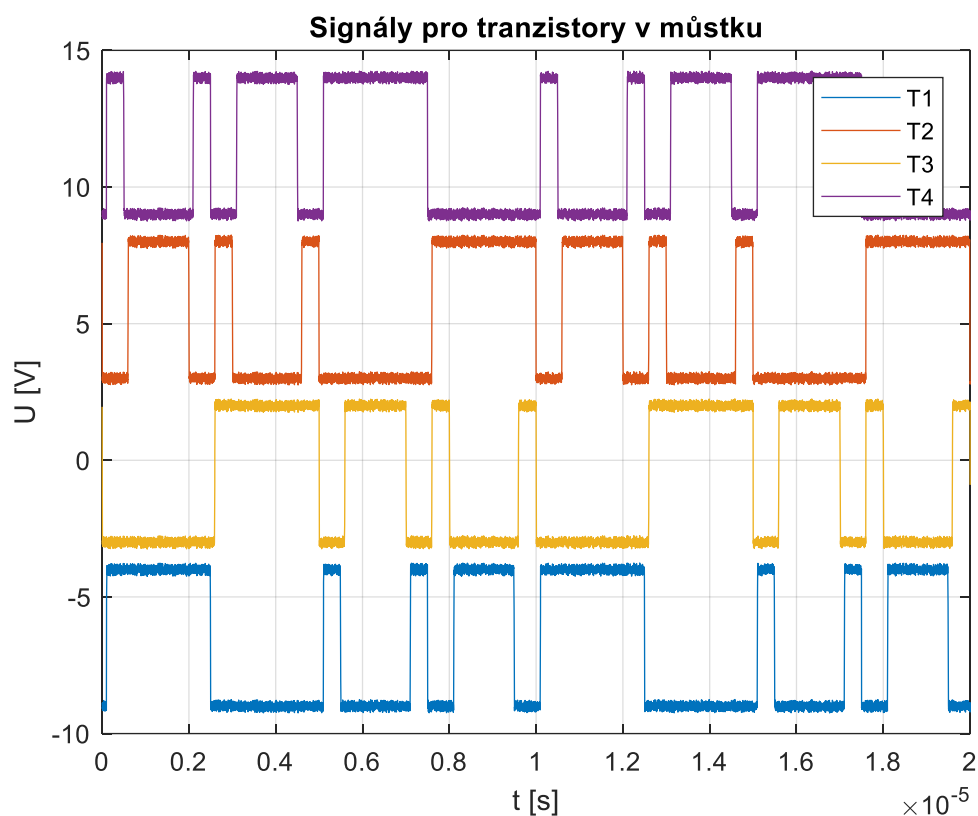
Jediným problémem tohoto způsobu řízení je nutnost použít procesor se 16 PWM kanály a tyto kanály poté sčítat pomocí čtyř vstupových OR logických hradel, jak je naznačeno na Obr. 8.20. Pro tento přístup byl v první fázi zvolen procesor TMS320C28346 Delfino [39] od Texas Instruments. Nicméně, tento procesor byl v další fázi nahrazen, hlavně kvůli absenci integrovaných ADC, procesorem TMS320F28377S Delfino [40] od stejné firmy.



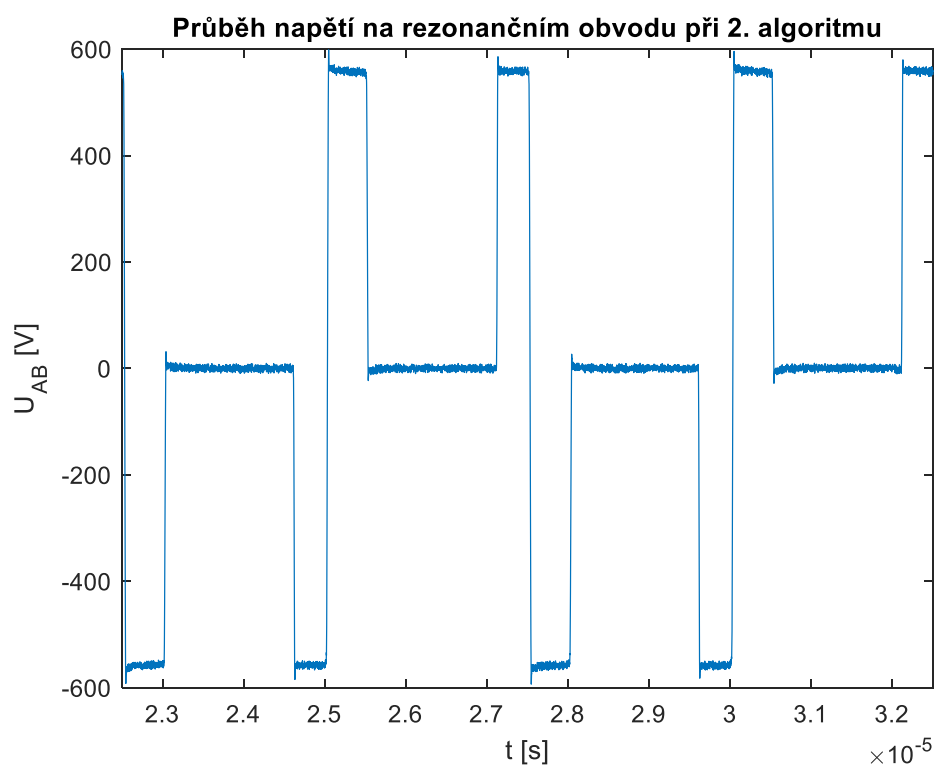
Obr. 8.19 - Generování pulzů - kombinace dvou horních a dolních zkratů



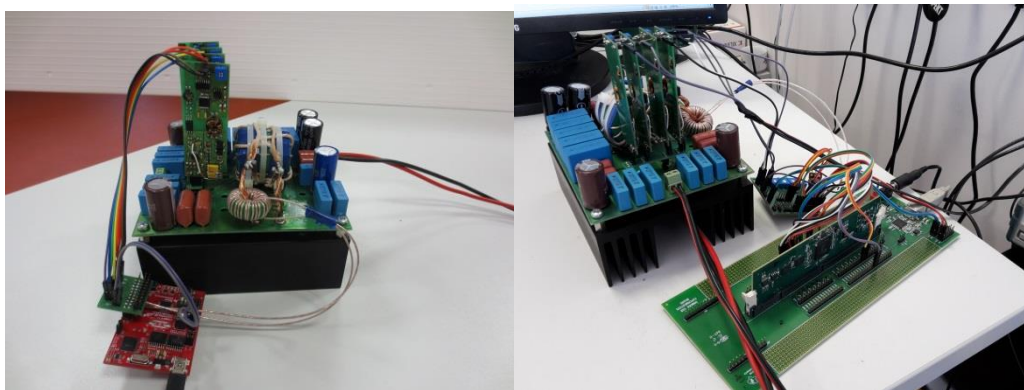
Obr. 8.20 - Sloučení jednotlivých signálů pro tranzistory



Obr. 8.21 - Tvar skutečných signálů pro tranzistory



Obr. 8.22 - Výstupní napětí měniče na primární straně transformátoru



Obr. 8.23 - 1kW 100 kHz SRC 1. prototyp s F28027 Piccolo (vlevo) a C28346 Delfino (vpravo).

### 8.5 Implementace řídicích algoritmů

Z výsledků simulací je zřejmé, že pro dosažení co možná největší účinnosti je nutné kombinovat různé typy algoritmů. Případ s předřadným snižujícím měničem bude vynechán, protože k jeho hardwarové realizaci je nutné použít předřadný měnič, což komplikuje výrobu. Nelze tedy jednoduše změnit způsob řízení softwarově, jako v případě ostatních algoritmů. Předřazený snižující měnič navíc nedosahuje lepší účinnosti, proto je jeho použití nevýhodné.

Z Obr. 7.21 je patrné, že pro nižší výstupní výkony do přibližně 2500 W lze s nejlepší účinností regulovat pomocí navrhovaného 1. algoritmu. Po překročení výstupního výkonu nad 2500 W je vhodné přejít na navrhované frekvenční řízení a do maximálního výkonu měniče regulovat výstupní výkon tímto algoritmem. Algoritmus je v řídicím obvodu implementován metodou popsanou v kapitole 7.1, tedy tak zvanou phase – shift metodou řízení plného můstku. Tato metoda má oproti druhé metodě, kdy je můstek nechán bez kontrolovaného napětí na můstku značnou výhodu. Není nutné použít antiparalelní diody. Tranzistor MOSFET přirozeně obsahuje parazitní antiparalelní diodu, avšak dioda má výrazně horší parametry, než diody diskretní. Proto nemůže být trvale použita pro vedení proudu. Phase – shift metoda zaručuje, že bude tranzistor v době vedení diody sepnut, proto úbytek napětí na tranzistoru bude dán jen odporem kanálu, nikoliv úbytkem na diodě.

Pro případ malých žádaných změn výkonu bude mezi přepínáním způsobů řízení zavedena hystereze pro odstranění případných častých problémů s přepínáním. Řízení změnou frekvence bohužel není možné řídit výstupní napětí v celém rozsahu. Spínání vyšší frekvencí sice snižuje výstupní napětí a snižuje zvlnění výstupních veličin, ale zároveň klesá účinnost spolu s nároky na budicí obvody a přesnost spínání. Pro představu, spínání na 1 MHz je sice možné, nicméně samotná rychlost tranzistorů a zvolený deadtime 100 ns znamenají, že 20% z celkového času periody měnič nedodává do zátěže energii. Proto je zvolena maximální spínací frekvence 500 kHz.

### 8.6 Ochrany měniče

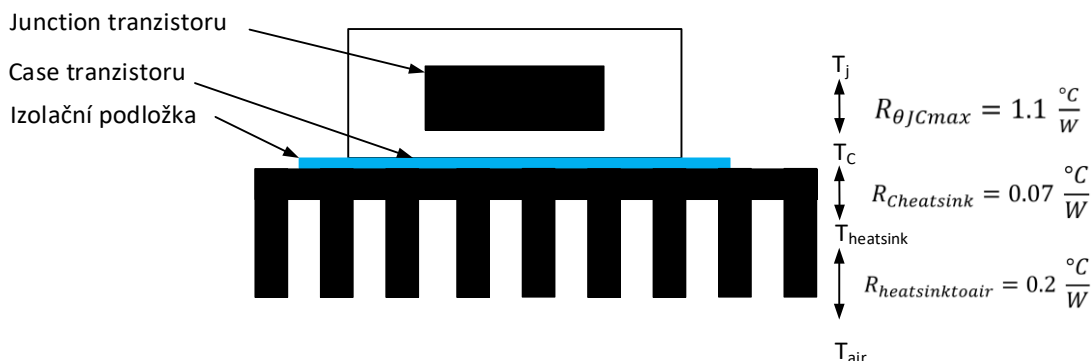
Spínaný zdroj musí být z principu funkce vybaven několika typy základních ochran, které mají za úkol ochránit před poškozením jak spínaný zdroj samotný, tak především vstupní síť a zátěž.



### 8.6.1 Ochrana tepelná

Jako nejcitlivější komponenta na teplo, která ho i zároveň produkuje ve formě ztrát, byly identifikovány hlavní spínací tranzistory a usměrňovací diody. Proto je na chladiči poblíž tranzistorů a diod umístěn termočlánek pro snímání teploty. V případě překročení kritické teploty, v našem případě 55 °C, se měnič automaticky vypne.

Předpokládaná ztráta na měniči je při maximálním výkonu přibližně 150 – 200 W.



Obr. 8.24 - Schéma tepelného přenosu od tranzistoru po vzduch

Na Obr. 8.24 je znázorněn řetězec odporů pro přenos tepla od čipu tranzistoru až po chladič vzduch. Tepelné odpory vycházejí z datasheetových hodnot pro tranzistor a chladič. Pro výpočet odporu izolační podložky musel být odpor dopočten z tepelné vodivosti materiálu podložky, což je  $17 \frac{W}{m \cdot K}$  a plochy chladič části tranzistorového pouzdra přibližně 200 mm<sup>2</sup>.

Pokud budeme uvažovat nejhorší možnou variantu, kdy přibližně 200 W ztrátového výkonu vzniká jen na čtyřech hlavních tranzistorech můstku, připadá tedy ztráta 50 W na jeden tranzistor. Z tohoto lze vypočítat ohřev mezi  $T_j - T_c = 1,1 \cdot 50 = 55 \text{ }^{\circ}C$ . Obdobným způsobem určíme ohřev díky tepelnému odporu izolační podložky. Tedy  $T_{\Delta} = 0,07 \cdot 50 = 3,5 \text{ }^{\circ}C$  a dále teplotní rozdíl mezi vstupem a výstupem z chladiče  $T_{\Delta} = 0,2 \cdot 50 = 25 \text{ }^{\circ}C$ . Tedy pro tuto konfiguraci platí, že pokud bude na tranzistorech ztráta 200 W, nesmíme dovolit na chladiči (rozumějme na povrchu chladiče) teplotu větší než 66,5 °C. Nicméně tento předpoklad by znamenal, že čip tranzistoru už bude dosahovat 150 °C, tedy maximální povolené teploty. Proto bude limit teploty chladiče, při které se měnič vypne či omezí svůj výstupní výkon, nastaven na 55 °C.

### 8.6.2 Přepět'ová ochrana

Přepět'ová ochrana není z principu funkce sériového rezonančního měniče nutná. SRC, na rozdíl od běžného spínaného zdroje funguje přímo jako převodník napětí, tedy na zátěži nemůže být vyšší napětí, než na stejnosměrném meziobvodu (případně podle převodového poměru transformátoru). Jediný smysl přepět'ové ochrany může dát charakter zátěže, kdy z nějakého důvodu je k univerzálnímu měniči připojena zátěž, u které hrozí poškození nebo zničení v případě přepětí. Tato funkce bude do měniče implementována jako součást regulační smyčky (omezení žádané hodnoty) – nebude se tedy jednat o nezávislou ochranu v pravé slova smyslu.

### 8.6.3 Nadproudová ochrana

Největší problém sériového rezonančního měniče jsou proudové rázy při skokové změně zátěže (poruchový stav, rychlé připojení nebo odpojení). SRC se projevuje jako velmi

tvrdý zdroj napětí, který reaguje velmi rychle (řádově během jedné spínací periody) zvýšením rezonančního proudu, odpovídajícího skokovému úbytku napětí na zátěži. Tento problém bohužel nelze řešit regulačně, v sériovém rezonančním měniči nelze regulovat proud měničem, na rozdíl od klasických tvrdě spínaných zdrojů. Proto je nutné s touto možností počítat už při návrhu měniče. Postavený měnič tedy není vybaven žádnou nadproudovou ochranou v pravém slova smyslu. Nadproudová ochrana bude zavedena do regulační smyčky výkonu, můžeme tedy omezit proud do zátěže. Nicméně v případě opravdu velkých nadproudů hrozí zničení měniče a proto měnič bude spoléhat na tzv. saturační ochranu budičů tranzistorů, kdy detekce nadproudu okamžitě vypne tranzistor a zároveň pošle do procesoru signál o vybavení ochrany. Tento způsob ochrany je jako jediný schopen zabránit zničení tranzistorů i v případě sepnutí tranzistorů v můstku tzv. „do sebe“. Detailně je návrh saturační ochrany popsán v kapitole 8.1.2.

### 8.7 Měření rezonanční frekvence

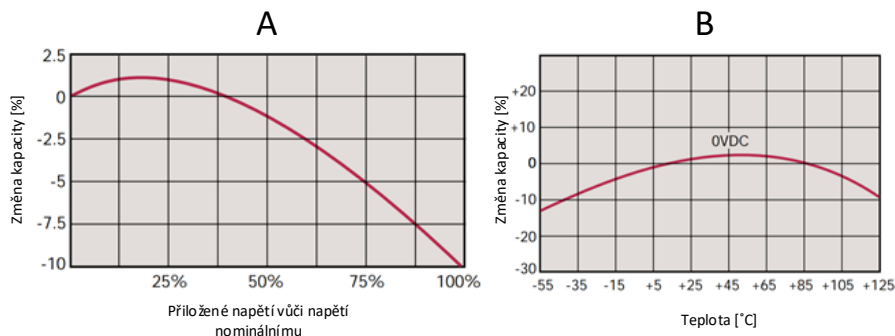
Prvky v obvodu nejsou ideální. Hlavním faktorem ovlivňujícím parametry rezonančních prvků je teplota. Rezananční indukčnost je tvořena rozptylovou indukčností transformátoru. Protože rozptylové magnetické pole vede vzduchem, je pravděpodobné, že tento parametr bude vzhledem k teplotě stálý.

Druhý hlavní prvek ovlivňující rezonanční kmitočet, je rezonanční kondenzátor. V měniči je osazen 3× keramický kondenzátor 2225GC333KAZ1A [41]. Tento kondenzátor má kapacitu 33 nF, pracovní napětí až 2 kV a je tvořen hmotou X7R. Výrobní tolerance tohoto kondenzátoru dosahuje 10%. Změnu rezonanční frekvence v závislosti na výrobní toleranci nastíní Tab. 8.4.

Tab. 8.4: Závislost rezonanční frekvence na výrobní toleranci kondenzátoru

| Tolerance kapacity | -10% | nominál | +10% |
|--------------------|------|---------|------|
| $C_{res}$ [nF]     | 29,7 | 33      | 36,3 |
| $f_{res}$ [kHz]    | 218  | 207     | 197  |

Dalším a hlavním faktorem, projevujícím se během provozu měniče, je provozní teplota kondenzátoru. Kondenzátory potřebné kapacity jsou dostupné pouze s hmotou X7R. Tato hmota má výraznou jak teplotně, tak napěťově závislou kapacitu.



Obr. 8.25 - A - Závislost kapacity kondenzátoru na přiloženém napětí vůči napětí nominálnímu, B - závislost kapacity na teplotě kondenzátoru, převzato z [42]

Změna kapacity kvůli napětí nebude příliš významná, protože používáme kondenzátor na přibližně 30% jeho nominální hodnoty. Kapacita se tedy změní přibližně o 1%. Kapacita je ale ovšem velmi závislá na teplotě, mění se až o 15 %. Tato závislost je typická a je dána právě použitým materiálem X7R. Teplotně téměř nezávislý materiál C0G se bohužel v kapacitách, větších než jednotky nF, nevyrábí. Po zohlednění výrobní tolerance, napěťové a teplotní závislosti kapacity dostáváme přibližné meze rezonanční frekvence.

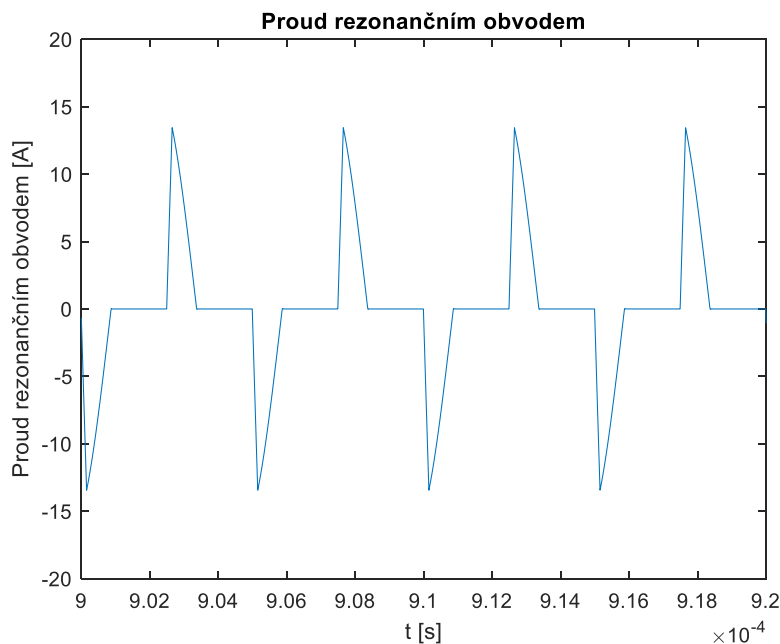
Tab. 8.5: Závislost rezonanční frekvence na veškerých faktorech, ovlivňujících kapacitu

| Kapacita        | min   | nominál | max  |
|-----------------|-------|---------|------|
| $C_{res}$ [nF]  | 25,25 | 33      | 36,3 |
| $f_{res}$ [kHz] | 237   | 207     | 197  |

Z výše zmíněných důvodů je zřejmé, že rezonanční frekvenci je nutné měřit. První a poměrně častou metodou je použití Fourierovy transformace na naměřená data. Nicméně zde nastává problém při regulaci, rezonanční obvod je vybuzován napětím o dané frekvenci a střídě. Tímto je dán i tvar měřeného proudu. Na příkladu bude uvedeno, proč tato metoda nebude fungovat. V Tab. 8.6 jsou uvedeny parametry simulovaného obvodu.

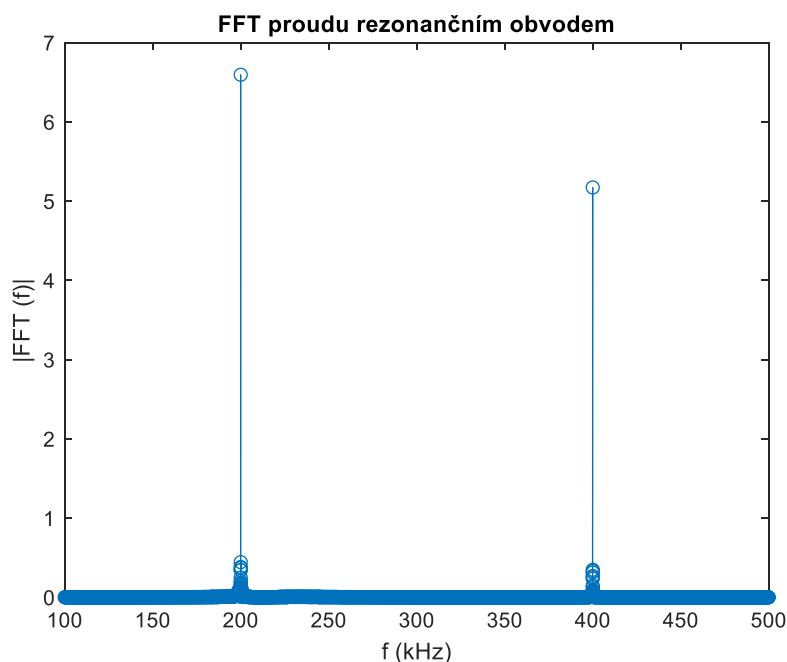
Tab. 8.6: Parametry simulovaného obvodu

| Parametr   | Hodnota      |
|------------|--------------|
| $L_{res}$  | 5,95 $\mu H$ |
| $C_{res}$  | 80 nF        |
| $f_{res}$  | 231 kHz      |
| $f_{sw}$   | 200 kHz      |
| $P_{výst}$ | 1,5 kW       |



Obr. 8.26 - Příklad proudu rezonančním obvodem

Na Obr. 8.26 je zobrazen simulovaný proud rezonančním obvodem, kde je proud rezonančním obvodem vybuzován 200 kHz spínací frekvencí měniče. Tento proud je vzorkován na 1 MS / s, tedy jeden vzorek každou 1  $\mu$ s. Tímto je dodržen požadavek na velikost vzorkovací frekvence vůči sledovanému signálu. Tento požadavek je mimo jiné znám jako Nyquistův-Shannonův teorém, [43]. Nicméně, právě proto, že je signál vybuzován 200 kHz spínací frekvencí, je i obsah této frekvence ve spektru měřeného signálu největší.



Obr. 8.27 - Rychlá Fourierova transformace navzorkovaného rezonančního proudu

Jak je vidět na Obr. 8.27, FFT měřeného signálu jednoznačně ukázala jako hlavní složku spektra 200 kHz, což je spínací frekvence, ale není to rezonanční frekvence obvodu. Nicméně, v případě regulace vůbec nevádí, že neznáme přesnou rezonanční frekvenci

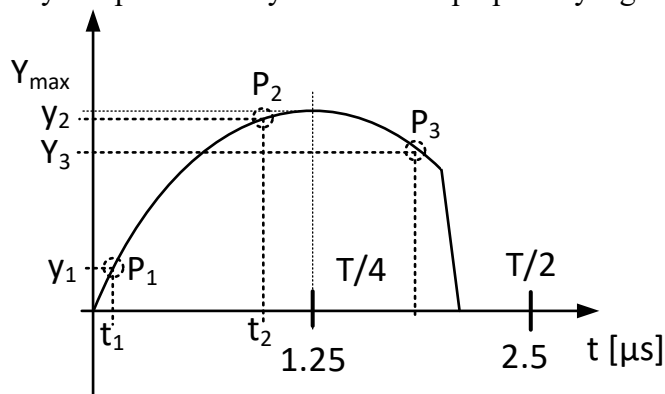
obvodu, protože stejně nespínáme v přirozeném průchodu proudu nulou, ale mnohem dříve.

Pro náš specifický případ byla vyvinuta metoda, jak pomocí několika vzorků určit rezonanční frekvenci obvodu i při nízké střídě vstupního napětí. V první fázi předpokládáme nezarušený signál proudu z proudového čidla s dostatečným frekvenčním rozsahem pro nezkreslení pravého měřeného signálu. Dále předpokládáme, že požadovaná střída výstupního napětí je blízká rezonanční frekvenci obvodu. V opačném případě by odhadování rezonanční frekvence a tím i spínání tranzistorů při průchodu proudu nulou ztrácelo smysl. Předpokládáme tedy, že požadovaná střída je alespoň 75%. Je tedy zaručeno, že rezonanční proud dosáhne svého maxima při  $\frac{1}{4}$  rezonanční periody.

Jednoznačně vždy musí platit rovnice sinusové funkce:

$$y(t) = Y_{\max} \sin(\omega t + \theta) \quad (8.9)$$

Při podmínce dostatečně vysoké vzorkovací frekvence jsme schopni dosáhnout následného stavu, tedy alespoň 3 vzorky během 75% půlperiody signálu:



Obr. 8.28 - Předpokládaný průběh rezonančního proudu

Vztah pro potřebnou vzorkovací frekvenci vůči snímané frekvenci lze vyjádřit následovně, musíme mít alespoň 2 vzorky během  $\frac{1}{4}$  periody, tedy:

$$f_s > 8f_{sw} \quad (8.10)$$

Kde  $f_s$  je vzorkovací frekvence a  $f_{sw}$  je spínací frekvence. Pro naši konkrétní situaci je třeba minimálně 1.6 MS / s. Z rovnice (8.9) a Obr. 8.28 je patrné, že musí platit následující rovnice popisující průběh zkoumaného proudu:

$$y_1(t) = Y_{\max} \sin(\omega t_1) \quad (8.11)$$

$$y_2(t) = Y_{\max} \sin(\omega t_2) \quad (8.12)$$

$$y_3(t) = Y_{\max} \sin(\omega t_3) \quad (8.13)$$

Za předpokladu konstantního vzorkování můžeme tyto rovnice přepsat do tvaru:

$$y_1(t) = Y_{\max} \sin(\omega t_1) \quad (8.14)$$

$$y_2(t) = Y_{max} \sin(\omega(t_1 + \Delta t)) \quad (8.15)$$

$$y_3(t) = Y_{max} \sin(\omega(t_1 + 2\Delta t)) \quad (8.16)$$

Kde  $y_x(t)$ ,  $t_x$ ,  $\Delta t$  jsou známy a  $\omega$ , neboli  $2\pi f$  a  $Y_{max}$  jsou naše požadované neznámé. A  $\Delta t$  je rovno převrácené hodnotě vzorkovací doby. Máme tedy soustavu tří rovnic o dvou neznámých, po použití substituční metody dostáváme tvar:

$$\frac{y_1(t)}{y_2(t)} = \frac{\sin(\omega t_1)}{\sin(\omega(t_1 + \Delta t))} \quad (8.17)$$

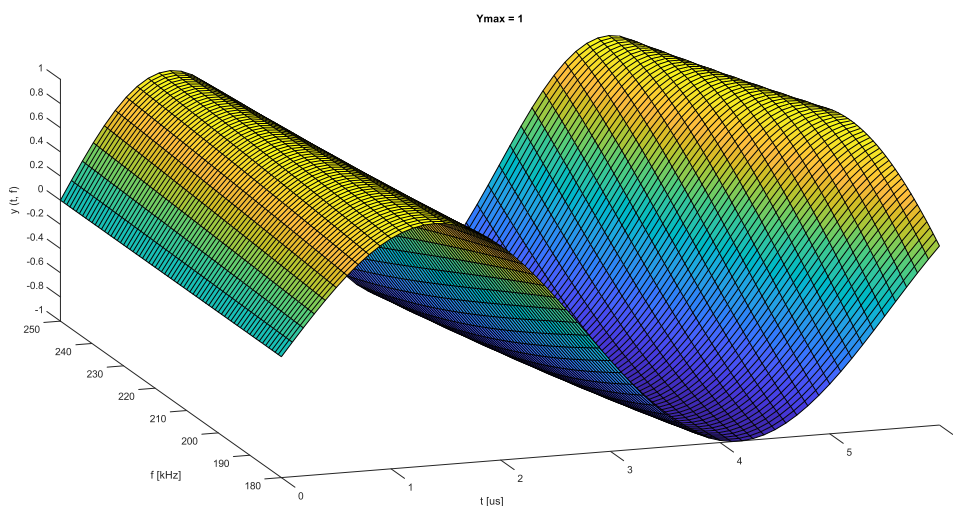
Kde:

$$\omega = 2 \cdot \pi \cdot f_{res} \quad (8.18)$$

Rovnice (8.17) má v tomto tvaru nekonečně mnoho řešení, ale jediné řešení, které nás zajímá, se jistě bude nacházet v intervalu  $f_{res} \in (180 \text{ kHz}; 250 \text{ kHz})$ . Pokud tedy víme celkem přesný interval hledaného řešení, je jednoduché tuto rovnici vyřešit některou z numerických metod, jako Newtonova metoda [44] nebo naprosto triviální a v tomto případě i velmi účinná metoda půlení intervalů [45].

Teoreticky nám tedy stačí dva vzorky rezonančního proudu pro určení rezonanční frekvence. Nicméně v reálné aplikaci díky množství rušení bude rezonanční frekvence průběžně zkoumána z několika stovek vzorků pro dosažení optimální přesnosti vlivem rušení a nepřesnosti proudového čidla.

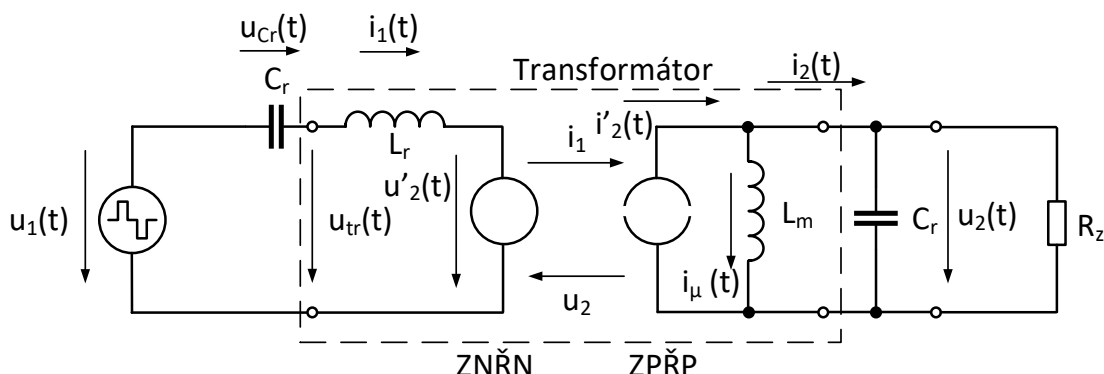
Další možností, jak řešit tuto rovnici, je srovnání s look-up tabulkou uloženou v paměti procesoru. Do look-up tabulky si uložíme veškeré možné hodnoty a následný výpočet  $y(t)$ . Poté může být jeden konkrétní řádek tří dimenzionální lookup tabulky vyjádřen takto:



Obr. 8.29 - Grafické zobrazení jednoho řádku look-up tabulky

## 8.8 Návrh regulátorů napětí

Pro návrh regulátoru je potřeba si nakreslit schéma zapojení spolu s obvodovým modelem transformátoru.



Obr. 8.30 - Schéma zapojení SCR s modelovým obvodem transformátoru, převzato a upraveno z [7]

Kde

- $u_1(t)$     napětí generované tranzistorovým můstkem
- $u_{tr}$     napětí na vstupních svorkách transformátoru
- $C_r$     rezonanční kondenzátor
- $L_r$     rezonanční (rozptylová) indukčnost transformátoru
- ZNŘN    zdroj napětí řízený napětím
- ZPŘP    zdroj proudu řízený proudem
- $L_m$     magnetizační indukčnost transformátoru
- $u_2(t)$     výstupní napětí transformátoru

Jak vidíme, do obvodu nám vstupuje napětí  $u_1(t)$ , které je generováno tranzistorovým můstkem a jeho přenosová funkce je z [7] rovna:

$$F_M(p) = \frac{U_{max}}{\tau_M \cdot p + 1} \quad (8.19)$$

Kde časová konstanta  $\tau_M$  je v našem případě časová konstanta dvojčinného měniče:

$$\tau_M = \frac{1}{4 \cdot f} \quad (8.20)$$

Kde  $f$  je spínací frekvence tranzistorů a po dosazení je tedy časová konstanta měniče rovna 1,25  $\mu s$ . Poté je nutné vyjádřit přenos napěťového čidla:

$$F_U(p) = \frac{K_U}{\tau_U \cdot p + 1} \quad (8.21)$$

Kde  $K_U$  je zesílení napěťového čidla a  $\tau_U$  je dopravní zpoždění napěťového čidla. Dále je nutné si vyjádřit přenosovou funkci obvodu měniče:

$$F_{SRC}(p) = \frac{u_2(p)}{u_1(p)} \quad (8.22)$$

Víme, že výstupní napětí je rovno napětí vstupnímu po odečtení úbytků po cestě spolu se zahrnutím převodového poměru transformátoru. Vycházíme ze základní znalosti, tedy:

$$i_1(t) = k \cdot i_2(t) \quad (8.23)$$

Po vyjádření proudů pomocí vstupního a výstupního napětí a převodu do LaPlaceovy domény dostáváme popis systému:

$$\frac{u_1(p) - k \cdot \sqrt{\frac{L_1}{L_2}} u_2(p)}{\frac{1}{p \cdot C_r} + p \cdot L_r} = \frac{u_2(p)}{p \cdot L_m} + \frac{u_2(p)}{\frac{1}{p \cdot C_{out}}} + \frac{u_2(p)}{R_z} \quad (8.24)$$

$$\frac{u_1(p)}{\frac{1}{p \cdot C_r} + p \cdot L_r} = u_2(p) \left( \frac{k \cdot \sqrt{\frac{L_1}{L_2}}}{\frac{1}{p \cdot C_r} + p \cdot L_r} + \frac{1}{p \cdot L_m} + \frac{1}{\frac{1}{p \cdot C_{out}}} + \frac{1}{R_z} \right) \quad (8.25)$$

$$F_{SRC}(p) = \frac{u_2(p)}{u_1(p)} = \frac{\frac{L_m \cdot R_z}{C_{out}}}{p^2 L_r L_m R_z + p \frac{L_r \cdot L_m}{C_{out}} + \frac{1}{p} \cdot \frac{L_m}{C_r \cdot C_{out}} + \frac{1}{p^2} \cdot \frac{R_z}{C_r \cdot C_{out}} + \frac{L_r \cdot R_z}{C_{out}} + k \cdot \sqrt{\frac{L_1}{L_2}} \cdot \frac{L_m \cdot R_z}{C_{out}} + \frac{L_m}{C_r \cdot C_{out}}} \quad (8.26)$$

$$F_{SRC}(p) = \frac{p^2 \frac{L_m \cdot R_z}{C_{out}}}{p^4 L_r L_m R_z + p^3 \frac{L_r \cdot L_m}{C_{out}} + p \cdot \frac{L_m}{C_r \cdot C_{out}} + p^2 \left( \frac{L_r \cdot R_z}{C_{out}} + k \cdot \sqrt{\frac{L_1}{L_2}} \cdot \frac{L_m \cdot R_z}{C_{out}} + \frac{L_m}{C_r \cdot C_{out}} \right) + \frac{R_z}{C_r \cdot C_{out}}} \quad (8.27)$$

Pro číselné vyjádření musíme dosadit parametry zkoumaného obvodu:

Tab. 8.7: Parametry přenosové funkce

| označení  | popis                   | hodnota      |
|-----------|-------------------------|--------------|
| $L_m$     | magnetizační indukčnost | 6,82 $\mu H$ |
| $R_z$     | zátěžný odpor           | 1 $\Omega$   |
| $C_{out}$ | výstupní kapacita       | 100 $\mu F$  |
| $L_r$     | rozptylová indukčnost   | 5,95 $\mu H$ |
| $C_r$     | rezonanční kapacita     | 100 nF       |
| $L_1$     | primární indukčnost     | 692 $\mu H$  |
| $L_2$     | sekundární indukčnost   | 6,82 $\mu H$ |

Dosazením hodnot z Tab. 8.7 do rovnice (8.27) dostáváme:

$$F_{SRC}(p) = \frac{p^2 \cdot 68,2}{p^4 \cdot 4,0579 \cdot 10^{-12} + p^3 \cdot 4,0579 \cdot 10^{-7} + p \cdot 682 \cdot 10^3 + p^2 \cdot 682 \cdot 10^3 + 1 \cdot 10^{11}} \quad (8.28)$$



$$F_M(p) = \frac{560}{1,25 \cdot 10^{-6} \cdot p + 1} \quad (8.29)$$

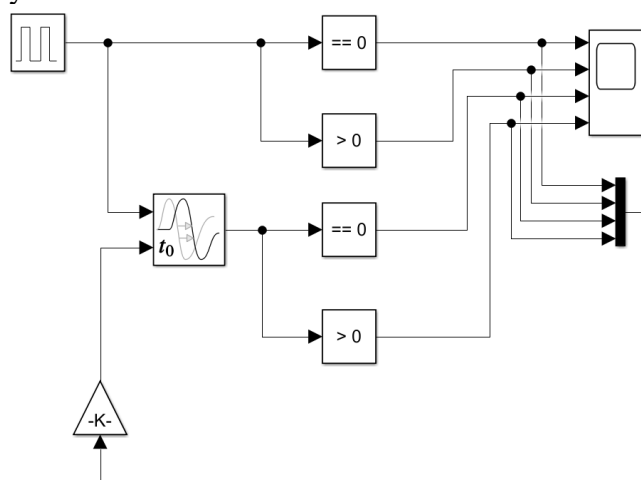
$$F_U(p) = \frac{1}{1 \cdot 10^{-6} \cdot p + 1} \quad (8.30)$$

Přenos systému proto bude vynásobení přenosu měniče a čidel, tedy:

$$F(p) = F_M(p) \cdot F_{SRC}(p) \cdot F_U(p) \quad (8.31)$$

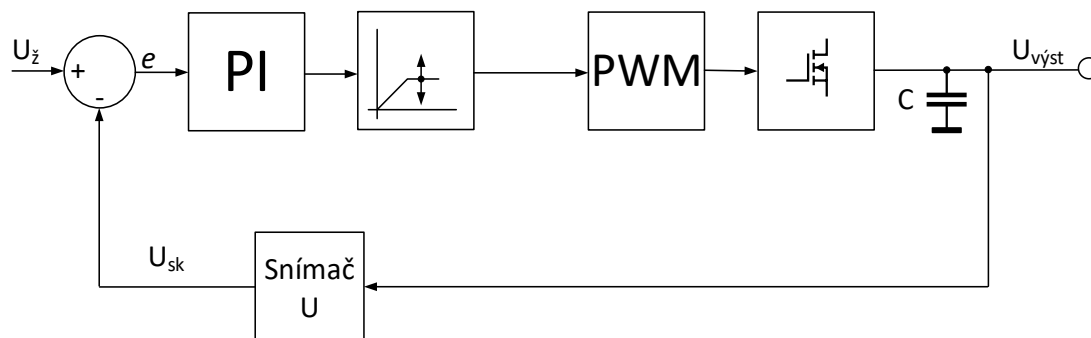
Z rovnic (8.28), (8.29) a (8.30) je bohužel patrné, že regulovaný systém je systém 6. řádu (i po zanedbání velmi malých časových konstant se dostáváme na systém 4. řádu). V klasickém spínaném zdroji tvořeném propustným měničem se při návrhu regulátoru parametry jako rozptylová indukčnost nebo magnetizační indukčnost zanedbávají a zůstává pouze výstupní LC filtr. Poté je možné využít pro návrh regulátoru metodu symetrického optima nebo metodu optimálního modulu, které jsou dobře popsány např. v [46]. Tyto parametry ale v rezonančním měniči nemůžeme ignorovat. Proto bylo pro návrh regulátoru a jeho ověření použito prostředí Matlab/Simulink. Další výhodou tohoto přístupu je možnost přímo vygenerovat zdrojový kód funkce regulátoru pro použitý procesor.

Z tohoto důvodu bylo schéma měniče nakresleno i v prostředí Matlab/Simulink při použití knihovny `simpowersystems`. Jako první bylo nutné vytvořit způsob generování pulzů pro tranzistory:



Obr. 8.31 - Generování spínacích pulzů pro generování phase-shift řízení měniče

Na Obr. 8.31 je patrná logika pro generování spínacích pulzů pro jednotlivé tranzistory. Je zde použit jediný generátor obdélíkového průběhu o délce periody 5  $\mu$ s (200 kHz) a střídě 50%, tedy z generátoru nám vychází signál 2,5  $\mu$ s zapnuto a 2,5  $\mu$ s vypnuto. Tento signál je poté komparován, zda je větší než nula nebo roven nule. Pokud je signál nula, je to znamení pro sepnutí spodního tranzistoru ve větvi. Pokud je signál větší než 0, je to znamení pro sepnutí horního tranzistoru ve větvi. Z 7.1 a Obr. 7.3 je patrné, že pro tranzistory v druhé větvi můstku je třeba spínací signál posunout. Maximálního napětí (úplné otevření můstku) dosáhneme při fázovém posunu rovném přesně půlce spínací periody. Výstupní napětí je tedy přímo regulováno fázovým posunem v rozsahu 0 až 2,5  $\mu$ s. Přímou tuto hodnotu přivádíme na vstup bloku fázového posuvu.



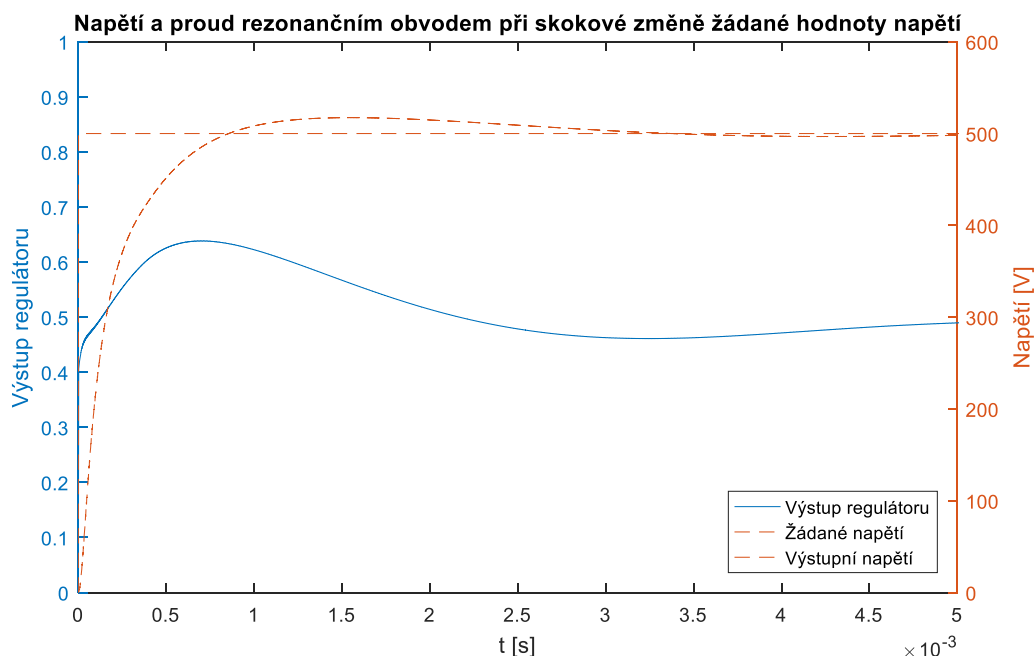
Obr. 8.32 - Blokové schéma napěťové smyčky

Celé regulační schéma pro napěťovou smyčku regulátoru je znázorněno na Obr. 8.32 kdy do regulátoru vstupuje žádané napětí a z regulátoru vystupuje přímo velikost fázového posunu pro měnič.

Výsledné parametry regulátoru jsou uvedeny v Tab. 8.8.

Tab. 8.8: Výsledné parametry napěťové regulační smyčky

| označení | popis               | hodnota   |
|----------|---------------------|-----------|
| $P$      | proporcionální člen | 0,0008066 |
| $I$      | integrační člen     | 6,6544    |
| $t_r$    | doba náběhu         | 1,24 ms   |
| $t_s$    | doba ustálení       | 2,25ms    |
| $U_o$    | překmit             | 5 %       |
| $U_p$    | napěťová špička     | 1,05      |



Obr. 8.33 - Odezva napěťové smyčky regulátoru na skokovou změnu žádaného napětí

Výsledná odezva na skok žádané hodnoty napětí je zobrazena na Obr. 8.33. Chování regulátoru na výstupu je tedy v pořádku, nicméně problém nastává v rezonančním meziovodu. Jak již bylo zmíněno dříve, rezonanční měnič reaguje na žádanou změnu výstupního napětí velmi prudkým nárůstem rezonančního proudu. Po sepnutí tranzistorů

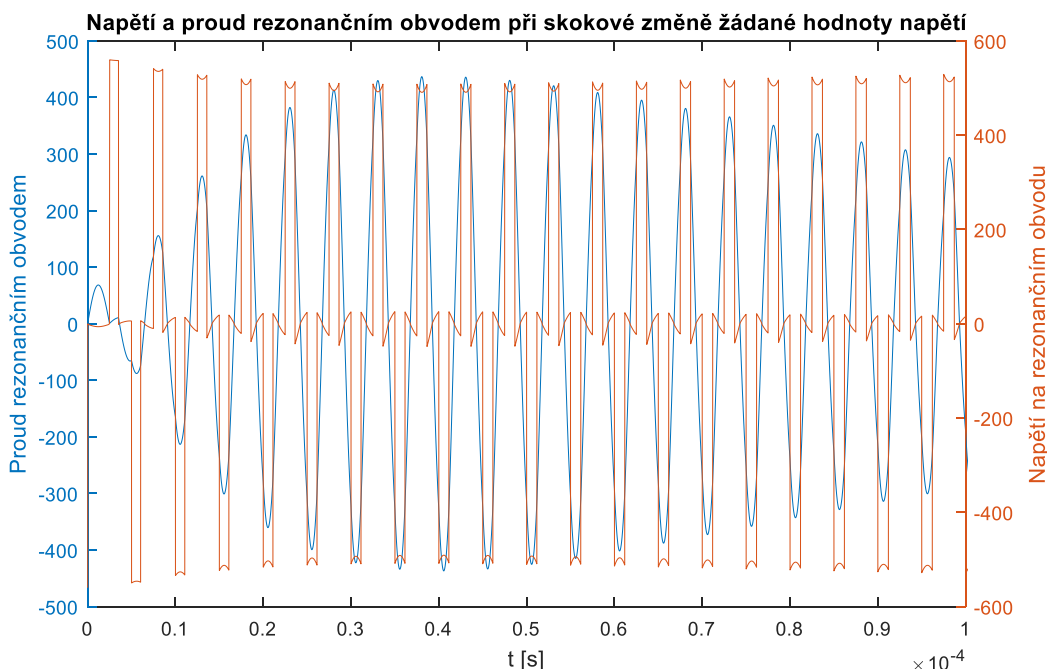
při vybitém výstupním kondenzátoru je jediný prvek limitující nárůst proudu v obvodu rozptylová indukčnost transformátoru podle vztahu:

$$u(t) = L \frac{di}{dt} \quad (8.32)$$

$$\Delta I = \frac{U \cdot \Delta T}{L} \quad (8.33)$$

Po dosazení parametrů obvodu při plném otevření tranzistorů a za předpokladu neprojevení nabití rezonančního kondenzátoru, tedy na začátku periody:

$$\Delta I = \frac{560 \text{ V} \cdot 1 \mu\text{s}}{5,95 \mu\text{H}} = 94 \text{ A} \quad (8.34)$$

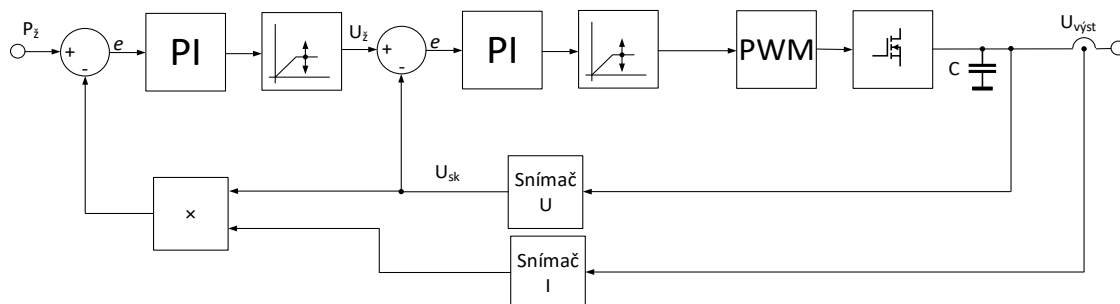


Obr. 8.34 - Proud a napětí na rezonančním obvodu při skokové změně žádaného napětí

Na Obr. 8.34 je znázorněna teoretická situace, která na reálném prototypu vede k vybavení nadproudové ochrany. V případě nefunkční ochrany by jistě vedla ke zničení tranzistorů měniče. Této situaci bude v měniči zabráněno zakázáním skokové změny žádaného napětí. Žádané napětí na regulátor bude vždy v případě použití pouze napěťové regulační smyčky přivedeno po rampě, nikoliv jako skok. Tímto přístupem je problém s extrémními proudy vyřešen.

## 8.9 Návrh regulátoru výkonu

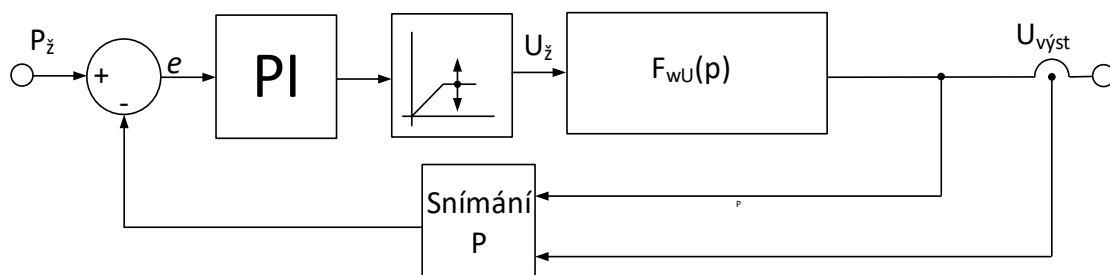
Pro návrh regulátoru výkonu použijeme stejný postup, jako pro regulátor napětí. Výsledná struktura regulátoru tedy bude vypadat následovně:



Obr. 8.35 - Regulační schéma

Vstupem do regulační soustavy je žádaný výstupní výkon, výstupem z regulátoru výkonu je žádané napětí. Toto napětí se nikdy nezmění skokově díky použití regulátoru typu PI. Tímto způsobem je vyřešen i problém se skokovou změnou žádaného napětí a spolu s extrémním nárůstem rezonančního proudu.

Regulační schéma na Obr. 8.35 je možné překreslit do následujícího obrázku:



Obr. 8.36 – Zjednodušené regulační schéma s podřízenou napěťovou smyčkou

Přenos podřízené napěťové smyčky celého měniče lze podle rovnice (8.31) vyjádřit:

$$F_{wU}(p) = F_M(p) \cdot F_{SRC}(p) \cdot F_U(p) \quad (8.35)$$

Pro návrh regulátoru výkonu budeme předpokládat velmi pomalou reakci, oproti časovým konstantám proudového a napěťového čidla. Proto je možné přenos výkonového senzoru vyjádřit jakou součin zesílení se zanedbáním časových konstant jednotlivých čidel, které jsou minimálně o tři řády rychlejší, než výkonová smyčka:

$$F_{power}(p) = K_I \cdot K_U = 0,03 \cdot \frac{1}{50} \quad (8.36)$$

Kde  $K_I$  je zesílení proudového čidla a  $K_U$  zesílení napěťového čidla. Za stejného předpokladu zanedbání velmi malých časových konstant si poté můžeme rovnici (8.28) pro přenos podřízeného systému přepsat do tvaru:

$$F_{SRC}(p) = \frac{p^2 \cdot 68,2}{p^2 \cdot 682 \cdot 10^3 + p \cdot 682 \cdot 10^3 + 1 \cdot 10^{11}} \quad (8.37)$$

Poté lze rovnici (8.31) za předchozího předpokladu vyjádřit jako:

$$F(p) = \frac{p^2 \cdot 68,2}{p^2 \cdot 682 \cdot 10^3 + p \cdot 682 \cdot 10^3 + 1 \cdot 10^{11}} \cdot 560 \cdot \frac{1}{50} \quad (8.38)$$

A poté vynásobení přenosové funkce  $F(p)$  z rovnice (8.38) přenosovou funkcí navrženého pro podřízenou proudovou smyčku dostáváme přenosovou funkci celé podřízené napěťové smyčky:

$$F_{wu}(p) = \frac{p^2 \cdot 763,84}{p^2 \cdot 682 \cdot 10^3 + p \cdot 682 \cdot 10^3 + 1 \cdot 10^{11}} \cdot \frac{1 + p \frac{0,0008066}{6,6544}}{p \frac{1}{0,0008066}} \quad (8.39)$$

$$F_{wu}(p) = \frac{p^2 \cdot 763,84 + p^3 \cdot 0,0925}{p^3 \cdot 845 \cdot 10^6 + p^2 \cdot 845 \cdot 10^6 + p \cdot 1239 \cdot 10^{11}} \quad (8.40)$$

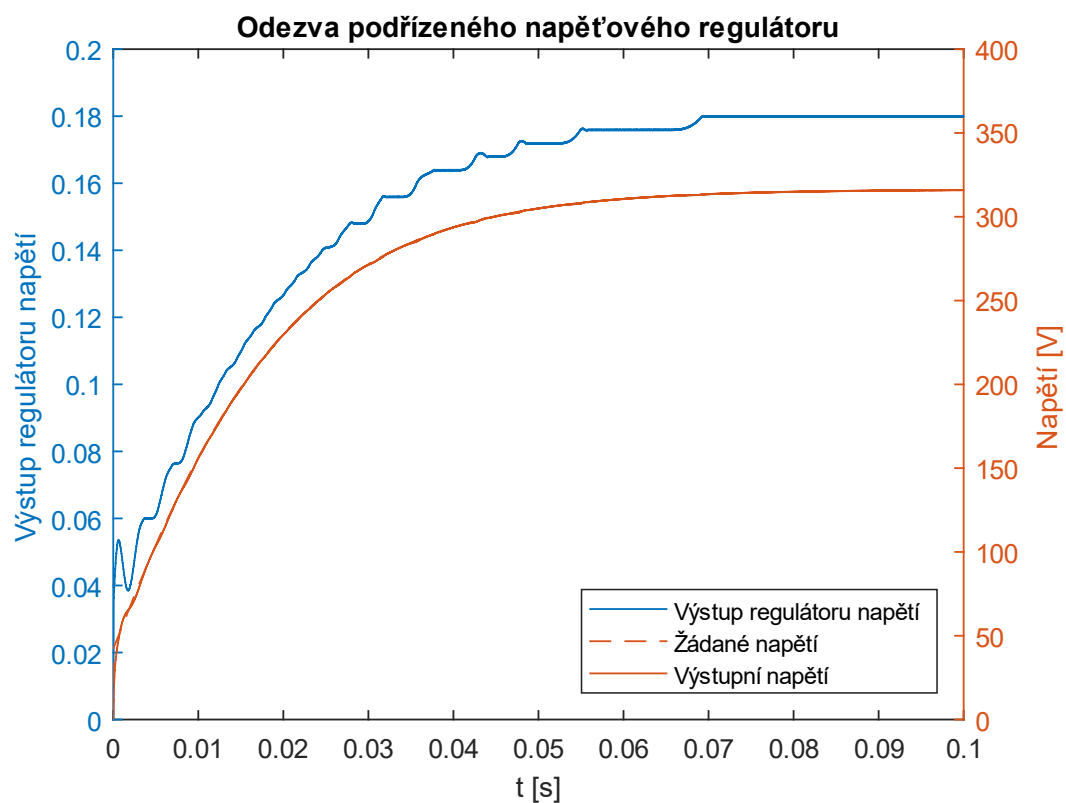
$$F_{wu}(p) = \frac{p \cdot 763,84 + p^2 \cdot 0,0925}{p^2 \cdot 845 \cdot 10^6 + p \cdot 845 \cdot 10^6 + 1239 \cdot 10^{11}} \quad (8.41)$$

Rovnice (8.41) je přenosovou funkcí 4. řádu. Pro tuto soustavu není možné jednoduše navrhnout regulátor některou běžnou metodou zmíněnou v kapitole 8.8. Proto byl použit obdobný postup, jako při návrhu regulátoru napětí a to vyladění regulátoru v programu Matlab a následné generování kódu funkce regulátoru výkonu a vložení do procesoru. Výsledné parametry navrženého regulátoru jsou zobrazeny v Tab. 8.9.

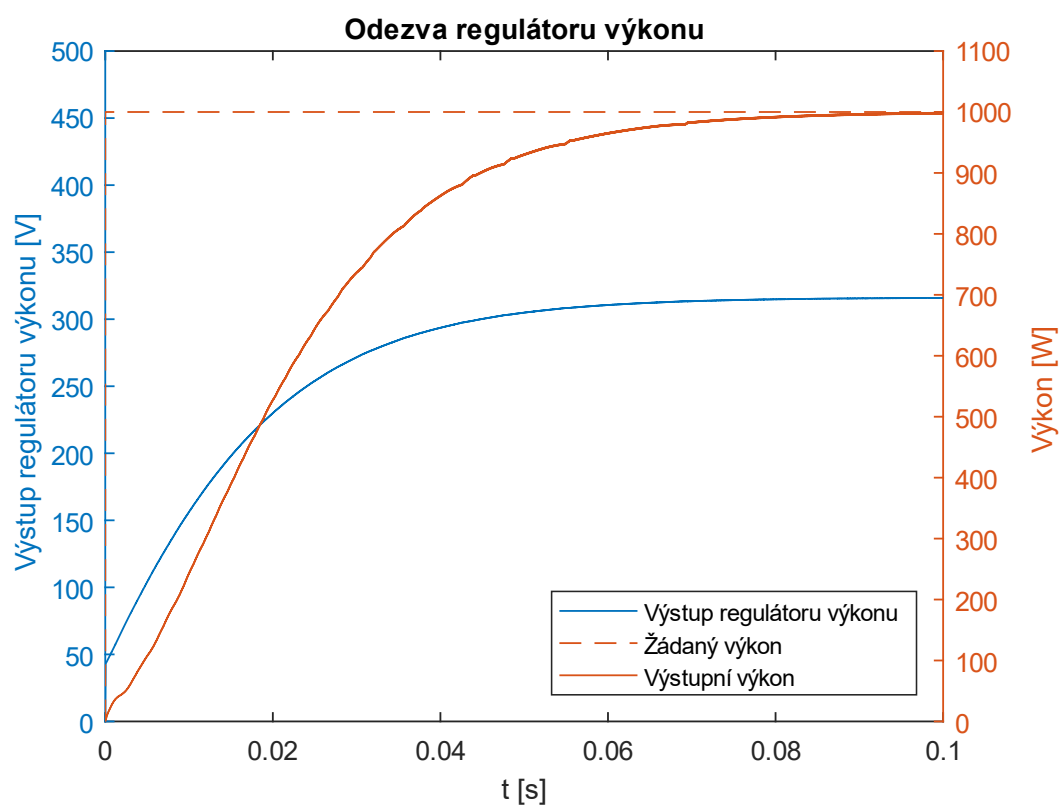
Tab. 8.9: Výsledné parametry výkonové regulační smyčky

| označení | popis               | hodnota  |
|----------|---------------------|----------|
| $P$      | proporcionální člen | 0,042452 |
| $I$      | integrační člen     | 14,0105  |
| $t_r$    | doba náběhu         | 31 ms    |
| $t_s$    | doba ustálení       | 56,3 ms  |
| $U_o$    | překmit             | 0 %      |
| $U_p$    | napěťová špička     | 0,999    |

Chování kaskádního zapojení regulátoru výkonu spolu s podřízenou napěťovou smyčkou je zobrazeno na Obr. 8.37 a Obr. 8.38.



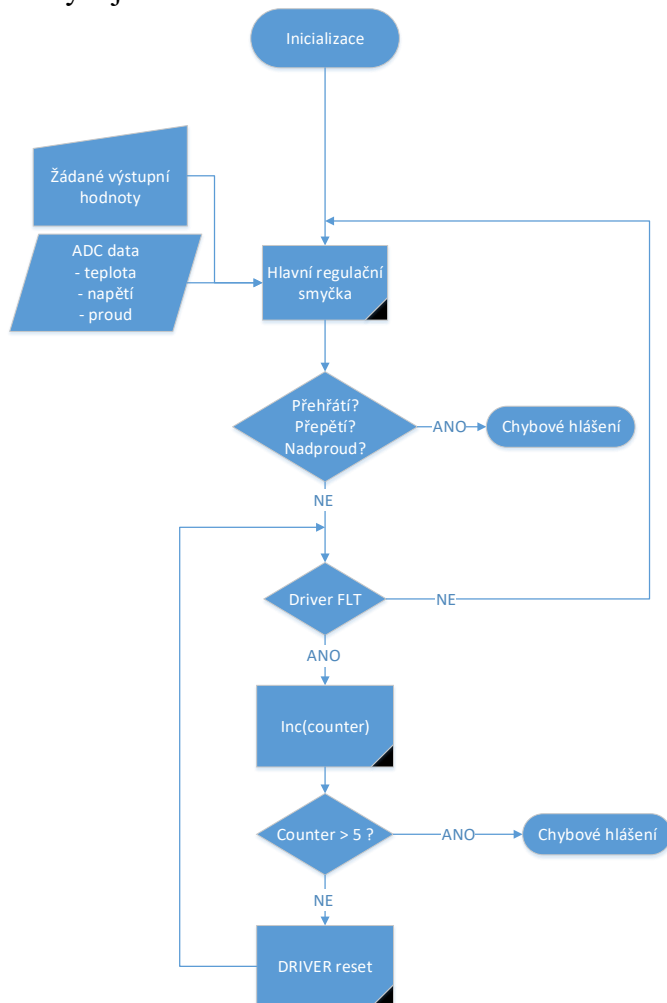
Obr. 8.37 - Odezva podřízené napět'ové smyčky



Obr. 8.38 - Odezva nadřízené výkonové regulační smyčky

## 8.10 Popis software procesoru

Jak bylo výše zmíněno, k realizaci funkčního vzorku bude použit procesor TMS320F28377S na vývojovém modulu LAUNCHXL-F28377S.



Obr. 8.39 - Vývojový diagram software procesoru

Na Obr. 8.39 je znázorněn vývojový diagram programu procesoru. Po inicializaci procesoru se rozběhne hlavní smyčka procesoru. Hlavní smyčka se skládá pouze z načítání signálu z externích čidel přes vestavěná ADC. Po načtení dat se updatují data potřebná pro regulaci z čidla napětí a výstupního proudu. Pokud jsou naměřená data v bezpečných mezích, program pokračuje stále dokola v hlavní smyčce. Jediné, co může okamžitě přerušit hlavní smyčku je signál FLT z budiče tranzistoru. Tento signál je přiveden do procesoru jako přerušení a po vybavení tohoto přerušení dochází okamžitě k vypnutí všech tranzistorů. Protože občas může dojít k rušení signálu FLT a tím falešnému vybavení nadproudové ochrany, je v smyčce zakomponován i čítač, který opětovným pokusem o spuštění ověří, zda byla chyba vybavena oprávněně nějakou hardwarovou chybou, či falešně. Stejně bude fungovat ochrana v případě vybavení ochrany při velmi rychlých změnách žádané hodnoty napětí při použití pouze napěťové regulační smyčky.

Hlavní část kódu procesoru je vytvořena v programovacím prostředí Code Composer Studio [47]. Jak bylo výše naznačeno, regulační smyčky spolu s estimátorem rezonanční frekvence jsou vytvořeny v programu Matlab/Simulink a poté automaticky vygenerovány jako funkce pro daný procesor.

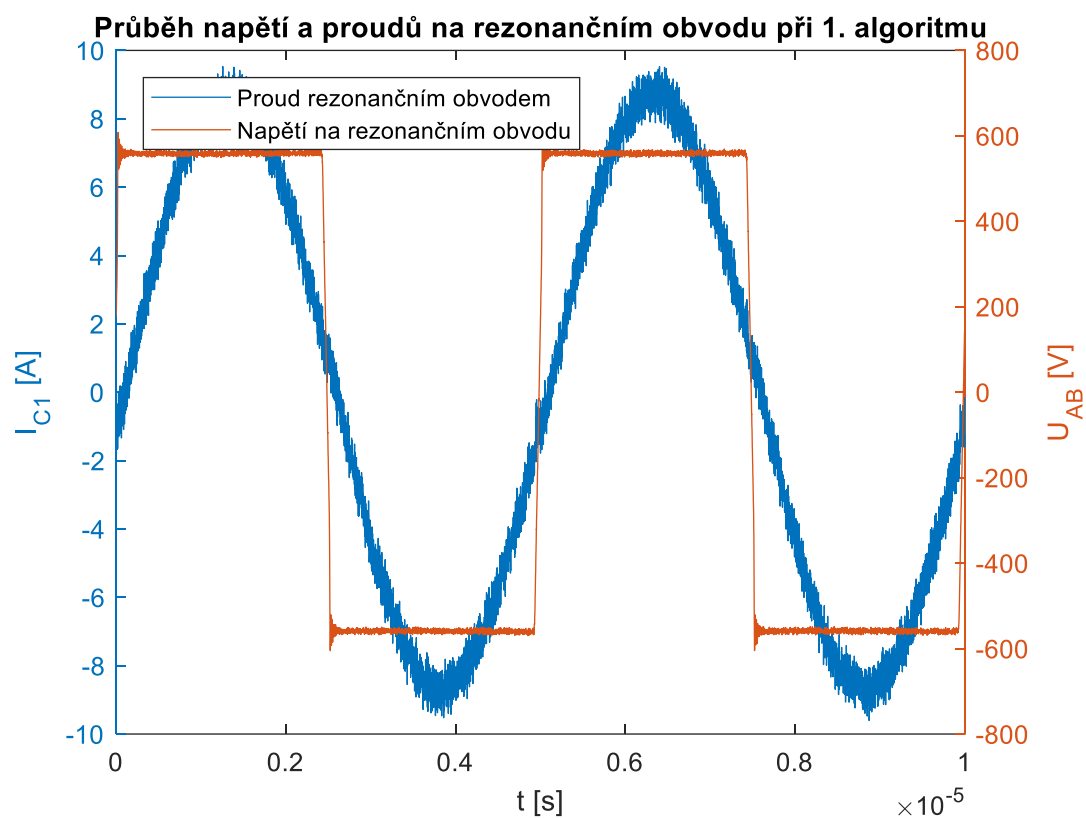
## 9 Experimentální ověření teoretických předpokladů

Pro ověření teoretických předpokladů, uvedených v kapitolách 5 a 6, tedy možnosti omezení spínacích ztrát použitím různých řídicích algoritmů, použitím technik omezujících ztráty ve spínaném zdroji obecně a použitím nových technologií, byly postaveny dvě verze měničů. První navržená verze spínaného zdroje používá klasické Si MOSFET tranzistory Infineon CoolMOS. Tato verze sice vytvořila představu o chování sériového rezonančního měniče, avšak komplikace s budícími obvody a nepřítomností ADC v procesoru (tím i značné komplikaci v regulaci) vedly ke stavbě nového měniče na bázi nejnovějších SiC MOSFET tranzistorů Cree třetí generace. Na tomto vzorku poté byly odměřeny následující průběhy napětí, proudů i chování navržených řídicích algoritmů.

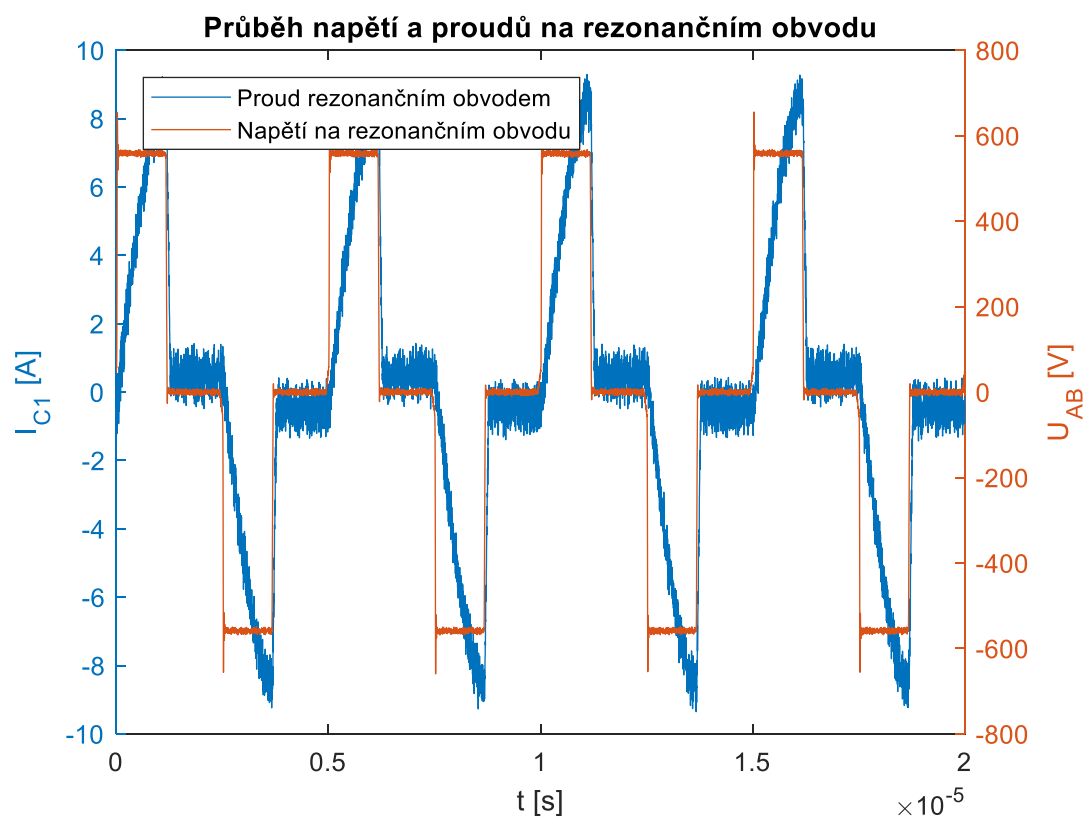
### 9.1 Změřené průběhy

Pro ověření funkčnosti měniče bylo nutné změřit základní průběhy navrhovaných algoritmů. K měření byly použity nejlepší možné přístroje. Jako zásadní a velmi těžko překonatelný problém se u měření na 3. generaci SiC MOSFETů ukazuje opravdu extrémní strmost napětí ( $>100 \text{ V} / \text{ns}$ ). Tato skutečnost prakticky vylučuje veškeré standardní způsoby měření napětí na těchto tranzistorech. Klasická vysokonapěťová diferenciální sonda (např. R&S ZD-01 [48], použitá na některá ověřovací měření) s na první pohled dostačující šířkou pásma (100 MHz), je naprosto nedostatečná k měření. Common mode rejection ratio (CMRR) této sondy je silně závislé na frekvenci a na námi požadovaných frekvencích dosahuje pouze 40 dB, proto je výstupní signál silně ovlivněn. Druhým problémem těchto typů sond jsou dlouhé přívodní vodiče, které vždy budou tvořit přijímací smyčku a tím se do měřicí smyčky bude indukovat rušení. Jedna z mála možností, jak přesně změřit tyto signály, je použití sondy s velmi vysokým CMRR. Tuto podmínku splňuje např. opticky izolovaná sonda IsoVu od firmy Tektronix. Tato sonda bez ohledu na vstupní signál slibuje 140 dB CMRR spolu s 800 MHz šířkou pásma.

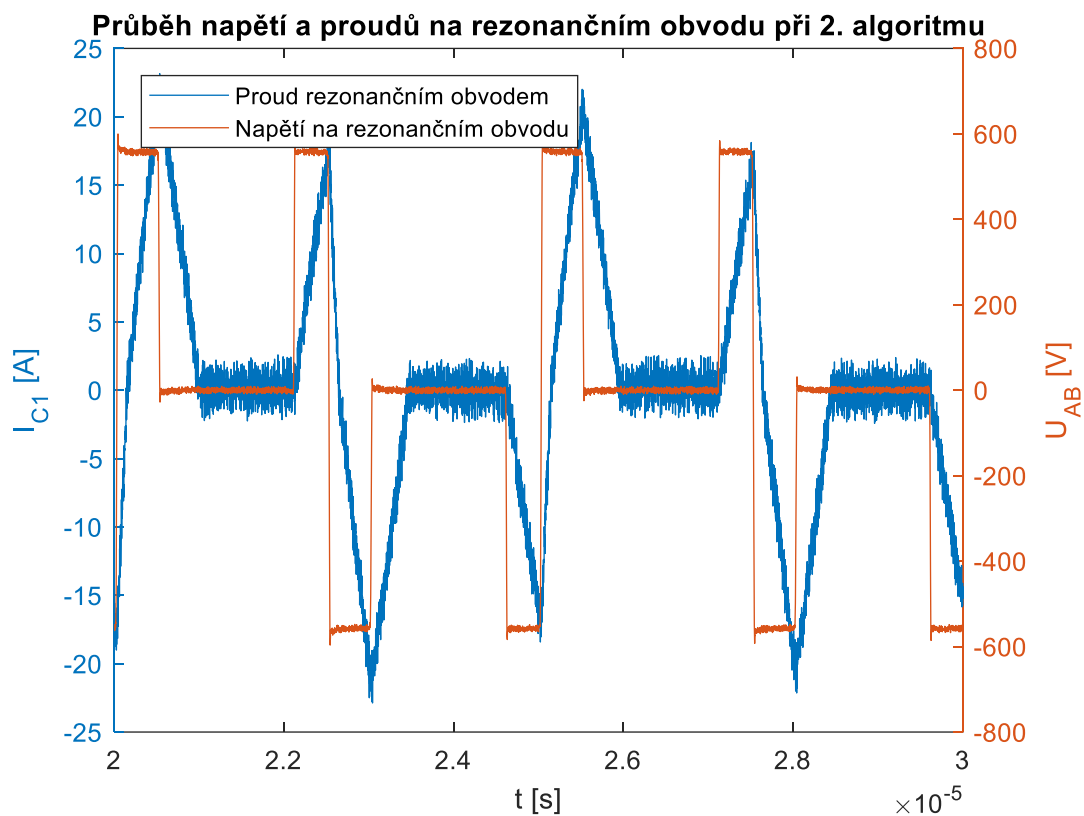




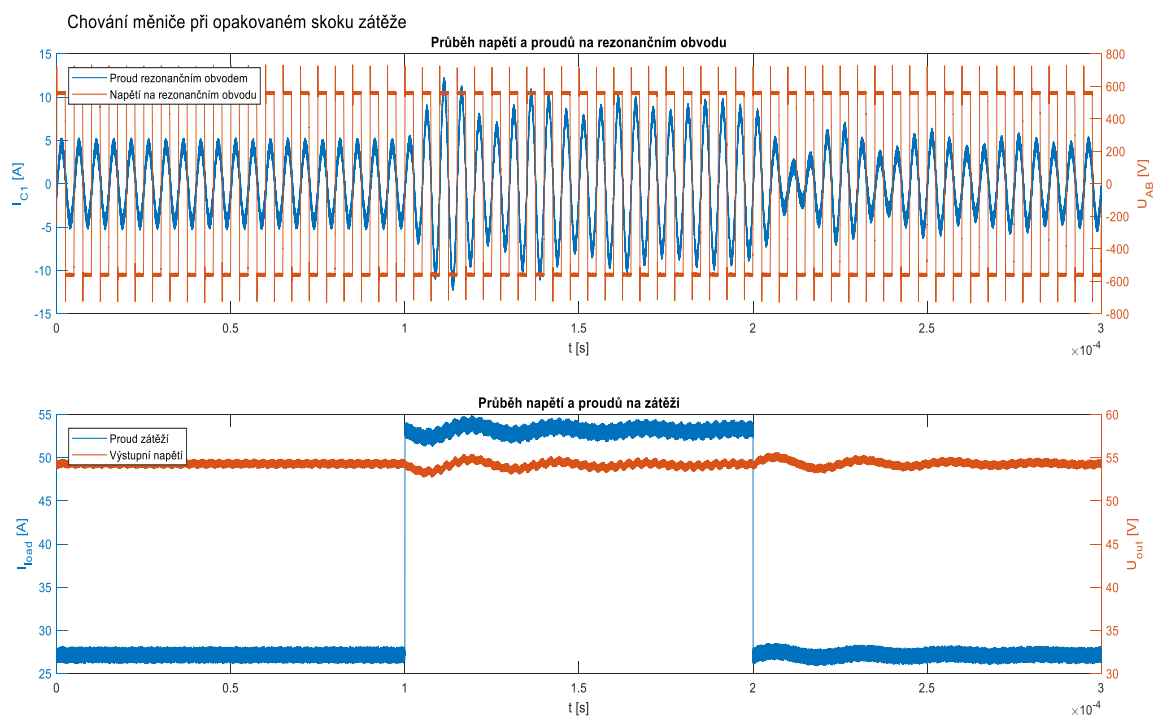
Obr. 9.1 - Napětí a proud rezonančním obvodem při plné střídě



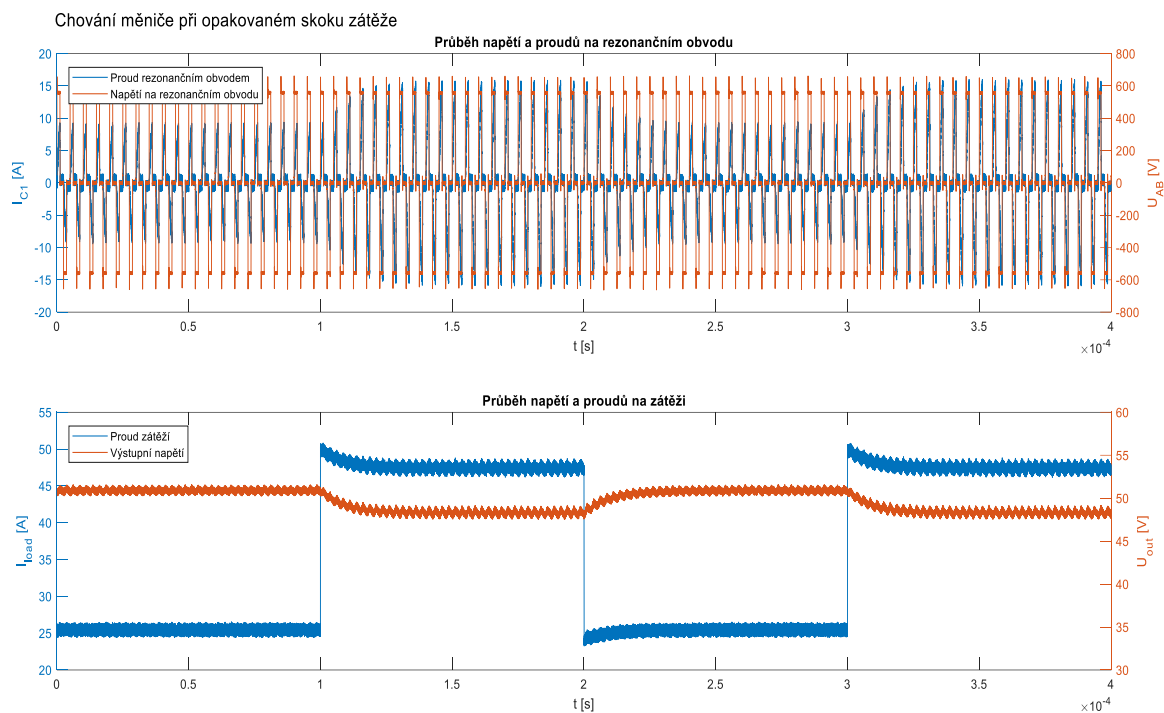
Obr. 9.2 - Napětí a proud rezonančním obvodem při 50% střídě



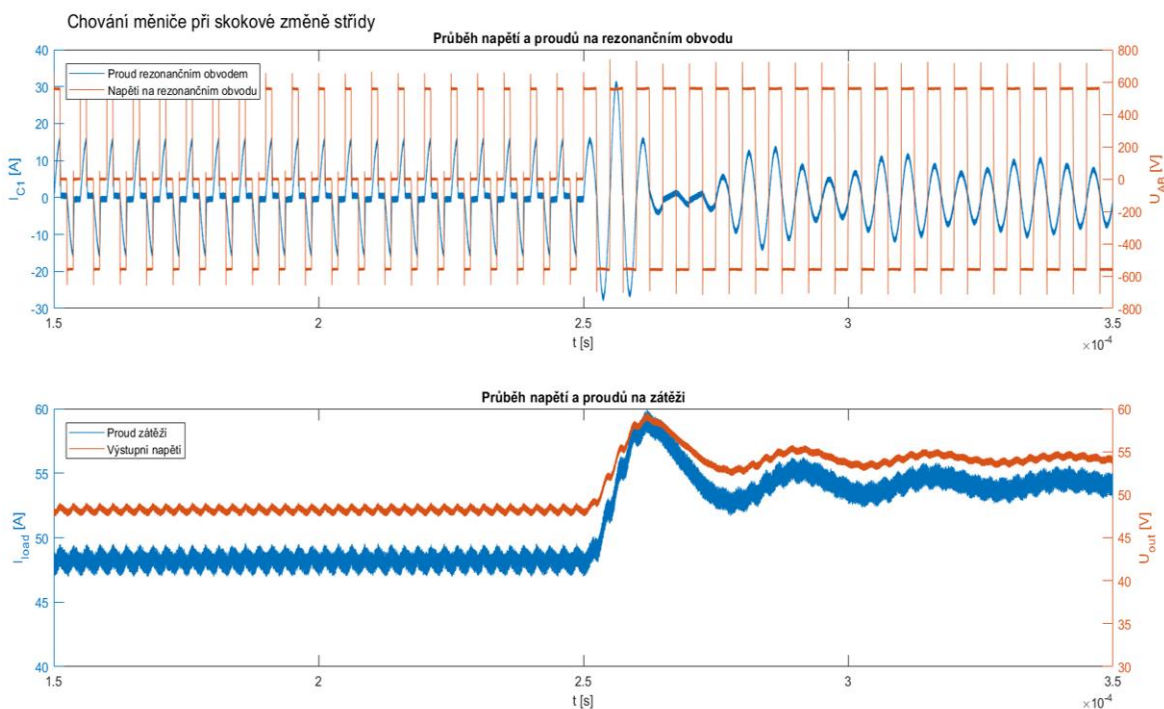
Obr. 9.3 - Průběh napětí a proudů na rezonančním obvodu při 2. algoritmu



Obr. 9.4 - Průběhy napětí a proudů na rezonančním obvodu a zátěži při skokové změně zátěže při plné střídě, 1. algoritmus



Obr. 9.5 - Průběhy proudů a napětí na rezonančním obvodu a na zátěži při skokové změně zátěže při 50% střídě, 1. algoritmus



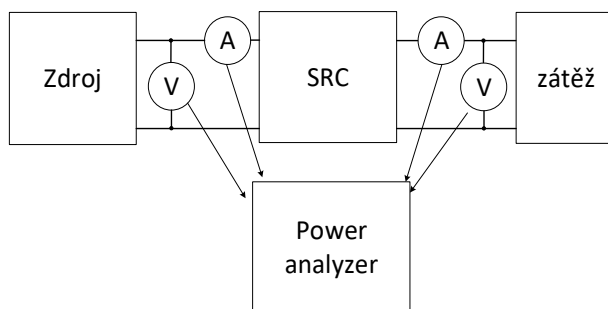
Obr. 9.6 - Průběhy proudů a napětí na rezonančním obvodu a na zátěži při skokové změně střídě z 50% na 100%

Na Obr. 9.6 je znázorněna situace, kdy se v měniči změní skokově střída. V této situaci je regulátor přemostěn a střída je zadávána přímo. Tato situace je navozena záměrně pro zobrazení hlavního problému sériového rezonančního měniče, kdy při skokové změně

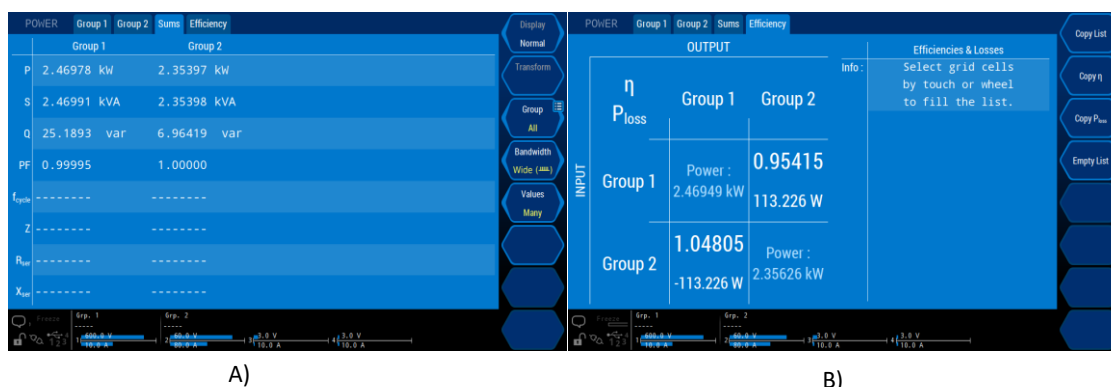
střídý dochází k prudkému nárustu proudu v rezonančním obvodu. Tento proud je pro osazený tranzistor stále snesitelný, nominální proud tranzistoru je 30 A. Nicméně, těmto překmitům při normálním provozu měniče zabrání právě regulátor typu PI, který nikdy z principu funkce nedovolí skokovou změnu na výstupu, tedy vstup střídý do měniče.

### 9.2 Změřená účinnost postaveného SRC

Pro změření účinnosti měniče v reálném provozu byl použit výkonový analyzátor ZES Zimmer LMG 670 [49]. Protože měnič napájíme přímo z DC zdroje a zátěž tvoří rezistor, měření vstupního a výstupního výkonu lze lehce zapojit podle následujícího obrázku:



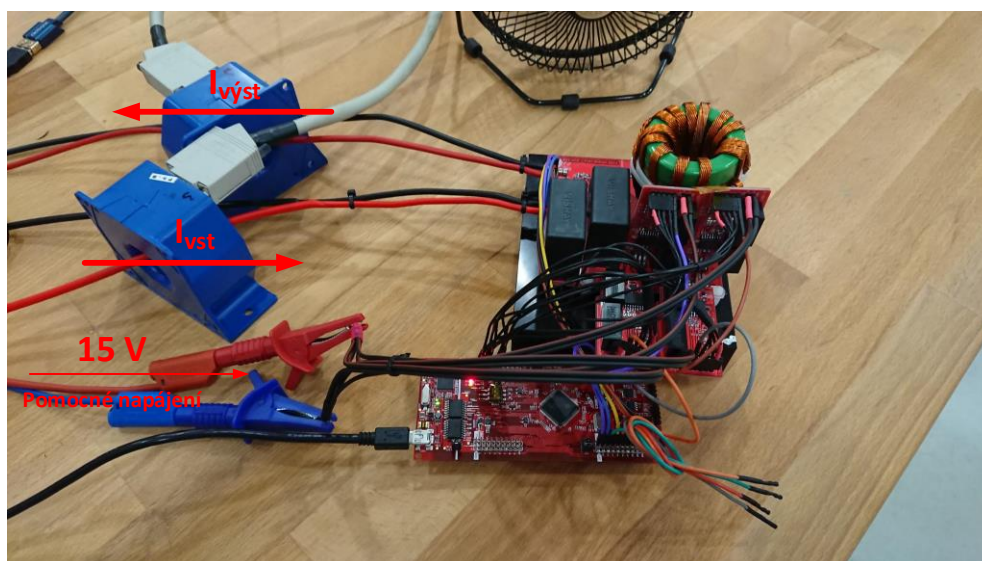
Obr. 9.7 - Blokové schéma zapojení měření výkonu



A)

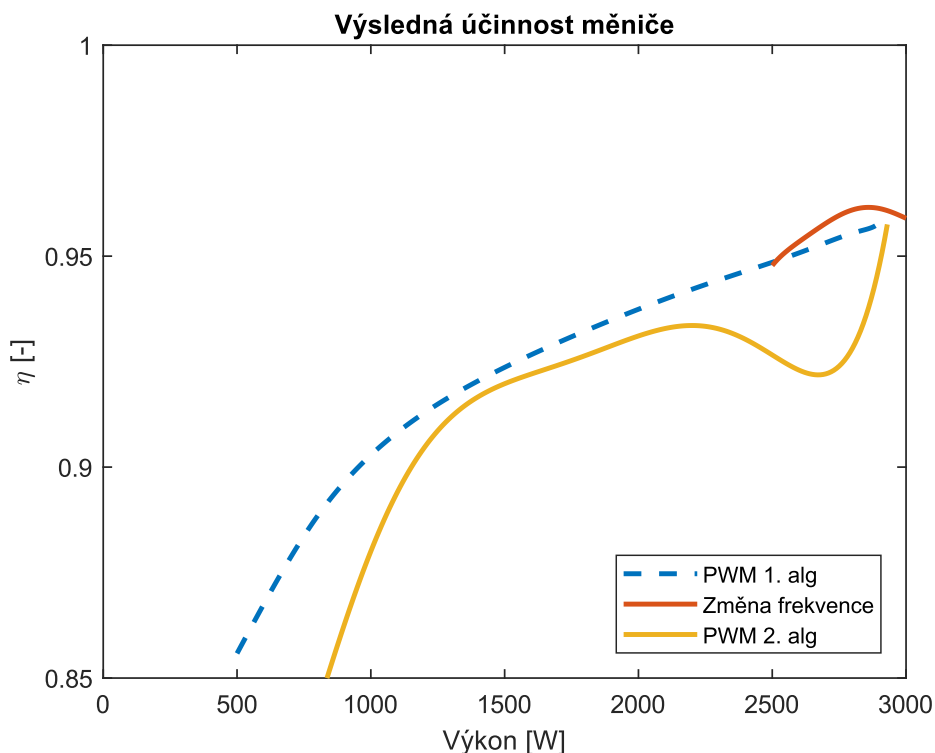
B)

Obr. 9.8 - Příklad měření účinnosti, kde sloupec „Group 1“ představuje vstupní hodnoty, „Group 2“ výstupní



Obr. 9.9 - Příklad zapojení měniče při výkonovém měření

Na Obr. 9.7 tvoří blok „zdroj“ zdroj PAS 5000 [50], výkonový analyzátor je již zmiňovaný ZES Zimmer LMG670 a zátěž tvoří blok brzdných rezistorů RBR 12/10 [51]. Pro zapojení byl tento brzdný rezistor upraven pro dosažení celkového odporu  $1\ \Omega$ . Do účinnosti měniče není zahrnuta spotřeba interních systému, jako napájení vývojového kitu a vlastní spotřeba budičů tranzistorů. Tato spotřeba byla změřena a dosahuje podle frekvence spínání 6 – 10 W. Tato nezapočítaná výkonová ztráta představuje chybu v desetinách procenta výsledné účinnosti. Výsledná účinnost měniče je znázorněna na Obr. 9.10.



Obr. 9.10 - Výsledná účinnost měniče

Na Obr. 9.10 je znázorněna účinnost měniče při použití vybraných algoritmů. Účinnost měniče silně závisí na výstupním výkonu. Jak je patrné, použití změny spínací frekvence má smysl pouze v určitém spektru výstupního výkonu, v našem případě přibližně od 2,5 kW do 3 kW. Toto omezení je dáno především omezením rozsahu spínací frekvence, kdy jsme jako strop vzhledem k využití DC sběrnice a limitaci budičů tranzistorů zvolili 500 kHz.

Výsledná účinnost měniče při použití změny střídání na rezonanční frekvenci (PWM 1. alg) dosahuje 95,7%. Při použití způsobu řízení změnou spínací frekvence účinnost dosáhne až 96% při nominálním výkonu.

Po srovnání s účinností z výsledků simulací (viz Obr. 7.21), vychází reálná účinnost nižší. To je dáno především zjednodušeným simulačním modelem, který neobsahuje všechny parazitní vlastnosti reálných součástek a PCB.

## **10 Závěr**

Tato disertační práce se zabývá problematikou zvyšování účinnosti spínaných zdrojů. Hlavním prostředkem pro dosažení vysoké účinnosti je použití měniče na rezonančním principu a použití spínacích prvků nejnovější generace. V rámci práce byl navrhnut a postaven spínaný zdroj s regulovaným nastavitelným výstupním napětím dle požadavků zátěže nebo obsluhy.

Prvním úkolem práce byl návrh spínaného zdroje s vysokou účinností. Pro dosažení tohoto cíle byla vybrána topologie sériového rezonančního měniče. Tato topologie je vhodná zejména pro svou jednoduchost zapojení, možnost využít rozptylovou indukčnost a možnost spínání při nulovém proudu. S ohledem na možnosti rychlosti spínání hlavních spínacích prvků, rychlost řídicího systému a velikost pasivních prvků obvodu byla rezonanční frekvence obvodu stanovena na 200 kHz. Výsledkem práce je spínaný zdroj s maximálním výstupním výkonem 3 kW a regulovaným nastavitelným výstupním napětím v rozsahu 0 – 56 V. Výstupní výkon měniče je limitován maximálním výstupním proudem 60 A. Tento limit je dán především dimenzováním výstupního usměrňovače. Rozsah výstupního napětí je odvozen od napětí vstupního a převodového poměru transformátoru.

Po srovnání s literaturou ([52], [53]) vychází realizovaný měnič s dosaženou maximální účinností 96% při maximálním výkonu lépe. Při srovnání s měniči splňujícími certifikaci 80 Plus ([11], [13], [54]) vychází měnič lépe (srovnatelně pouze s úrovní Titanium při 50% zatížení). Je ale třeba brát v potaz, že uvedené spínané zdroje nejsou univerzální, jsou navrženy pro konkrétní výstupní napětí. Při srovnání s velmi podobným spínaným zdrojem z hlediska topologie a výkonu ([55]) je navržený měnič účinnější. Měnič zmíněný v literatuře dosahuje 92.5% účinnosti při plném výstupním výkonu, což je dáno především nižším vstupním napětím a použitím Si MOSFET s nezvykle vysokým deadtime. Při srovnání s novějším měničem ([56]) vychází navržený zdroj hůře (98% proti 96%). To je dáno především blízkým vstupním a výstupním napětím a použitím synchronního usměrňovače na bázi GaN. Právě toto jsou cesty, kterými je možné navržený spínaný zdroj dále vylepšit a dosáhnout vyšší účinnosti. Navržený spínaný zdroj při 50% výstupního výkonu dosahuje účinnosti 92.5% a poté účinnost roste na již zmiňovaných 96% při 100% zatížení, tedy 3 kW výstupního výkonu, viz Obr. 9.10.

Na této topologii byly realizovány tři způsoby řízení výstupního napětí – řízení změnou střídý (1. algoritmus, kap. 6.1), řízení modifikovanou střídou (2. algoritmus, kap. 6.2) a změnou spínací frekvence (kap. 6.3). Jako nejvhodnější algoritmus pro ovládání výstupního napětí byl vybrán klasický PWM algoritmus, v práci označovaný jako první. V rámci práce byl také odzkoušen druhý navržený PWM algoritmus, nicméně díky nutnosti spínat  $2\times$  častěji nebo předpokladu sinusového proudu (pro ideální chování) spínaným zdrojem je méně účinný.

Dalším cílem práce byl zdroj s nastavitelným regulovaným výstupním napětím. Proto byl popsán a navržen regulátor pro podřízenou napěťovou a nadřízenou výkonovou smyčku 1. PWM algoritmu, který umožňuje regulovat výstupní napětí v celém rozsahu. Největším problémem při použití sériového rezonančního měniče je nemožnost regulovat přímo proud měničem, jako tomu bývá u klasických tvrdě spínaných zdrojů, kvůli absenci výstupní tlumivky. Neexistuje systémové řešení tohoto problému, je možné jej pouze minimalizovat zakázáním požadavku na skokovou změnu napětí na regulátoru a použitím velmi rychlé nadproudové ochrany pro případ chyby na výstupu spínaného zdroje nebo na zátěži. Princip funkce nadproudové ochrany a způsob nastavení je detailně rozebrán v kapitole 8.1.2.

Dalším úkolem práce bylo použití tranzistorů z nové generace polovodičových materiálů spolu s řešením potíží při použití této nové technologie (viz kap. 8.1). Jako první velmi limitující faktor byly identifikovány parazitní vlastnosti standardních pouzder. Tento problém byl vyřešen použitím tranzistoru v pouzdru TO-247-4L, díky kterému nové tranzistory dosahují výrazně lepších dynamických parametrů, než předchozí generace. Třetí generace má bohužel rozdílné napájecí napěťové úrovně v porovnání s předchozí generací, proto bylo nutné použít pro tento tranzistor i nový napájecí zdroj budiče. Velkým úkolem budiče byla také minimalizace parazitní kapacity mezi primárem a sekundárem budícího obvodu, která v případě velkých strmostí napětí, dosahovaných nejnovějšími SiC tranzistory, představuje zásadní problém. Tato kapacita byla eliminována na nejnižší možnou míru použitými technikami popsány v kapitole 8.1. Dalším velmi problematickým bodem byla realizace nadproudové ochrany, kdy se tranzistory SiC nechovají jako klasické polovodiče na bázi křemíku. Tyto tranzistory totiž nedosahují saturace jednoduše a proud jimi roste téměř neomezeně. Bez ohledu na protékající proud se vodivý kanál tranzistoru chová téměř jako ideální odpor. Proto je nutné na nadproud reagovat opravdu velmi rychle. Tranzistor je bezpečně schopen přežít tvrdý zkrat po dobu 1 – 2  $\mu$ s. To znamená potřebu velmi rychlé reakce a toho je možné dosáhnout pouze hardwarově. V navrženém prototypu je použita integrovaná saturační ochrana budícího obvodu i jako nadproudová s jednoduše nastavitelným limitem vybavení ochrany. Dalšímu vážnému problému čelí tranzistory v můstkovém zapojení, kdy sepnutí horního tranzistoru ovlivňuje i tranzistor spodní a naopak. Limitujícím faktorem je zde poměr kapacit  $C_{DG}$  (Millerova kapacita) vůči  $C_{GS}$ , kdy při přebíjení Millerovy kapacity teče proud i kapacitou báze, tímto se může stát, že proud je dostatečný pro nabití báze na více než prahové napětí a dojde k nechtěnému sepnutí tranzistoru. Z tohoto důvodu jsou naprosto nepoužitelné tranzistory ROHM. Tranzistory Cree mají tento poměr dostatečný na bezpečné používání při vysokých strmostech napětí spolu s používáním integrované ochranné funkce budiče známé jako Miller's clamp.

Realizovaný spínaný zdroj je snižující a sekundární strana vykazuje velké vodivostní ztráty především kvůli polovodičovým přechodům usměrňovacích diod, protože je použit pasivní usměrňovač výstupního napětí transformátoru. Ztráty na usměrňovači představují přibližně 60% celkových ztrát, proto se jako další krok pro zlepšení nabízí použití:

- Synchronního usměrňovače na výstupu spínaného zdroje. Zde je nicméně třeba počítat s vysokým kmitočtem usměrňovaného napětí, kde by bylo nutné řídit výstupní usměrňovač signály odvozenými od spínání hlavního můstku. Toto řešení je možné, ale je třeba brát v potaz zejména zvýšené náklady na stavbu spínaného zdroje spolu s komplikovanějším řízením celého měniče.
- Použití jiné topologie výstupního usměrňovače, např. transformátoru s vyvedeným středem vinutí, kde poté nejsou v cestě proudu dvě diody (synchronní tranzistory), ale pouze jedna.

V rámci práce bylo dosaženo následujícího:

1. Byl postaven rezonanční měnič s vysokou účinností a regulovaným výstupním napětím 0 – 56 V s maximální účinností 96% při 100% zatížení 3 kW.
2. Bylo navrženo a odzkoušeno několik možných způsobů regulace a poté vybrány nejvhodnější pro řízení spínaného zdroje. Z těchto vyhovuje cílům práce řízení změnou frekvence a řízení 1. PWM algoritmem. Ostatní představené způsoby je možné také použít, ale oproti vybraným nepřináší žádný benefit.

3. Byly analyzovány a navrženy možné způsoby regulace sériového rezonančního měniče za použití podřízené napěťové a nadřízené výkonové smyčky. Klasická kaskádní regulace s použitím podřízené proudové smyčky nemohla být použita kvůli absenci výstupní tlumivky.
4. V navrženém spínaném zdroji byly použity SiC tranzistory nejnovější generace a byly vyřešeny zásadní problémy pro použití této technologie.



## Literatura

- [1] J. Dudrik, P. Spanik, a N. D. Trip, „Zero-Voltage and Zero-Current Switching Full-Bridge DC–DC Converter With Auxiliary Transformer", *IEEE Trans. Power Electron.*, roč. 21, č. 5, s. 1328–1335, zář. 2006.
- [2] A. Jangwanitlert a J. Songboonkaew, „A Comparison of Zero-Voltage and Zero-Current Switching Phase-Shifted PWM DC-DC Converters", in *2005 International Conference on Power Electronics and Drives Systems*, 2005, roč. 1, s. 95–100.
- [3] and J. A. Sabate a and F. C. Lee, „Zero-voltage and zero-current-switching full bridge PWM converter for high-power applications", *IEEE Trans. Power Electron.*, roč. 11, č. 4, s. 622–628, čvc. 1996.
- [4] TingTing Song a Nianci Huang, „A novel zero-Voltage and zero-current-switching full-bridge PWM converter", *IEEE Trans. Power Electron.*, roč. 20, č. 2, s. 286–291, bře. 2005.
- [5] J. Zou a C. Zhang, „Based on UCC3895 phase-shift full bridge ZVZCS with average current control closed loop simulation and design", in *2015 IEEE International Conference on Mechatronics and Automation (ICMA)*, 2015, s. 2053–2058.
- [6] Liu Xingqiao, Wang Bin, a Chen Guangju, „Research of soft switching in digital control H-bridge ZVZCS converters", in *2008 7th World Congress on Intelligent Control and Automation*, 2008, s. 1378–1383.
- [7] M. Patočka, *Magnetické jevy a obvody ve výkonové elektronice, měřící technice a silnoproudé elektrotechnice.* .
- [8] A. Hensel, C. Wilhelm, a D. Kranzer, „Application of a new 600 V GaN transistor in power electronics for PV systems", in *2012 15th International Power Electronics and Motion Control Conference (EPE/PEMC)*, 2012, s. DS3d.4-1-DS3d.4-5.
- [9] E. Kim a B. Kwon, „Zero-Voltage- and Zero-Current-Switching Full-Bridge Converter With Secondary Resonance", *IEEE Trans. Ind. Electron.*, roč. 57, č. 3, s. 1017–1025, bře. 2010.
- [10] A. Lokhandwala, „High-efficiency AC adapters for USB charging", s. 5, 2012.
- [11] S.-A. Liang, „A high power and high efficiency PC power supply topology with low cost design to meet 80 Plus Bronze requirements", in *2009 IEEE International Conference on Industrial Technology*, 2009, s. 1–6.
- [12] S.-A. Liang, C. W. Huang, a P.-C. Lu, „A high power and multi-outputs of AC-DC power supply design to meet 80 plus gold and ErP requirements", in *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*, 2012, s. 68–73.
- [13] P.-C. Lu, S.-A. Liang, a C. W. Huang, „A high power and multi-outputs of AC-DC power supply design to meet 80 plus platinum and ErP requirements", in *2014 IEEE International Conference on Industrial Technology (ICIT)*, 2014, s. 272–277.
- [14] In-Wha Jeong *et al.*, „Design of 10 kW switching power supply and discharge circuit for wire-cut electric discharge machine", in *Digest of Technical Papers. PPC-2003. 14th IEEE International Pulsed Power Conference (IEEE Cat. No.03CH37472)*, Dallas, TX, USA, 2003, s. 1329–1331.
- [15] H. Akagi, T. Yamagishi, N. M. L. Tan, S. Kinouchi, Y. Miyazaki, a M. Koyama, „Power-Loss Breakdown of a 750-V 100-kW 20-kHz Bidirectional Isolated DC–DC Converter Using SiC-MOSFET/SBD Dual Modules", *IEEE Trans. Ind. Appl.*, roč. 51, č. 1, s. 420–428, led. 2015.

- [16] J. Casady *et al.*, „Ultra-low (1.25m $\Omega$ ) On-Resistance 900V SiC 62mm Half-Bridge Power Modules Using New 10m $\Omega$  SiC MOSFETs", in *PCIM Europe 2016; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2016, s. 1–8.
- [17] „GaN Systems", *GaN Systems*. [Online]. Dostupné z: <https://gansystems.com/>. [Viděno: 04-srp-2019].
- [18] V. Veliadis *et al.*, „Investigation of the Suitability of 1200-V Normally-Off Recessed-Implanted-Gate SiC VJFETs for Efficient Power-Switching Applications", *IEEE Electron Device Lett.*, roč. 30, č. 7, s. 736–738, čvc. 2009.
- [19] „United Silicon Carbide Inc. | Simply More Efficient". [Online]. Dostupné z: <https://unitedsic.com/>. [Viděno: 29-čvc-2019].
- [20] R. Singh a S. Sundaresan, „Towards Medium Voltage (3.3 – 15kV) SiC Devices", s. 29.
- [21] T. McNutt, „Third Generation SiC MOSFETs and Power Modules", s. 39, 2018.
- [22] „A-Performance-Comparison-of-GaN-E-HEMTs-versus-SiC-MOSFETs.pdf". .
- [23] I. T. AG, „TO-247 4pin - Infineon Technologies". [Online]. Dostupné z: <https://www.infineon.com/cms/en/product/power/igbt/igbt-discretes/latest-discrete-packages/to-247-4pin/>. [Viděno: 10-úno-2019].
- [24] „CSC\_Catalog.pdf". .
- [25] A. Van den Bossche, V. C. Valchev, a G. B. Georgiev, „Measurement and loss model of ferrites with non-sinusoidal waveforms", in *2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551)*, 2004, roč. 6, s. 4814–4818 Vol.6.
- [26] „Magnetics - Powder Core Documents". [Online]. Dostupné z: <https://www.mag-inc.com/Design/Technical-Documents/Powder-Core-Documents>. [Viděno: 29-čvc-2019].
- [27] „C3M0075120K 1200V 75mOhm 30A SiC MOSFET TO-247-4 | Wolfspeed". [Online]. Dostupné z: <https://www.wolfspeed.com/c3m0075120k>. [Viděno: 04-srp-2019].
- [28] M. Turzynski, P. J. Chrzan, M. Kolincio, a S. Burkiewicz, „Quasi-resonant DC-link voltage inverter with enhanced zero-voltage switching control", in *2017 19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, Warsaw, 2017, s. P.1–P.8.
- [29] M. R. Amini a H. Farzanehfar, „Novel quasi-parallel resonant DC-link inverter with one auxiliary switch", in *2008 IEEE 2nd International Power and Energy Conference*, Johor Bahru, Malaysia, 2008, s. 614–618.
- [30] „ADuM4135 Datasheet and Product Info | Analog Devices". [Online]. Dostupné z: <https://www.analog.com/en/products/adum4135.html>. [Viděno: 04-srp-2019].
- [31] „R15P21503D - DC/DC, 2.0 W, Dual Output, THT | RECOM". [Online]. Dostupné z: <https://recom-power.com/en/products/dc-dc-converters/rec-p-R15P21503D.html?5>. [Viděno: 04-srp-2019].
- [32] „RS-2415SZ/H3 - DC/DC, 2.0 W, Single Output, THT | RECOM". [Online]. Dostupné z: <https://recom-power.com/en/products/dc-dc-converters/rec-p-RS-2415SZ!sH3.html?9>. [Viděno: 04-srp-2019].
- [33] „ISO5852S 5.7 kVrms Split O/P, Reinforced Isolated IGBT Gate Driver | TI.com". [Online]. Dostupné z: <http://www.ti.com/product/ISO5852S>. [Viděno: 04-srp-2019].
- [34] „AMC1311 2V-Input, Reinforced Isolated Amplifier With High CMTI for Voltage Sensing | TI.com". [Online]. Dostupné z:

- <http://www.ti.com/product/AMC1311?keyMatch=AMC1311&tisearch=Search-EN-everything&usecase=part-number>. [Viděno: 04-srp-2019].
- [35] „RKZE-0505S/H - DC/DC, 2.0 W, Single Output, THT | RECOM". [Online]. Dostupné z: <https://recom-power.com/en/products/dc-dc-converters/rec-p-RKZE-0505S!sH.html?14>. [Viděno: 04-srp-2019].
- [36] „ACS730 1 MHz Bandwidth, Galvanically Isolated Current Sensor IC in Small Footprint SOIC8 Package". .
- [37] „Cable & Litz Wire | Custom Cable Designs & Solutions | OSCO". [Online]. Dostupné z: <http://www.osco.uk.com/products/cable-and-litz-wire>. [Viděno: 31-čvc-2019].
- [38] „TMS320F28027 Piccolo™ 32-bit MCU with 60 MHz, 64 KB Flash | TI.com". [Online]. Dostupné z: <http://www.ti.com/product/TMS320F28027>. [Viděno: 06-bře-2019].
- [39] „TMS320C28346 Delfino™ 32-bit MCU with 300 MIPS, FPU, 516 KB RAM, EMIF | TI.com". [Online]. Dostupné z: <http://www.ti.com/product/TMS320C28346/toolssoftware?keyMatch=C28346&tisearch=Search-EN-Everything>. [Viděno: 06-bře-2019].
- [40] „TMS320F28377S Delfino™ 32-bit MCU with 400 MIPS, 1xCPU, 1xCLA, FPU, TMU, 1024 KB Flash, EMIF, 16b ADC | TI.com". [Online]. Dostupné z: <http://www.ti.com/product/TMS320F28377S?jktype=recommendedresults>. [Viděno: 06-bře-2019].
- [41] „Surface Mount - Flexitem® MLCC | AVX". [Online]. Dostupné z: <http://www.avx.com/products/ceramic-capacitors/high-voltage/flexitem-high-voltage-mlc-chip-capacitor/>. [Viděno: 04-srp-2019].
- [42] „X7R Dielectric | AVX". [Online]. Dostupné z: <http://www.avx.com/products/ceramic-capacitors/surface-mount/x7r-dielectric/>. [Viděno: 04-srp-2019].
- [43] V. V. Zamaruiev, „The use of Kotelnikov-Nyquist-Shannon sampling theorem for designing of digital control system for a power converter", in *2017 IEEE First Ukraine Conference on Electrical and Computer Engineering (UKRCON)*, 2017, s. 522–527.
- [44] „Newtonova metoda". [Online]. Dostupné z: [https://math.fce.vutbr.cz/vyuka/matematika/numericke\\_metody/node10.html](https://math.fce.vutbr.cz/vyuka/matematika/numericke_metody/node10.html). [Viděno: 14-čvc-2019].
- [45] „Metoda pulení intervalu". [Online]. Dostupné z: [https://math.fce.vutbr.cz/vyuka/matematika/numericke\\_metody/node3.html](https://math.fce.vutbr.cz/vyuka/matematika/numericke_metody/node3.html). [Viděno: 14-čvc-2019].
- [46] SKALICKÝ, J. *Teorie řízení. Brno: Vysoké učení technické v Brně, 2002. 98 s. .*
- [47] „CCSTUDIO Code Composer Studio (CCS) Integrated Development Environment (IDE) | TI.com". [Online]. Dostupné z: <http://www.ti.com/tool/CCSTUDIO>. [Viděno: 05-čvc-2019].
- [48] R. & S. G. & C. KG, „High voltage probes". [Online]. Dostupné z: [https://www.rohde-schwarz.com/us/product/high-voltage-probes-productstartpage\\_63493-487872.html](https://www.rohde-schwarz.com/us/product/high-voltage-probes-productstartpage_63493-487872.html). [Viděno: 04-srp-2019].
- [49] „LMG670 - Channel Power Analyzer - ZES ZIMMER". [Online]. Dostupné z: <https://www.zes.com/en/Products/Discontinued-Products/Energy-and-Power-Meters/LMG670>. [Viděno: 15-čvc-2019].
- [50] „Spitzenberger & Spies GmbH & Co KG - Spitzenberger & Spies GmbH & Co. KG - PAS - AC/DC 4-quadrant voltage amplifier". [Online]. Dostupné z:

- <https://www.spitzenberger.de/AC-DC-4-Quadrant-Amplifiers.aspx>. [Viděno: 15-čvc-2019].
- [51] „Brzdný rezistor RBR 2 / 30 - Pohony - měniče". [Online]. Dostupné z: <https://www.pohony-menice.cz/brzdny-rezistor-rbr-2--30>. [Viděno: 15-čvc-2019].
- [52] J. He, J. Zhang, a H. Ma, „Design of a bi-directional full bridge LLC resonant converter with a higher normalized voltage gain under backward mode", in *2017 19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, 2017, s. P.1-P.9.
- [53] P. A. J. Van Rensburg, J. D. Van Wyk, a J. A. Ferreira, „Design, prototyping and assessment of a 3 kW integrated LCT component for deployment in various resonant converters", *IET Power Electron.*, roč. 2, č. 5, s. 535–544, zář. 2009.
- [54] D. McIlvoy, „80 PLUS® CERTIFICATION PROGRAM OVERVIEW", s. 29.
- [55] H. J. Chae, W. Y. Kim, S. Y. Yun, Y. S. Jeong, J. Y. Lee, a H. T. Moon, „3.3kW on board charger for electric vehicle", in *8th International Conference on Power Electronics - ECCE Asia*, 2011, s. 2717–2719.
- [56] G. Liu, Y. Jang, M. M. Jovanović, a J. Q. Zhang, „Implementation of a 3.3-kW DC–DC Converter for EV On-Board Charger Employing the Series-Resonant Converter With Reduced-Frequency-Range Control", *IEEE Trans. Power Electron.*, roč. 32, č. 6, s. 4168–4184, čer. 2017.

## Seznam symbolů, veličin a zkratk

|           |                                    |                         |
|-----------|------------------------------------|-------------------------|
| PWM       | Pulse width modulation             | Pulzně šířková modulace |
| SiC       | Silicone carbide                   | Karbid křemíku          |
| GaN       | Gallium nitride                    | Nitrid galia            |
| RCD       | Resistor-capacitor-diode           |                         |
| ZCS       | Zero current switching             | Spínání v nule proudu   |
| ZVS       | Zero voltage switching             | Spínání v nule napětí   |
| DC        | Direct current                     | Stejnoseměrný proud     |
| FET       | Field effect transistor            | Polem řízený tranzistor |
| IGBT      | Insulated gate bipolar transistor  |                         |
| MOS       | Metal-oxide semiconductor          |                         |
| JFET      | Junction field effect transistor   |                         |
| GaAs      | Galium arsenide                    |                         |
| $i_d$     | Proud ze zdroje                    |                         |
| $U_d$     | Napětí zdroje                      |                         |
| $i_1$     | Proud primárním vinutím            |                         |
| $u_1$     | Napětí na primárním vinutí         |                         |
| $i_2$     | Proud sekundárním vinutím          |                         |
| $u_2$     | Napětí na sekundárním vinutí       |                         |
| $L_1$     | Primární indukčnost                |                         |
| $L_2$     | Sekundární indukčnost              |                         |
| $N_1$     | Počet závitů primárního vinutí     |                         |
| $N_2$     | Počet závitů sekundárního vinutí   |                         |
| $I_z$     | Proud zátěží                       |                         |
| $U_z$     | Napětí na zátěži                   |                         |
| $i_L$     | Proud induktorem                   |                         |
| $B_r$     | Remanentní indukce                 |                         |
| $B(t)$    | Indukce v čase                     |                         |
| $i_\mu$   | Magnetizační proud                 |                         |
| $i_C$     | Proud kolektorem tranzistoru       |                         |
| $L_r$     | Rozptylová (rezonanční) indukčnost |                         |
| $C_r$     | Rezonanční kapacita                |                         |
| $f_r$     | Rezonanční frekvence               |                         |
| $L_m$     | Magnetizační indukčnost            |                         |
| $f_{r1}$  | 1. rezonanční frekvence            |                         |
| $f_{r2}$  | 2. rezonanční frekvence            |                         |
| $P_{ztr}$ | Ztrátový výkon                     |                         |
| $R_{DC}$  | Stejnoseměrný odpor                |                         |
| $I_{DC}$  | Stejnoseměrný proud                |                         |
| $\delta$  | Hloubka vniku                      |                         |
| $\rho$    | Měrný odpor vodiče                 |                         |
| $\omega$  | Frekvence                          |                         |
| $\mu$     | permeabilita                       |                         |
| $\mu_0$   | Absolutní permeabilita             |                         |
| $P$       | Výkon                              |                         |
| $B$       | Magnetická indukce                 |                         |
| $\mu_r$   | Relativní permeabilita             |                         |

|                     |                                              |              |
|---------------------|----------------------------------------------|--------------|
| $tg\delta$          | Ztrátový činitel                             |              |
| $u_{DS}(t)$         | Drain-source napětí v čase                   |              |
| $i_D(t)$            | Proud drainem v čase                         |              |
| $R_{DSon}$          | Odpor vodivého kanálu v sepnutém stavu       |              |
| $p_{ztr}(t)$        | Aktuální hodnota zkráty v čase               |              |
| $I_{Drms}$          | Efektivní hodnota proudu drainem tranzistoru |              |
| $T_j$               | Junction temperature                         | Teplota čipu |
| $V_{DD}$            | Napětí na větvi tranzistorů při testu        |              |
| $R_{g(ext)}$        | Externí gate rezistor                        |              |
| $V_{gs}$            | Gate-source napětí                           |              |
| $E_{total}$         | Celková výkonová ztráta                      |              |
| $E_{on}$            | Ztráta energie při sepnutí                   |              |
| $E_{off}$           | Ztráta energie při vypnutí                   |              |
| $I_{DS}$            | Drain to sourece proud                       |              |
| $T_C$               | Teplota pouzdra tranzistoru                  |              |
| $L_D$               | Indukčnost drain nožičky                     |              |
| $L_S$               | Indukčnost source nožičky                    |              |
| ZVZCS               | Zero voltage zero current switching          |              |
| $V_d$               | Napětí zdroje                                |              |
| $I_0$               | Proud rezonančním obvodem                    |              |
| $U_0$               | Napětí na rezonančním obvodu                 |              |
| $C_{out}$           | Výstupní filtrační kondenzátor               |              |
| $R_{out}$           | Zátěžný odpor                                |              |
| $V_{out}$           | Výstupní napětí měniče                       |              |
| $U_{výst}$          | Výstupní napětí měniče                       |              |
| $U_{vst}$           | Vstupní napětí měniče                        |              |
| $d$                 | střída                                       |              |
| $f_{sw}$            | Spínací frekvence                            |              |
| $f_s$               | Spínací frekvence                            |              |
| $\eta$              | Účinnost                                     |              |
| $P_{out}$           | Výstupní výkon                               |              |
| $P_{in}$            | Vstupní výkon                                |              |
| $C_p$               | Parazitní kapacita                           |              |
| $S_O$               | Plocha okna                                  |              |
| $S_{FE}$            | Průřez jádra                                 |              |
| $k_{pl}$            | Koeficient plnění okna mědi                  |              |
| $\sigma$            | Proudová hustota                             |              |
| $L_{1,k}$           | Rozptylová indukčnost primárního vinutí      |              |
| $L_{2,k}$           | Rozptylová indukčnost sekundárního vinutí    |              |
| $k$                 | Koeficient vazby vinutí                      |              |
| $T_j$               | Junction temperature                         | Teplota čipu |
| $R_{\theta JCmax}$  | Tepelný odpor mezi čipem a pouzdrem          |              |
| $T_C$               | Teplota pouzdra                              |              |
| $R_{cheatsink}$     | Tepelný odpor mezi pouzdrem a chladičem      |              |
| $T_{heatsink}$      | Teplota chladiče                             |              |
| $R_{heatsinktoair}$ | Tepelný odpor mezi chladičem a vzduchem      |              |

|              |                                      |
|--------------|--------------------------------------|
| $T_{air}$    | Teplota okolního vzduchu             |
| $T_{\Delta}$ | Rozdíl teplot                        |
| $C_{res}$    | Rezonanční kapacita                  |
| $f_{res}$    | Rezonanční frekvence                 |
| $L_{res}$    | Rezonanční indukčnost                |
| $y(t)$       | Výchylka v ose y v čase              |
| $Y_{max}$    | Maximální výchylka v ose y           |
| $\omega$     | frekvence                            |
| $t$          | Aktuální čas                         |
| $\theta$     | Fázový posun                         |
| $f_s$        | Vzorkovací frekvence                 |
| $ZN\dot{R}N$ | Zdroj napětí řízený napětím          |
| $ZP\dot{R}P$ | Zdroj proudu řízený proudem          |
| $F_m(p)$     | Přenosová funkce dvojčinného můstku  |
| $\tau_M$     | Časová konstanta dvojčinného můstku  |
| $F_U(p)$     | Přenos napěťového čidla              |
| $\tau_U$     | Časová konstanta napěťového čidla    |
| $K_U$        | Zesílení napěťového čidla            |
| $F_{SRC}(p)$ | Přenosová funkce rezonančního měniče |
| $u_1(p)$     | Vstupní napětí v LaPlaceově doméně   |
| $u_2(p)$     | Výstupní napětí v LaPlaceově doméně  |
| $F(p)$       | Přenosová funkce systému             |
| $\Delta I$   | Rozdíl proudů                        |
| $\Delta T$   | Rozdíl času                          |

## Curriculum Vitae

Jméno: Petr Španěl  
Adresa: Brno, Česká republika  
E-mail: petr-spanel@seznam.cz

### Pracovní zkušenosti:

- 09/2010 – 04/2011** Programátor ochrany rozvaděčů vysokého napětí  
ABB, Brno, Česká republika
- 02/2012 – 03/2015** Člen výzkumného týmu Vysoké učení technické, Fakulta elektrotechniky a komunikačních technologií, Ústav výkonové elektrotechniky a elektroniky
- 01-12/2013** Člen výzkumného týmu CVVOZE, Centrum výzkumu a využití obnovitelných zdrojů energie, Brno, Česká republika
- 04/2015 – současnost** R&D scientist III. – výzkum a vývoj výkonové elektroniky  
Honeywell International s.r.o.

### Vzdělání:

- 2011 – současnost** VUT v Brně – Ph.D. student – Fakulta elektrotechniky a komunikačních technologií, Ústav výkonové elektrotechniky a elektroniky
- 2006 – 2011** Fakulta elektrotechniky a komunikačních technologií, Ústav výkonové elektrotechniky a elektroniky
- Magisterské studium, Ing. (2011)
  - Bakalářské studium (2009)
- 1998 – 2006** Víceleté gymnázium Tišnov
- Všeobecné vzdělání
  - Maturita s vyznamenáním



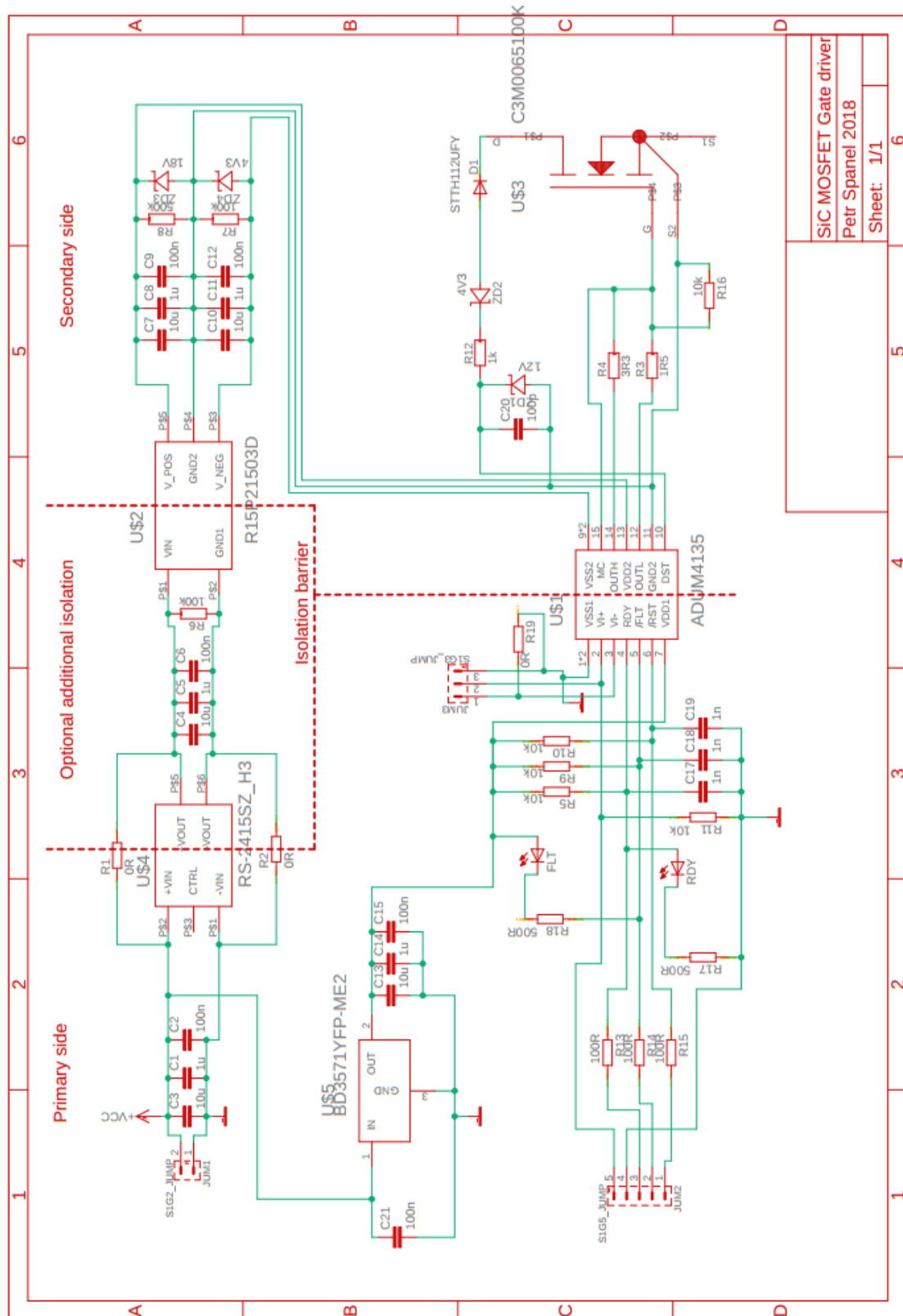
## Publikace autora

- [A1] ŠPANĚL, P. Automatic cutting machine. In LVEM 2011 proceeding. Brno: Vysoké učení technické v Brně, 2011. s. 1-4. ISBN: 978-80-214-4362- 4.
- [A2] ŠPANĚL, P.; PATOČKA, M. Comparison of switching losses in hard- switching converter and series resonant converter. In *XII. International Conference on Low Voltage Electrical Machines 2012*. 2012. s. 1-4. ISBN: 978-80-214-4602- 1.
- [A3] ŠPANĚL, P. Quasi- resonant converter. In *Student EEICT 2012*. Brno: NOVOPRESS s.r.o., 2012. s. 1-5. ISBN: 978-80-214-4462- 1.
- [A4] ŠPANĚL, P. Řízení seriového rezonančního měniče. In XII. Tradiční workshop doktorandů a mladých vědeckých pracovníků. Ostrava: VŠB Ostrava, KE, 2012. s. 1-4. ISBN: 978-80-248-2664- 6.
- [A5] ŠPANĚL, P. Optimalizace výkonu automatického stříhače pro rychlý stříh. In Proceedings of the 13th International Scientific Conference Electric Power Engineering 2012. first. Brno: MSD, s. r. o., 2012. s. 1037-1040. ISBN: 978-80-214-4514- 7.
- [A6] ŠPANĚL, P. The leakage inductance dependence on HF transformer winding arrangement. In Student EEICT Proceedings of the 19th conference Volume 3. LITERA, 2013. s. 123-127. ISBN: 978-80-214-4695- 3.
- [A7] ŠPANĚL, P.; PATOČKA, M. HF transformer winding arrangement for adjusting the leakage inductance. *ELECTROMOTION*, 2013, roč. 20, č. 1- 4, s. 151-154. ISSN: 1223- 057X.
- [A8] ŠPANĚL, P.; PATOČKA, M. Hard to resonant switchable converter. In *2014 15th International Scientific Conference on Electric Power Engineering (EPE)*. 2014. s. 553-557. ISBN: 978-1-4799-3806- 3.
- [A9] ŠPANĚL, P. Switchable resonant converter to achieve lower switching losses. In *Student EEICT 2014*. 2014. s. 103-107. ISBN: 978-80-214-4922- 0.
- [A10] ŠPANĚL, P.; PATOČKA, M. Modified PWM algorithm for low duty in SRC. In *EPE' 15 ECCE Europe*. 2015. s. 1-10. ISBN: 9789075815238.

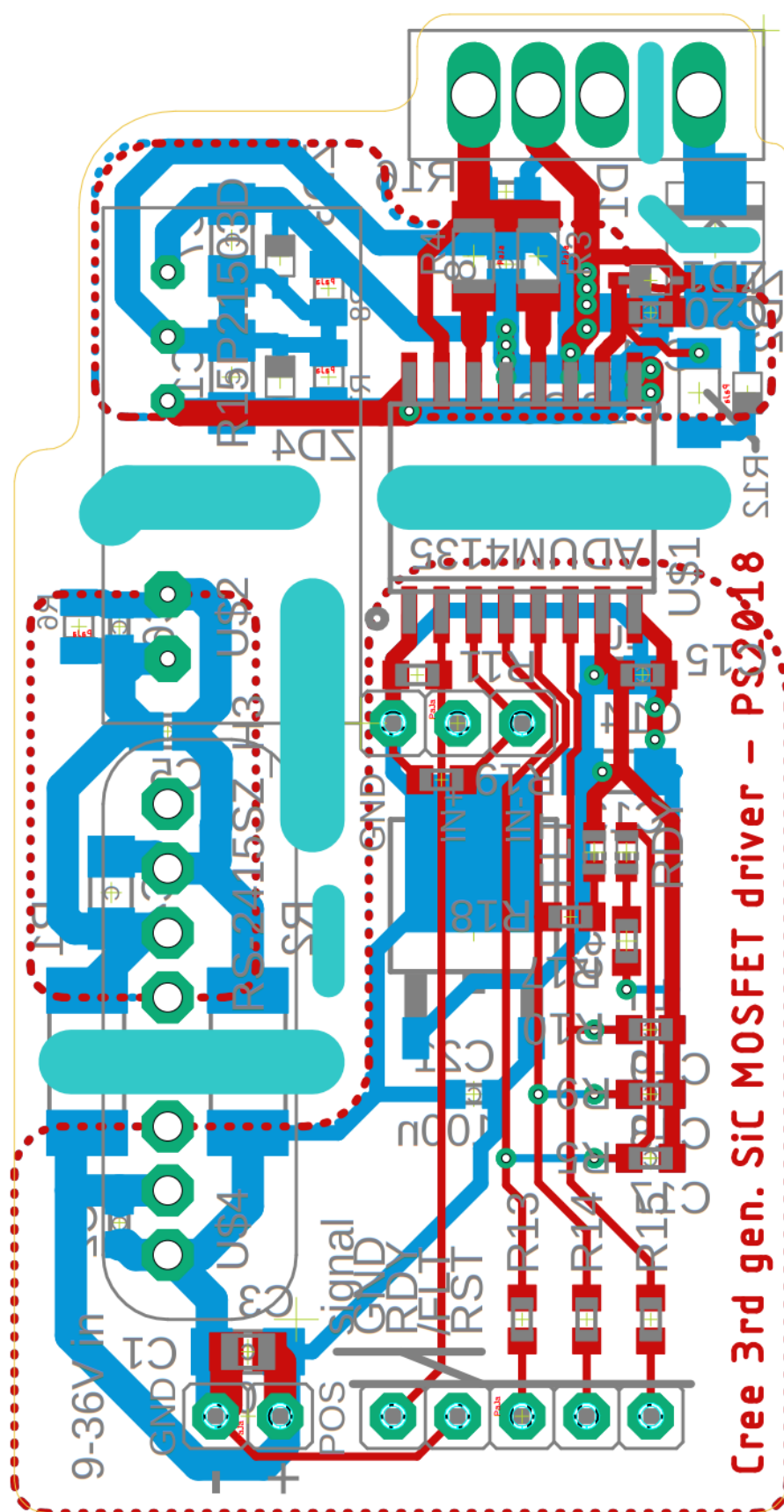
## Seznam příloh

|                                                          |     |
|----------------------------------------------------------|-----|
| A - Schéma budiče tranzistoru C3M.....                   | 115 |
| B - Návrh desky budiče pro C3M.....                      | 116 |
| C - Schéma rezonančního spínaného zdroje .....           | 117 |
| D - Layout navrženého rezonančního spínaného zdroje..... | 118 |

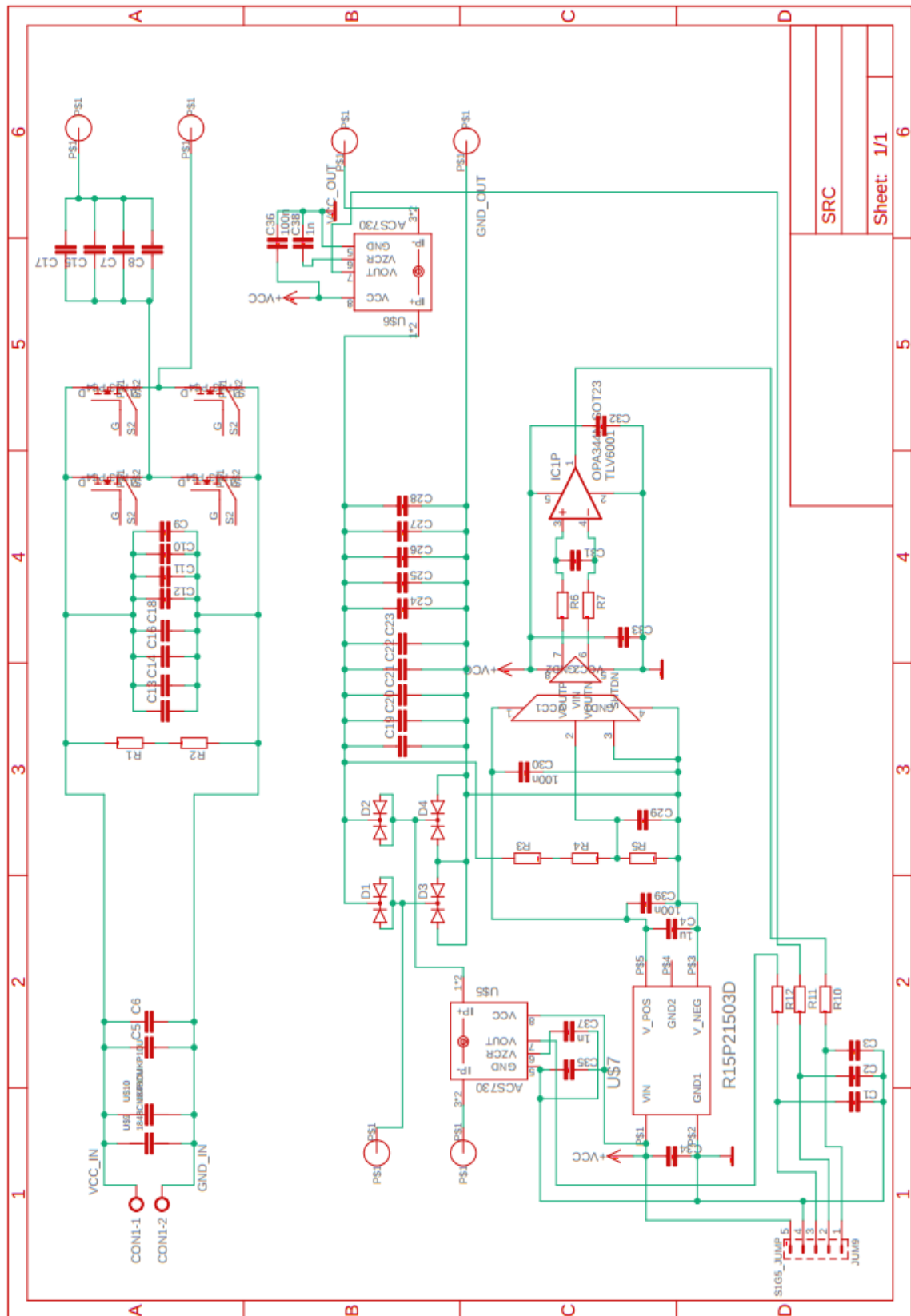
# A - Schéma budiče tranzistoru C3M



## B - Návrh desky budiče pro C3M



# C - Schéma rezonančního spínaného zdroje



SRC

Sheet: 1/1

## D - Layout navrženého rezonančního spínaného zdroje

