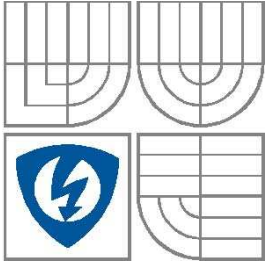


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ

ÚSTAV MIKROELEKTRONIKY

ÚSTAV ELEKTROTECHNOLOGIE

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

DEPARTMENT OF MICROELECTRONICS

DEPARTMENT OF ELECTRICAL AND ELECTRONIC TECHNOLOGY

D/A PŘEVODNÍK PRO GENEROVÁNÍ VIDEO SIGNÁLU POMOCÍ OBVODU FPGA

D/A CONVERTOR FOR VIDEO SIGNAL FROM FPGA

BAKALÁŘSKÁ PRÁCE
BACHELOR'S PROJECT

AUTOR PRÁCE Jan Balcárek
AUTHOR

VEDOUCÍ PRÁCE Ing. Marek Bohrn
SUPERVISOR

BRNO, 2008

Prohlášení

Prohlašuji, že svůj bakalářský projekt na téma D/A převodník pro generování video signálu pomocí obvodu FPGA jsem vypracoval samostatně pod vedením vedoucího semestrálního projektu a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedeného bakalářského projektu dále prohlašuji, že v souvislosti s vytvořením tohoto projektu jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č. 140/1961 Sb.

V Brně dne 17. prosince 2008 podpis autora

Poděkování

Děkuji vedoucímu diplomové práce Ing. Markovi Bohrnovi za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mého bakalářského projektu.

V Brně dne 17. prosince 2008 podpis autora

Abstrakt

Jedná se o hardwarový modul, který zobrazuje na zobrazovací jednotce námi požadované informace. Tento modul je řízen digitální logikou implementovanou do FPGA čipu. Logika je navržena podle komunikačního protokolu standardního rozhraní VGA.

Klíčová slova

D/A Převodník
FPGA
VHDL
VGA Rozhraní
Zobrazovací zařízení
Grafický adaptér
Synchronizace

Abstract

It's going on hardware modul, that display our required information on the display unit. This module is controlled with digital logic implemented to FPGA chip. Logic is designed to communication protocol by standard interface VGA.

Keywords

D/A Convertor
FPGA
VHDL
VGA Interface
Display unit
Graphic adapter
Synchronization

Bibliografická citace mé práce:

BALCÁREK, J. *D/A převodník pro generování video signálu pomocí obvodu FPGA*. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, 2009. 30 s. Vedoucí semestrální práce Ing. Marek Bohrn.

Obsah bakalářské práce:

1 Úvod.....	7
2 Zobrazovací zařízení.....	7
2.1 CRT Monitory.....	7
2.1.1 Konstrukce CRT monitoru.....	8
2.1.2 Popis funkce CRT Monitoru.....	10
2.2 LCD Monitory	10
2.2.1 Konstrukce LCD Monitoru.....	10
2.2.2 Popis funkce LCD Monitoru.....	11
2.3 Zobrazovací režimy	11
3 Rozhraní VGA	12
3.1 Časování VGA.....	14
3.1.1 Horizontální synchronizace	16
3.1.2 Vertikální synchronizace	17
3.1.3 Časovací konstanty	18
4 DA Převodník	19
4.1 Rezistorový DA převodník	19
4.2 Integrovaný DA převodník DAC08.....	20
4.3 Integrovaný DA převodník ADV7125	21
5 Testovací aplikace.....	25
5.1 Řadič VGA	25
5.2 Jednotka DCM	27
5.3 Generátory testovacích obrazců.....	27
5.3.1 Testovací obrazce	28
5.4 VGA řadič v obvodu FPGA.....	29
6 Závěr	30
7 Seznam použitých zdrojů.....	31
8 Seznam zkratk, symbolů a příloh.....	31

1 Úvod

V dnešní době se setkáváme se zobrazovacími jednotkami skoro všude. Ať už jako vakuové obrazovky v televizích, tak i jako LCD displeje připojené k počítačům, v mobilních telefonech, atd. Na základě signálu, který zpracovávají je rozdělujeme do dvou kategorií, na digitální a analogové. Digitální rozhraní se hromadně používá přibližně od roku 2000, analogové rozhraní existuje už přibližně 60 let, a už je na ústupu. U analogových zobrazovacích jednotek je společným rysem zavedení průmyslového standardu firmou IBM, jenž je možné tyto jednotky ovládat přes rozhraní nazvané VGA. Toto rozhraní definuje, jakým způsobem lze vykreslovat na obrazovce požadovaný obraz, čili jak má vypadat vstupní signál. Nedílnou součástí tohoto rozhraní je i digitálně – analogový převodník, který převádí digitální data, na potřebná analogová, která jsou nutná pro komunikaci se zobrazovacími jednotkami přes rozhraní VGA.

Cílem této práce je navrhnout a vytvořit různé moduly (D/A převodníky) pro generování video signálu. Těmto převodníkům se věnuje kapitola 4. Pro samotný návrh převodníků je nutná znalost rozhraní VGA, a způsob, jakým se vykresluje obraz na obrazovce. Rozhraní VGA je popsáno v kapitole 3, způsob vykreslování je názorný na CRT monitorech, proto se tímto věnuje kapitola 2. Součástí projektu je i realizace generátoru pomocí obvodu FPGA, a vytvoření testovací aplikace pro převodníky, kterým se věnuje kapitola 5. Řadič VGA je realizován na vývojové desce Xilinx SPARTAN 3 Development Board. Zdrojový kód obslužného programu je napsán v jazyce VHDL ve vývojovém prostředí Xilinx ISE 10.

2 Zobrazovací zařízení

Zobrazovací zařízení (dále jen monitory) jsou zařízení, které zprostředkovávají vizuální komunikaci mezi počítačem a uživatelem. K jejich správné funkci slouží grafický adaptér (dále jen grafická karta), který převádí dvourozměrný obraz, uložený ve video paměti, na sekvenci elektrických signálů, které jsou vedeny pomocí vodičů (kabelu) do zobrazovací jednotky (řídící elektronika uvnitř monitoru), která tuto sekvenci převádí zpět na vizuální informaci (obraz), která se promítá na obrazovku monitoru. Tyto zařízení se připojují buď přes analogové rozhraní VGA (CRT i LCD monitory), nebo přes digitální rozhraní DVI (převážně u LCD). Pro účely projektu se bude dokument zabývat pouze rozhraním VGA, které bude popsáno dále.

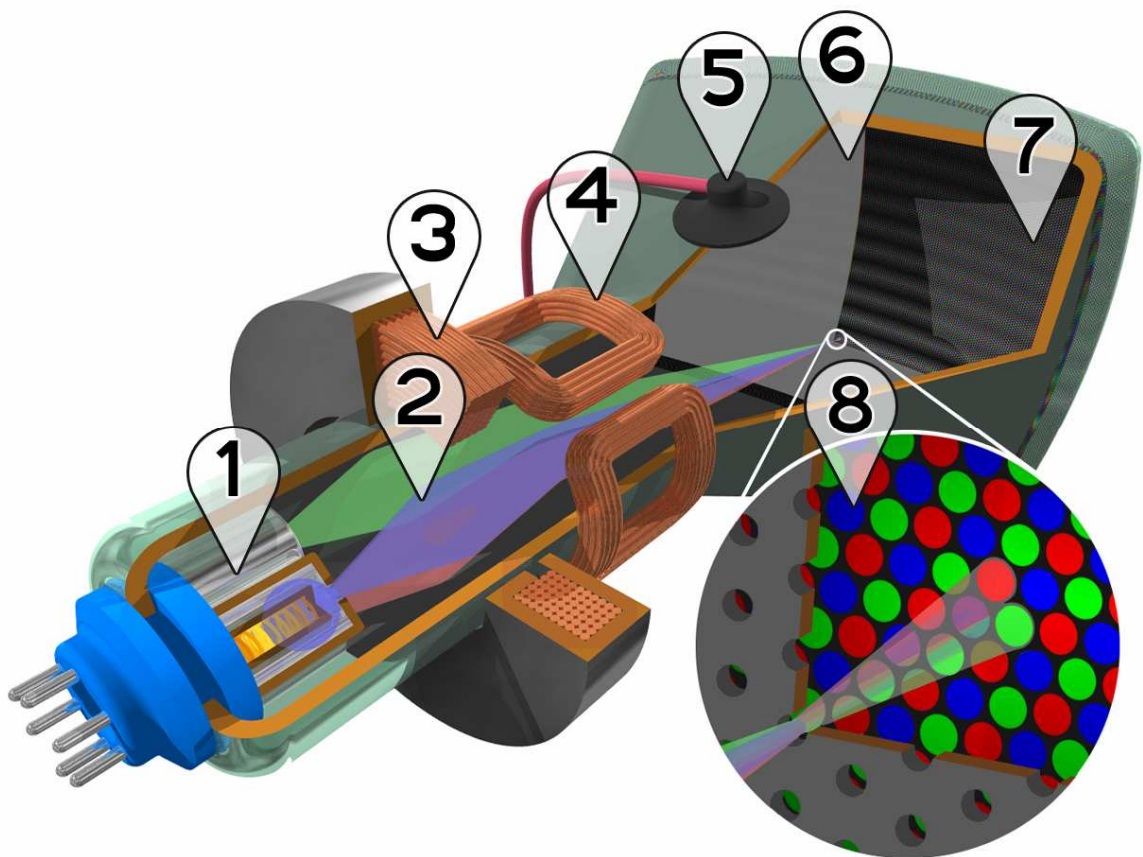
2.1 CRT Monitor

CRT monitor (Catode Ray Tube) je zařízení, které zobrazuje obraz pomocí paprsku generovaného v elektronovém děle. Tento paprsek pak svým pohybem vysvětluje jednotlivé body na masce bod po bodu, řádek po řádku, kde dopadá na stínítko, které je pokryto luminoforem, na kterém je vytvořen rastr základních barev (červená, zelená, modrá), které jsou uspořádány do triád. Řízení vychylování paprsku obstarává řídící

jednotka, která komunikuje přes VGA rozhraní s grafickou kartou (počítačem). Komunikace nejčastěji probíhá podle standardu RS343A.

2.1.1 Konstrukce CRT monitoru

Monitor se skládá z několika částí, a to ze samotné obrazovky, vychylovací jednotky, elektronových děl, vychylovací cívky, zaostřovací cívky, konvergenční jednotky, zobrazovacích zesilovačů, řídicí elektroniky, rozkladových obvodů, stínítka, masky a zdroje vysokého napětí. Detail konstrukce monitoru znázorňuje Obr. 1.



Obr. 1 Detail CRT monitoru [1]

Vysvětlivky k Obr. 1:

1. Elektronové dělo 2. Elektronový paprsek 3. Zaostřovací cívka 4. Vychylovací cívka 5. Připojení anodového napětí 6. Masky 7. Stínítka 8. Detail průchodu paprsku přes masku na stínítka

Obrazovka

Je to skleněná baňka (tělo obrazovky) specifického tvaru, jenž znázorňuje Obr. 1. Obsahuje všechny důležité komponenty které zajišťují správnou funkci monitoru. Je to elektronové dělo, vychylovací cívka, zaostřovací cívka, připojení anodového napětí, masku a stínítko. Je vakuovaná.

Elektronová děla

Jsou to tři žhavené katody umístěné v hrdle obrazovky (Obr. 1 pozice 1), které slouží jako zdroj elektronového paprsku pro každou ze tří základních barev zvlášť. K těmto katodám se přivádí amplitudově modulovaný signál ze zobrazovacích zesilovačů. Stejnoseměrná složka signálu udává jas obrazu. Elektronový svazek je bezbarvý.

Vychylovací cívka

Je umístěna dle Obr. 1 pozice 4. Je tvořena dvěma páry cívek, horizontální a vertikální. Buzením těchto cívek se docílí toho, že se vytvoří magnetické pole odpovídající poloze těchto cívek, které umožňuje vychylování paprsku a vykreslení obrazce na stínítku.

Konvergenční jednotka

Toto zařízení zajišťuje to, že osy všech tří paprsků procházejí stejným otvorem v masce, a tudíž správné překrývání barev na stínítku. Bývá umístěna za vychylovacími cívkami.

Zaostřovací cívka

Je umístěna v hrdle obrazovky za elektronovými děly (viz Obr. 1 pozice 3). Její funkce je zaostření elektronů do tenkého paprsku.

Maska

Je umístěna za aktivní plochou obrazu za stínítkem kousek od něj, jak znázorňuje Obr. 1 pozice 6. Je to vlastně tenký plech, ve kterém jsou vytvořeny dírky. Maska nedovolí paprsku pro určitou barvu dopadnout jinam než na luminofor příslušné barvy.

Stínítko

Stínítko (viz Obr. 1 pozice 7) je z vnitřní strany pokryto luminoforem, který je uspořádán do barevného rastru RGB (triáda). Po dopadu elektronových paprsků od příslušné barvy na stínítko se luminofor rozzáří, a jejich kombinace vytvoří požadovanou barvu.

Řídící elektronika

Je to mozek monitoru. Zpracovává vstupní analogový signál a synchronizační impulsy, a podle nich generuje potřebné signály pro buzení všech funkčních komponent monitoru.

Zdroj vysokého napětí

Je to vlastně transformátor s napěťovým násobičem pracující na kmitočtu řádkového rozkladu. Tento zdroj generuje napětí 25 kV kladného potenciálu potřebné pro vytvoření elektrostatického pole na anodě. Toto pole slouží k urychlení elektronů od katody. Dále transformátor obsahuje ještě několik sekundárních vinutí, které slouží pro vychylovací a zaostřovací cívky.

2.1.2 Popis funkce CRT Monitoru

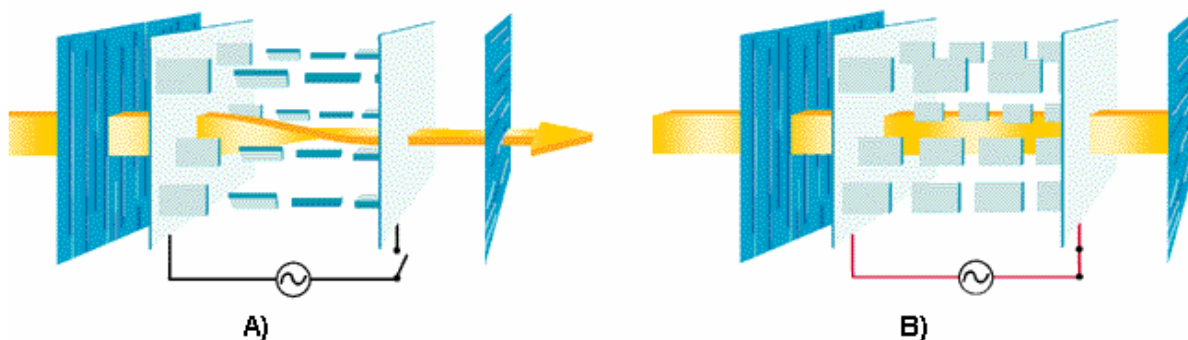
Amplitudově modulovaný signál barev společně se signály horizontální a vertikální synchronizace (generované v grafické kartě) vedenými VGA kabelem vstupují do řídicí jednotky, která je zpracovává. Z této jednotky pak vystupují signály potřebné pro řízení (buzení) všech dílčích komponent monitoru, jako jsou vychylovací a zaostřovací cívky, rozkladových obvodů, VN transformátor, konvergenční jednotky a zobrazovacích zesilovačů. Tyto zesilovače zesilují amplitudově modulovaný signál, jehož stejnosměrná složka odpovídá jasů obrazu. Dále je tento zesílený signál přiveden na vstupy katod (elektronových děl). Ty emitují elektrony, které jsou urychlovány v elektrostatickém poli (vytvářejí vysokým napětím transformátoru) uvnitř obrazovky, a přitahovány kladným potenciálem anody směrem ke stínítku. Elektrony procházejí zaostřovací cívkou, kde jsou zaostřeny do tenkého paprsku, dále vlétají do ortogonálního magnetického pole vychylovacích cívek (ty jsou buzeny koncovými stupni rozkladových obvodů, které jsou řízeny horizontálními a vertikálními signály). Podle vybuzení cívek dochází ke změně magnetického pole, a k vychylování paprsku, který vytváří světelnou stopu na stínítku. Elektron (paprsek) prochází mřížkou, a dopadá na luminofor stínítka, kde odevzdá svoji energii, a vyzáří se ve formě fotonů, jejichž vlnová délka (barva) odpovídá příslušné základní barvě, na kterou dopadl. Paprsek je vychylován zleva doprava, shora dolů, a tak je vytvářen obraz na monitoru.

2.2 LCD Monitory

Tyto monitory obsahují pouze LCD (Liquid Crystal Display) displej z tekutých krystalů, většinou TFT (Thin Film Transistor), a řídicí jednotku. Komunikují pomocí analogového VGA rozhraní jako CRT, a nebo digitálního DVI rozhraní, u kterého odpadá potřeba převodu digitálních dat na analogový signál a zase zpět. Tímto rozhraním se nebude práce zabývat.

2.2.1 Konstrukce LCD Monitoru

LCD monitor (TFT) je znázorněn na Obr. 2. Skládá se ze soustavy polarizérů, tranzistorů, které náleží každému pixelu a ovládají tekuté krystaly, společné elektrody, barevného filtru a podsvětlovací katody. Vše je zakryto skleněným substrátem. Dále obsahuje řídicí elektroniku, která zajišťuje komunikaci monitoru s grafickou kartou.



Obr. 2 Detail LCD displeje [10]

2.2.2 Popis funkce LCD Monitoru

LCD monitory fungují na principu tekutých krystalů. To jsou krystaly, které po přiložení napětí mění svoji molekulární strukturu na které závisí, kolik světla projde krystalem. Každý pixel se skládá z dvou polarizačních filtrů, barevného filtru pro červenou, zelenou a modrou barvu, a dvou vyrovnávacích filtrů. Všechny vrstvy jsou proloženy tenkými sleněnými vrstvami (panely). Dále je každý pixel ovládán jedním tranzistorem, který kontroluje napětí procházející vyrovnávacími vrstvami. Toto elektrické pole způsobí změnu struktury krystalu, která se projeví jako natočení částic, přes které prochází světlo.

Pro vytvoření obrazu potřebujeme složky světla a barvy. Světlo vzniká v podsvětlujících katodách, které jsou u tohoto typu displeje velmi jasné, a produjují bílé světlo. Složky barvy (červená, zelená a modrá) jsou vytvořeny maticí tří barevných filtrů, ze kterých se skládá výsledná barva pixelu.

Tímto způsobem se lze ovládat krystal pro stovky různých stavů, a tedy tak vzniká výsledný jas barevných odstínů. Jelikož se pixel skládá ze tří barevných filtrů, vznikají tak miliony barevných kombinací. Tekuté krystaly nejsou tak přesné, a tudíž nedokážou zobrazit plnou barevnou hloubku, tedy 32-bitový režim nedokáže zobrazit 16 777 216 barev.

Na Obr. 2 na obrázku A je zachycena situace, kdy je tekutý krystal v základním stavu (bez procházejícího napětí). V tomto případě je světlo natáčeno takovým způsobem, že může projít druhým polarizačním filtrem a v konečném důsledku prochází plný jas podsvětlujících katod. Na Obr. 2 na obrázku B je znázorněna situace, kdy prochází veškeré možné napětí a světlo je pohlcováno polarizačním filtrem. Důsledkem této situace by měla být černá. Některé informace byly čerpány z [1] a [10].

2.3 Zobrazovací režimy

Současná elektronika LCD a CRT monitorů a grafických karet je velmi flexibilní. Je schopna se přizpůsobit velké škále zobrazovacích režimů, každý s jinými parametry rozlišení, časování s různou dobou zatemnění a snímkovou frekvencí, formátem,

prokládaným či neprokládaným řádkováním a polaritou synchronizačních impulsů. Tyto režimy jsou uvedeny v Tab. 1.

Tab. 1 Zobrazovací režimy CRT a LCD monitorů (viz. [7])

Grafický Standard	Horizontální Rozlišení	Vertikální Rozlišení	Horizontální Frekvence (kHz)	Vertikální Obnovovací Frekvence (Hz)	Kmitočet Pixelů (MHz)
VGA	640	480	31,5	60	25,175
	640	480	37,7	72	31,5
	640	480	37,5	75	31,5
	640	480	43,3	85	36
SVGA	800	600	35,1	56	36
	800	600	37,9	60	40
	800	600	48,1	72	50
	800	600	46,9	75	49,5
XGA	800	600	53,7	85	56,25
	1024	768	48,4	60	65
	1024	768	56,5	70	75
	1024	768	60	75	78,75
SXGA	1024	768	64	80	85,5
	1024	768	68,3	85	94,5
	1280	1024	64	60	108
	1280	1024	80	75	135
UXGA	1280	1024	91,1	85	157
	1600	1200	75	60	162
	1600	1200	81,3	65	175,5
	1600	1200	87,5	70	189
	1600	1200	93,8	75	202,5
QXGA	1600	1200	106,3	85	229,5
	2048	1536		60	260
	2048	1536		75	315

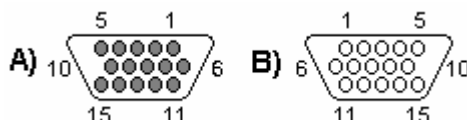
3 Rozhraní VGA

Je to rozhraní mezi počítačem a monitorem. Toto rozhraní se stalo průmyslovým standardem po uvedení na trh grafické karty VGA firmy IBM, po které nese standard název. Zařízení se připojují přes třířadý patnácti pinový konektor D-SUB (Obr. 3).

V tomto konektoru jsou vyvedeny signály barev (R-red, G-green, B-blue), horizontální synchronizace (HS), vertikální synchronizace (VS) a další (podle nejpoužívanějšího standardu RS343A, na který se práce soustřeďuje), které jsou popsány v Tab. 2, ale jejich význam není důležitý pro tuto práci, protože pro funkčnost konstruovaného modulu nemají žádnou roli. Tyto signály jsou generovány ve videořadiči. Dalším video standardem je norma RS-170, ale je zastaralá a již se nepoužívá.

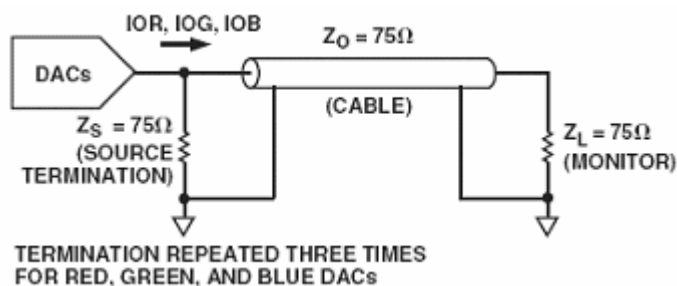
Tab. 2 Popis konektoru VGA (Standard RS343)

Pin	Název	Směr	Popis	Impedance / Úroveň
1	RED	OUT	Red video (analog)	75Ω / 0,7Vp-p
2	GREEN	OUT	Green video (analog)	75Ω / 0,7Vp-p
3	BLUE	OUT	Blue video (analog)	75Ω / 0,7Vp-p
4	RES	-	Reserved	
5	GND	GND	Ground	
6	RGND	GND	Red ground	
7	GGND	GND	Green ground	
8	BGND	GND	Blue ground	
9	+5V	OUT	+5V VDC	
10	SGND	GND	Sync ground	
11	ID0	IN	Monitor ID Bit 0	
12	SDA	IN/OUT	DDC Serial Data Line	
13	HSYNC	OUT	Horizontal synchronization	
14	VSYSN	OUT	Vertical synchronization	
15	SCL	IN/OUT	DDC Data Clock Line	



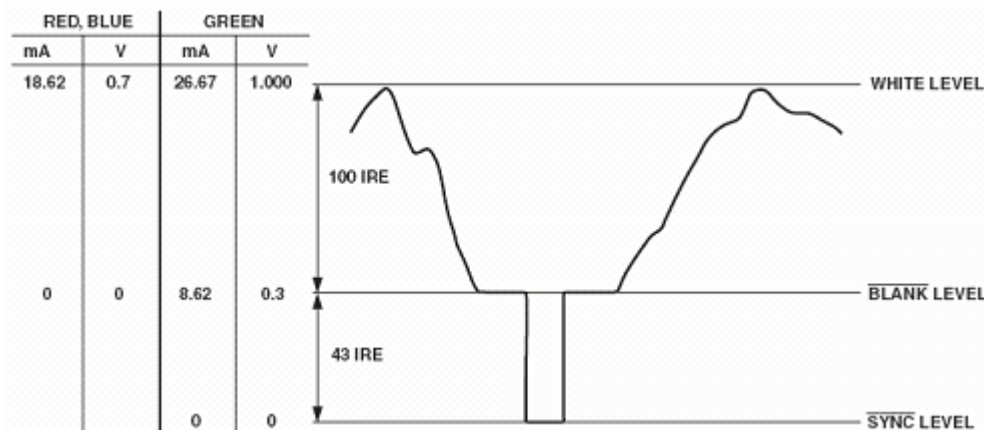
Obr. 3 Popis VGA konektoru v grafické kartě (A) a v monitoru (B)

Analogové signály barvy (RGB) mají dle standardu RS343A amplitudu 0,7V. Průběh signálu je znázorněn na Obr. 6. Úroveň 0V odpovídá zatemnění, úroveň 0,7V odpovídá maximálnímu vysvětlení bodu na obrazovce – pixelu. Tyto signály jsou připojeny na vedení (VGA kabel monitoru) o impedanci 75Ω, kde jsou zakončeny jak v samotném monitoru, tak i na vstupu impedancí 75Ω. Jde tedy o dvojitě impedanční zakončení, jak naznačuje Obr. 5. Tento obrázek odpovídá zapojení s integrovaným videopřevodníkem, který pracuje v proudovém módu, což je typické pro rychlé moderní převodníky. DA převodníkům se věnuje samostatná níže uvedená kapitola.



Obr. 4 Impedanční zakončení signálů barvy [9]

Dle standardu RS343, může signál obsahovat kompozitní synchronizaci, která se nachází v signálu zelené barvy. V tomto případě je amplituda signálu 1V, přičemž tato úroveň odpovídá maximálnímu vysvětlení pixelu, úroveň 0,3V zatemnění. Synchronizační impuls se pohybuje v rozmezí 0V - 0,3V jak je patrné z Obr. 6. Tato kompozitní synchronizace se již nepoužívá, a nebude potřeba ani v navrhovaném videoraďiči. Pokud tedy kompozitní synchronizace není použita, mají všechny tři analogové signály stejnou úroveň, tedy 0V-0,7V.



Obr. 5 Průběh analogového signálu [9]

Signály vertikální a horizontální synchronizace jsou kompatibilní s úrovněmi TTL (0V-5V), ale i LVTTTL (0V-3,3V).

3.1 Časování VGA

Časování VGA signálu je dáno normou (RS343A), kterou definovala asociace VESA, jenž vlastní autorská práva, a poskytuje dokumentaci tohoto standardu za peníze. Informace lze nalézt na [8]. Nicméně na internetových stránkách viz [2], [3] lze bezplatně nalézt časování pro celou škálu zobrazovacích režimů, avšak není zaručena jejich korektnost. Doladit se dají experimentálně, ale u CRT monitorů hrozí riziko poškození či zničení.

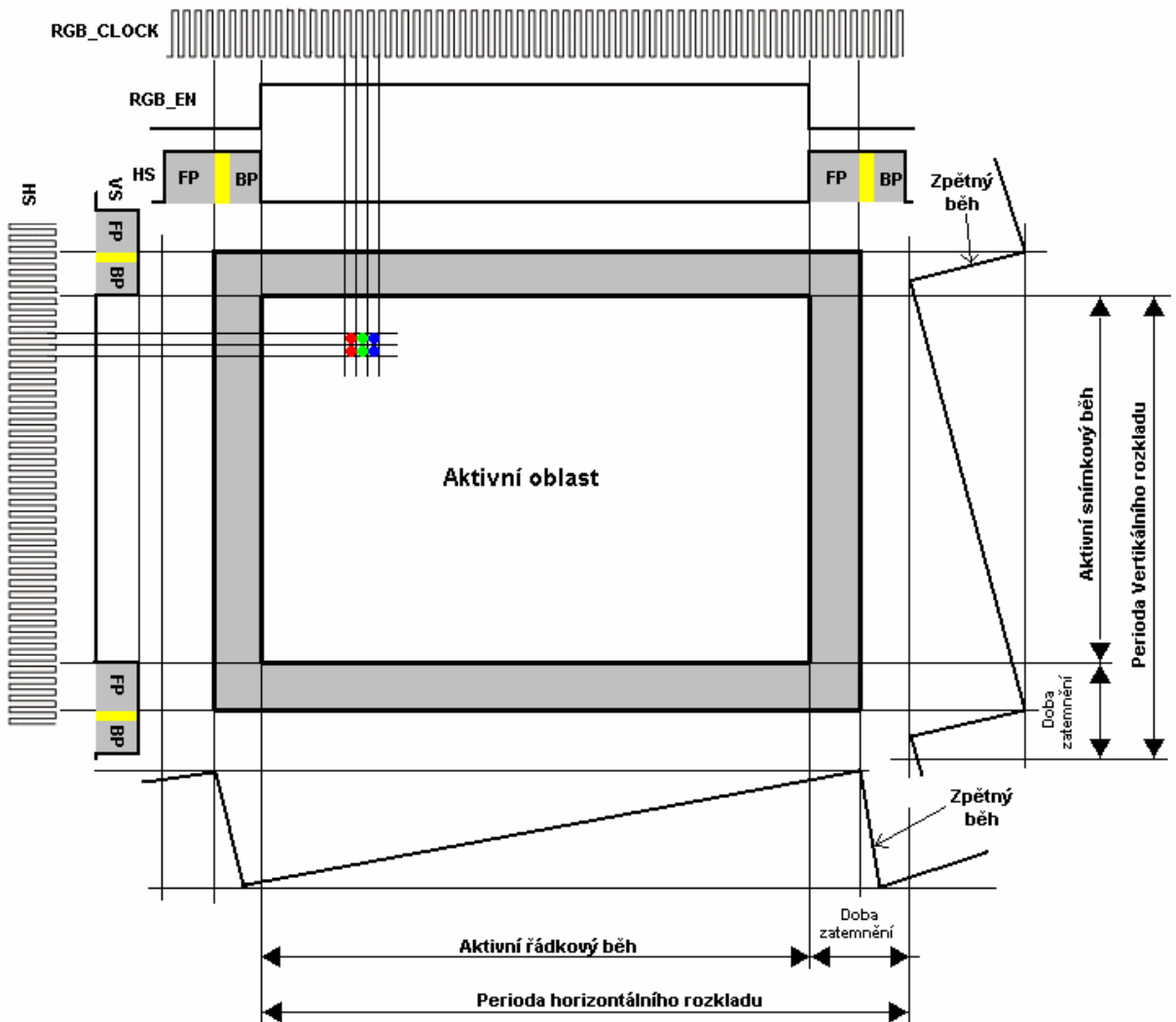
Obraz na monitoru se vykresluje pomocí vychylování paprsku u CRT, a elektronikou, která přepíná pixely u LCD bod po bodu, zleva do prava, řádek po řádek, shora dolů. Pro názornost a jednodušší pochopení bude časování vysvětleno na CRT monitoru. Začátek je v levém horním rohu, pak paprsek pokračuje do pravého rohu, na další řádek na začátek, opět do pravého rohu atd. Konec je v pravém dolním rohu, odkud se vrací zpět na začátek. Vše je znázorněno na Obr. 7 (odpovídá pro synchronizační impulsy s kladnou polaritou).

Při horizontálním pohybu paprsku (v aktivní oblasti) zleva do prava se vykresluje řádek po pixelech, a jsou aktivní signály barvy (RGB). Tato činnost se nazývá řádkový aktivní běh. Až dojde na konec řádku, vrací se na začátek, ale o řádek níž. Chod paprsku zpět se nazývá řádkový zpětný běh, a informace o se barvě nezobrazuje. Tato doba se nazývá kratší doba zatemnění. Viz Obr. 7.

Činnost při vertikálním běhu paprsku (v aktivní oblasti) se nazývá snímkový aktivní běh. Paprsek se pohybuje od shora dolů po řádcích. Až paprsek dojde na poslední řádek, vrací se zpět na první řádek. Jde o zpětný snímkový běh. Doba, než se paprsek vrátí zpět na první řádek určuje snímkový kmitočet monitoru. Při zpětném běhu jsou signály barvy (RGB) opět neaktivní, a tato doba se nazývá delší doba zatemnění. Viz Obr. 7.

Vertikální vychylování je daleko pomalejší než horizontální. Proto když paprsek dojde na poslední řádek a vrací se zpět na první, proběhne ještě k několik vertikálních

řádkových běhů. Proto se paprsek vrací zpět na začátek klikatou cestou, a řádky jsou mírně skloněny, ale lidské oko to nepozná.



Obr. 6 Časování a průběhy VGA signálů

HS - Horizontální Synchronizace

VS - Vertikální Synchronizace

RGB_CLOCK - Kmitočet signálu barvy

RGB_EN – Signál povolení barev (v aktivní oblasti)

FP - Front Porch (část doby zatemnění)

BP - Back Porch (část doby zatemnění)

Aktivní oblast

Je to oblast odpovídající skutečným rozměrům obrazu zobrazeném na stínítku obrazovky. Chodem elektronového paprsku touto oblastí způsobí to, že se jednotlivé pixely rozzáří. Přítomnost paprsku v této oblasti indikuje signál **RGB_EN**.

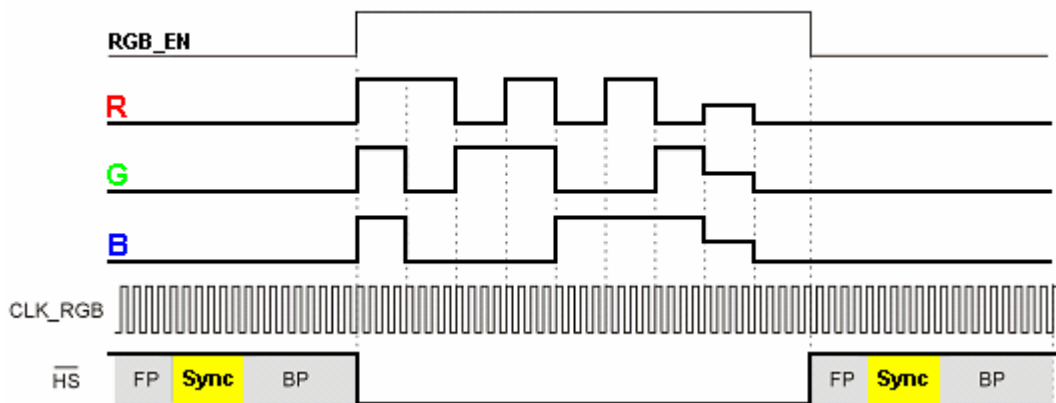
Front Porch

Je to časový interval mezi koncem vykreslování obrazu a začátkem synchronizačního impulsu, viz. Obr. 8. Během tohoto intervalu se žádná informace na obrazovce nezobrazuje, tvoří tak pravý spodní okraj obrazu, a v čase je před začátkem zpětného běhu.

Back Porch

Je to časový interval mezi koncem synchronizačního impulsu a začátkem vykreslování obrazu, viz. Obr. 8. Během tohoto intervalu se žádná informace na obrazovce nezobrazuje, tvoří tak levý horní okraj obrazu, a v čase následuje až po dokončení zpětného běhu. Interval Back porch má zpravidla o dost delší dobu trvání než Front porch.

Délkou dob trvání intervalů Front Porch a Back Porch se posunuje obraz po obrazovce monitoru. Oba tyto intervaly a synchronizační impuls určuje dobu zatemnění, při které probíhá zpětný běh.



Obr. 7 Detail aktivace barev s horizontální synchronizací

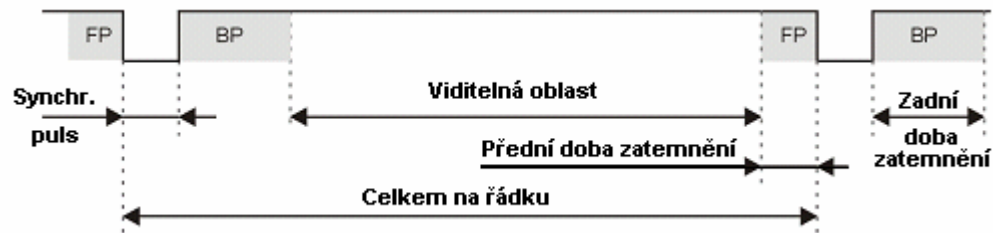
Veškerý běh paprsku, a tedy vykreslování obrazu je řízeno signály horizontální a vertikální synchronizace a signálů barev, jak je znázorněno na Obr.7. Na Obr. 8 je znázorněno vykreslení řádku.

3.1.1 Horizontální synchronizace

Vše začíná horizontálním synchronizačním impulsem (Sync - zvýrazněno žlutou barvou na Obr. 7) v signálu horizontální synchronizace. Ten způsobí zpětný běh paprsku, kdy signály barvy jsou neaktivní. Za ním následuje interval Back Porch. Délky trvání intervalů je dána zobrazovacím režimem. Po skončení tohoto intervalu se paprsek nachází v aktivní oblasti a může začít vykreslování barev, jak naznačuje pomocný signál RGB_EN. Vykreslování probíhá tak, že se s hodinovým kmitočtem RGB_CLK se posouvá paprsek pixel po pixelu, a mění se úroveň analogových signálů RGB. Tím vznikají barvy jednotlivých pixelů na řádku. Tento děj trvá až do doby, kdy jsou vykresleny všechny

pixely na řádku. Poté se deaktivují signály barev, a nastává interval Front porch z celkové doby zatemnění. Po něm opět přichází synchronizační impuls a celý děj se opakuje. Signál horizontální synchronizace určuje kmitočet, kterým se na obrazovce vykreslují jednotlivé řádky. Viz. Obr.7.

Na Obr.9 je zakóvaný signál horizontální synchronizace. V Tab. 3 jsou konstanty pro časování signálu pro různé zobrazovací režimy a typ polarity signálu. Délky jsou udány počtem bodů.



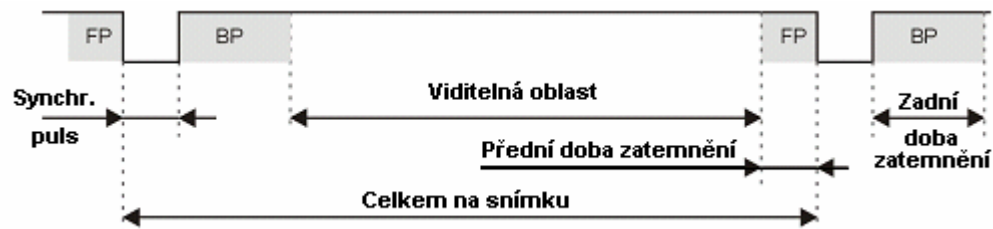
Obr. 8 Okóvaný signál horizontální synchronizace

3.1.2 Vertikální synchronizace

Vertikální synchronizace určuje snímkovou obnovovací frekvenci, a řídí se podobnými principy jako horizontální synchronizace. Liší se pouze jiným časováním (jiné časovací konstanty), a její perioda je mnohem delší.

Po synchronizačním impulsu (Sync - zvýrazněno žlutou barvou) dojde ke zpětnému řádkovému běhu na první řádek, tedy k zatemňovacímu intervalu Back Porch. Po něm následuje aktivní oblast, kde dojde k aktivaci analogových signálů barev (RGB) a s kmitočtem horizontální synchronizace se vysvětlují jednotlivé pixely na obrazovce (viz. Obr. 7). Po vykreslení posledního řádku se deaktivují signály barev a nastává zatemňovací interval Front Porch. Po něm následuje další synchronizační impuls atd. Opět se celý děj opakuje.

V Tab. 3 jsou konstanty pro časování signálu a typ polarity signálu pro různé zobrazovací režimy. Délky jsou udány počtem řádků.



Obr. 9 Okóvaný signál vertikální synchronizace

3.1.3 Časovací konstanty

Tab. 3 Časovací konstanty (viz. [3])

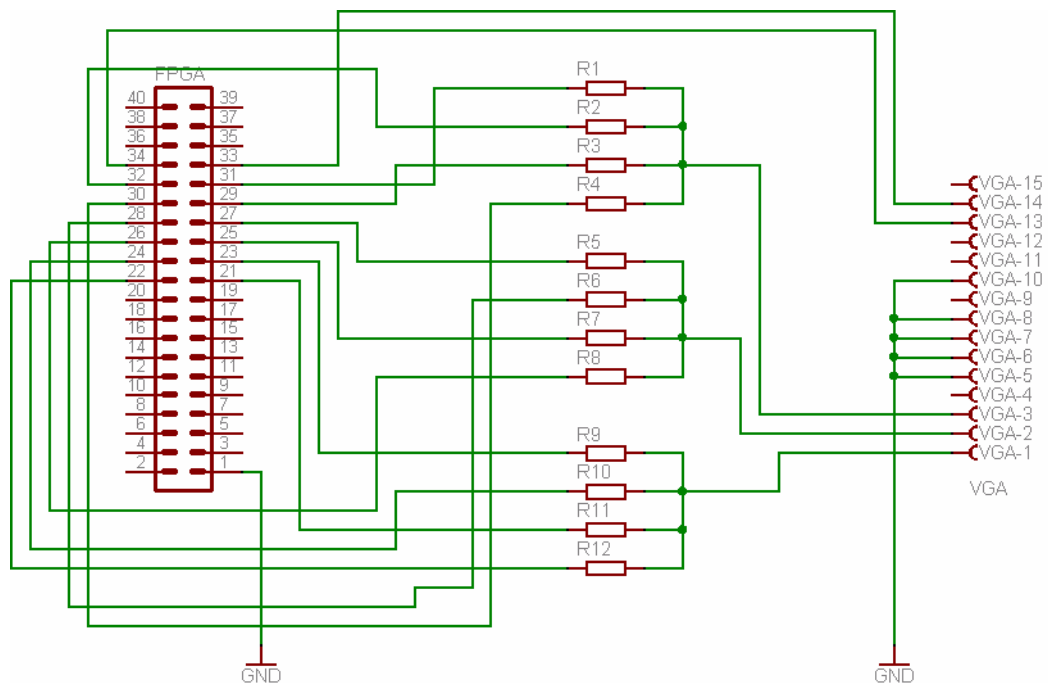
Rozlišení / horiz. frekvence	Snímkový kmitočet [Hz]	Vertikální kmitočet [kHz]	Kmitočet pixelů [MHz]	Horizontální impuls					Vertikální impuls					V Sync. polarita	H Sync. polarita
				Viditelná oblast [pixel]	Přední doba zatemnění [pixel]	Syncr. puls [pixel]	Zadní doba zatemnění [pixel]	Celkem na řádku [pixel]	Viditelná oblast [řádky]	Přední doba zatemnění [řádky]	Syncr. puls [řádky]	Zadní doba zatemnění [řádky]	Celkem na snímku [řádky]		
640 x 350 - 70Hz	70	31,46	25,175	640	16	96	48	800	350	37	2	60	449	-	+
640 x 350 - 85Hz	85	37,86	31,5	640	32	64	96	832	350	32	3	60	445	-	+
640 x 400 - 70Hz	70	31,46	25,175	640	16	96	48	800	400	12	2	35	449	+	-
640 x 400 - 85Hz	85	37,86	31,5	640	32	64	96	832	400	1	3	41	445	+	-
640 x 480 - 60Hz	60	31,46	25,175	640	16	96	48	800	460	10	2	33	525	-	-
640 x 480 - 72Hz	73	37,86	31,5	640	24	40	128	832	460	9	2	29	520	-	-
640 x 480 - 75Hz	75	37,5	31,5	640	16	64	120	840	460	1	3	16	500	-	-
640 x 480 - 85Hz	85	43,26	36	640	56	56	80	832	460	1	3	25	509	-	-
640 x 480 - 100Hz	100	50,89	43,16	640	40	64	104	848	460	1	3	25	509	+	-
720 x 400 - 85Hz	85	37,92	35,5	720	36	72	108	936	400	1	3	42	446	+	-
768 x 576 - 60Hz	60	35,81	34,96	768	24	80	104	976	576	1	3	17	597	+	-
768 x 576 - 72Hz	72	43,27	42,93	768	32	80	112	992	576	1	3	21	601	+	-
768 x 576 - 75Hz	75	45,15	45,51	768	40	80	120	1008	576	1	3	22	602	+	-
768 x 576 - 85Hz	85	51,42	51,84	768	40	80	120	1008	576	1	3	25	605	+	-
768 x 576 - 100Hz	100	61,1	62,57	768	46	80	128	1024	576	1	3	31	611	+	-
800 x 600 - 56Hz	56	35,15	36	800	24	72	128	1024	600	1	2	22	625	+	+
800 x 600 - 60Hz	60	37,87	40	800	40	128	88	1056	600	1	4	23	628	+	+
800 x 600 - 72Hz	75	46,87	49,5	800	16	80	160	1056	600	1	3	21	625	+	+
800 x 600 - 75Hz	72	48,07	50	800	56	120	64	1040	600	37	6	23	666	+	+
800 x 600 - 85Hz	85	53,67	56,25	800	32	64	152	1048	600	1	3	27	631	+	+
800 x 600 - 100Hz	100	63,6	68,18	800	48	88	136	1072	600	1	3	32	636	+	-
1024 x 768 - 60Hz	60	48,36	65	1024	24	136	160	1344	768	3	6	29	806	-	-
1024 x 768 - 70Hz	70	56,47	75	1024	24	136	144	1328	768	3	6	29	806	-	-
1024 x 768 - 75Hz	75	60,06	78,8	1024	16	96	176	1312	768	1	3	28	800	+	+
1024 x 768 - 85Hz	85	68,67	94,5	1024	48	96	208	1376	768	1	3	36	808	+	+
1024 x 768 - 100Hz	100	81,4	113,31	1024	72	112	184	1392	768	1	3	42	814	+	-
1152 x 864 - 60Hz	60	67,5	108	1152	64	128	256	1600	864	1	3	32	900	+	-
1152 x 864 - 75Hz	75	77,09	119,65	1152	72	128	200	1552	864	1	3	39	907	+	+
1152 x 864 - 85Hz	85	91,49	143,47	1152	80	128	208	1568	864	1	3	47	915	+	-
1152 x 864 - 100Hz	100	53,69	81,62	1152	64	120	184	1520	864	1	3	27	895	+	-
1280 x 800 - 60Hz	60	49,67	83,46	1280	64	136	200	1680	800	1	3	24	828	+	-
1280 x 960 - 60Hz	60	59,63	102,1	1280	80	136	216	1712	960	1	3	30	994	+	+
1280 x 960 - 72Hz	72	72,07	124,54	1280	88	136	224	1728	960	1	3	37	1001	+	-
1280 x 960 - 75Hz	75	75,15	129,86	1280	88	136	224	1728	960	1	3	38	1002	+	-
1280 x 960 - 85Hz	85	85,93	148,5	1280	64	160	224	1728	960	1	3	47	1011	+	+
1280 x 960 - 100Hz	100	101,69	178,99	1280	96	144	240	1760	960	1	3	53	1017	+	-
1280 x 1024 - 60Hz	60	63,98	108	1280	48	112	248	1688	1024	1	3	38	1066	+	+
1280 x 1024 - 75Hz	75	79,97	135	1280	16	144	248	1688	1024	1	3	38	1066	+	+
1280 x 1024 - 85Hz	85	91,14	157,5	1280	64	160	224	1728	1024	1	3	44	1072	+	+
1280 x 1024 - 100Hz	100	108,5	190,96	1280	96	144	240	1760	1024	1	3	57	1085	+	-
1368 x 768 - 60Hz	60	47,7	85,86	1368	72	144	216	1800	768	1	3	23	795	+	-
1400 x 1050 - 60Hz	60	65,21	122,61	1400	88	152	240	1880	1050	1	3	33	1087	+	-
1400 x 1050 - 72Hz	72	78,76	149,34	1400	96	152	248	1896	1050	1	3	40	1094	+	-
1400 x 1050 - 75Hz	75	82,19	155,85	1400	96	152	248	1896	1050	1	3	42	1096	+	-
1400 x 1050 - 85Hz	85	93,75	179,26	1400	104	152	256	1912	1050	1	3	49	1103	+	-
1400 x 1050 - 100Hz	100	111,16	214,39	1400	112	152	264	1928	1050	1	3	58	1112	+	-
1440 x 900 - 60Hz	60	55,91	106,47	1440	80	152	232	1904	900	1	3	28	932	+	-
1600 x 1200 - 60Hz	60	75	162	1600	64	192	304	2160	1200	1	3	46	1250	+	+
1600 x 1200 - 65Hz	65	81,25	175,5	1600	64	192	304	2160	1200	1	3	46	1250	+	+
1600 x 1200 - 70Hz	70	87,5	189	1600	64	192	304	2160	1200	1	3	46	1250	+	+
1600 x 1200 - 75Hz	75	93,75	202,5	1600	64	192	304	2160	1200	1	3	46	1250	+	+
1600 x 1200 - 85Hz	85	106,25	229,5	1600	64	192	304	2160	1200	1	3	40	1250	+	+
1600 x 1200 - 100Hz	100	127,1	280,64	1600	128	176	304	2208	1200	1	3	67	1271	+	-
1680 x 1050 - 60Hz	60	65,22	147,14	1680	104	184	288	2256	1050	1	3	33	1087	+	-
1792 x 1344 - 60Hz	60	83,66	204,8	1792	128	200	328	2448	1344	1	3	46	1394	+	-
1792 x 1344 - 75Hz	75	106,27	261	1792	96	216	352	2456	1366	1	3	69	1471	+	-
1920 x 1200 - 60Hz	60	74,52	193,16	1920	128	208	336	2592	1200	1	3	38	1242	+	-
1920 x 1440 - 60Hz	60	90	234	1920	128	208	366	2600	1440	1	3	56	1500	+	-
1920 x 1440 - 75Hz	75	112,5	297	1920	144	224	352	2640	1440	1	3	56	1500	+	-

4 DA Převodník

DA převodník je zařízení, které převádí digitální informaci, ve formě bitového slova na napětí, v našem případě na spojitý analogový signál. Jsou dvě možnosti realizace. První je rezistorový převodník, který má spoustu nevýhod, ale je daleko jednodušší a levnější. Druhá možnost je použití integrovaného převodníku. Toto řešení je daleko profesionálnější.

4.1 Rezistorový DA převodník

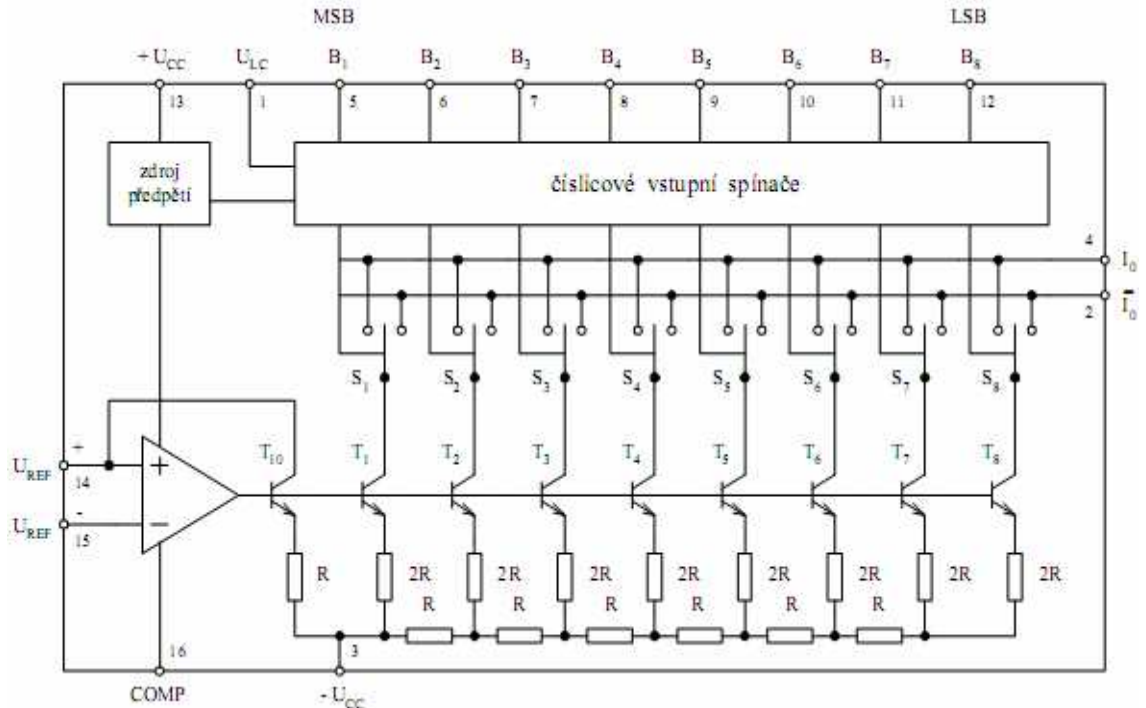
Tento převodník je používán nejčastěji v jednoduchých aplikacích. Například jej obsahují vývojové kity firmy Xilinx [4] (např. Spartan-3A Starter Kit, Virtex-5 LX FPGA ML501 Evaluation Platform) a Digilent [5] (např. Basys, Nexys2, Spartan-3 Starter Board). Jeho výhodou spočívá v jednoduchosti, nevýhodou je jeho nepřesnost, která je dána tolerancí rezistorů, a tudíž není schopen vygenerovat všechny úrovně (kombinace barvy) dané jeho vstupní bitovou hodnotou (přechody při připojení odporové větve, nárůst proudu nebude tak plynulý, a tudíž některé odstíny barvy vlivem těchto přechodů zaniknou). Další jeho nevýhodou je, že se nedá použít pro vysoké kmitočty, protože rezistory jsou dobré zdroje rušení a šumu. Schéma 4-bitového převodníku je na Obr. 9. Tímto převodníkem je se dá v ideálním případě vygenerovat 4096 barev.



Obr. 10 Schéma 4-bitového převodníku

4.2 Integrovaný DA převodník DAC08

Jedná se o starší převodník, který se ale vyrábí dodnes. Je to velmi rychlý násobící D/A převodník s rozlišením 8 bitů, pracující na principu spínaných proudových zdrojů. Vnitřní struktura obvodu je znázorněna na Obr. 15. [11]

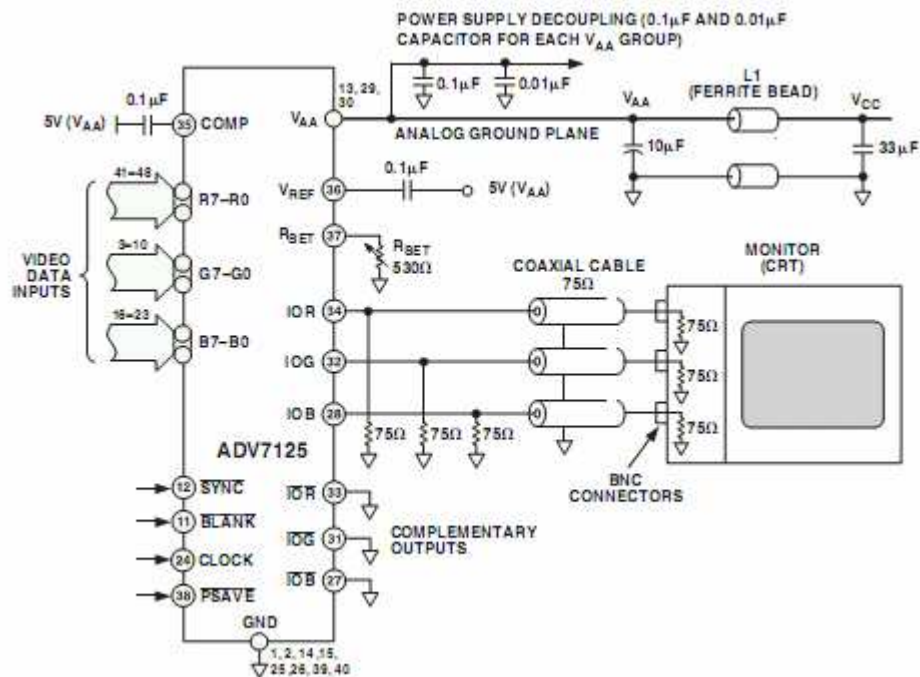


Obr. 11 Vnitřní uspořádání obvodu DAC08 [11]

Převodník pracuje v proudovém režimu, takže vstup je proudový, a výstup je také proudový a komplementární. V integrovaném obvodu jsou váhové odpory ($R-2R$), proudové spínače, proudové tranzistory, zdroj předpětí a řídicí zesilovač. Dále pro správnou funkci je nutné k obvodu připojit korekční kondenzátor, přesné vnější odpory, analogovou referenci a výstupní zesilovač.

Pomocí spínaných proudových tranzistorů $T_1 - T_8$ a odporové sítě $R-2R$ převodník generuje váhové proudy do komplementárních proudových výstupů I_0 a $\text{neg } I_0$. Pokud je úroveň H na vstupech $B_1 - B_8$, potom spínače $S_1 - S_8$ připojí na výstup příslušné proudy z budících tranzistorů na výstup I_0 . Při úrovni L na vstupech $B_1 - B_8$ se proud připojí na výstup $\text{neg } I_0$. Tranzistor T_{10} je referenční zdroj proudu, a zajišťuje proudovou stabilitu při teplotních změnách. K tomuto účelu také slouží zesilovač Z, ke kterému se připojuje referenční proud 2mA. Kondenzátor s kapacitou 10 nF připojený mezi vývody 3 a 16 slouží ke kmitočtové kompenzaci zesilovače Z. Vstupem U_{LC} lze nastavit typ logické technologie (TTL, DTL, CMOS, NMOS atd.), s kterou bude převodník pracovat, proto je možné k převodníku připojit všechny používané logické obvody.

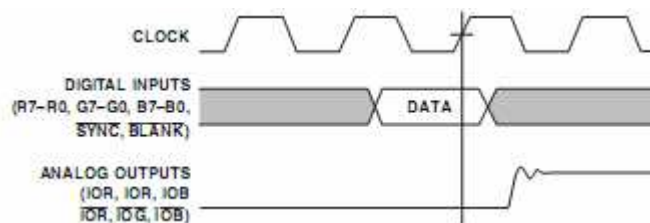
Typické zapojení převodníku DAC08 je na Obr. 16. Proudové výstupy s vysokou impedancí lze připojit k obvodům přímo, nebo se dají převést na napětí pomocí odporů nebo operačního zesilovače. Převodník pracuje s přímým vstupním binárním 8-bitovým slovem při využití proudového výstupu I_0 , nebo komplementárním vstupním slovem při využití $\text{neg } I_0$. Nevýhoda tohoto převodníku je, že by se pro modul převodníku museli použít tři obvody.



Obr. 14 Typické zapojení obvodu ADV7125 [9]

Obvod je vybaven několika vstupními řídicími signály (SYNC, BLANK, CLOCK, PSAVE), datovými vstupy barev (R, G, B, 3 x 8-bitů), analogovými výstupy (IOR, IOG, IOB), podpurnými výstupy (komplementárními IOR, IOG, IOB), dále napájecími (GND, VAA,) a nastavovacími vstupy a výstupy (RSET, VREF). Typické zapojení podle výrobce je na Obr. 11

Celý obvod je časován hodinovým kmitočtem (CLOCK). S náběžnou hranou načte kombinace na digitálních vstupech (R0-7, G0-7, B0-7) a převede je analogový výstupní signál (IOR, IOG, IOB), jak je patrné z Obr. 12. Dále reaguje na řídicí signály, jejich funkce jsou popsány níže.



Obr. 15 Funkční průběhy [9]

Popis funkčních pinů:

SYNC

Vstup pro vsunutí kompozitní synchronizace (viz. kapitola 3 Rozhraní VGA) do signálu zelené barvy s náběžnou hranou hodinového kmitočtu, je kompatibilní s TTL, a je aktivní v log. 0. Již se nepoužívá, průběh signálu je naznačen na Obr.6.

BLANK

Při připojení tohoto vstupu na log. 0 se s náběžnou hranou hodinového signálu shodí výstupy barvy na 0V, což odpovídá černé barvě na monitoru, a digitální vstupy barev jsou

ignorovány. Je používán při zatemnění (viz. kapitola 3.1 Časování VGA). Je TTL kompatibilní.

CLOCK

Jedná se o vstup hodinového kmitočtu, který časuje celý obvod a odpovídá kmitočtu vykreslování jednotlivých pixelů na obrazovce. Je TTL kompatibilní.

PSAVE

Po připojení tohoto vstupu na log. 0 se obvod přepne do režimu se sníženou spotřebou. Všechny výstupy se odpojí a ostatní vstupy se ignorují.

R0-7, G0-7, B0-7

Jsou to digitální vstupy červené, zelené a modré barvy, které jsou dekodovány s náběžnou hranou hodinového kmitočtu. R0, G0 a B0 jsou nejméně významné bity (LSB). Nevyužité bity se běžně připojují na zem nebo napájecí napětí, dle funkce obvodu.

IOR, IOG, IOB

Jde o proudové výstupy (analogové) červené, zelené a modré barvy. Tyto vysoko impedanční proudové zdroje jsou schopny přímého řízení dvojitě zakončeného 75Ω koaxiálního vedení (VGA kabel). Všechny tři proudové zdroje by měly mít stejnou výstupní zátěž, pokud jsou používány všechny.

IOR, IOG, IOB

Jde o rozdílové vysoko impedanční proudové výstupní zdroje červené, zelené a modré barvy. Jsou určeny k přímému řízení video úrovně uvnitř dvojitě impedančního zakončení. Komplementární výstupy nejsou v modulu potřeba a připojují se na zem.

COMP

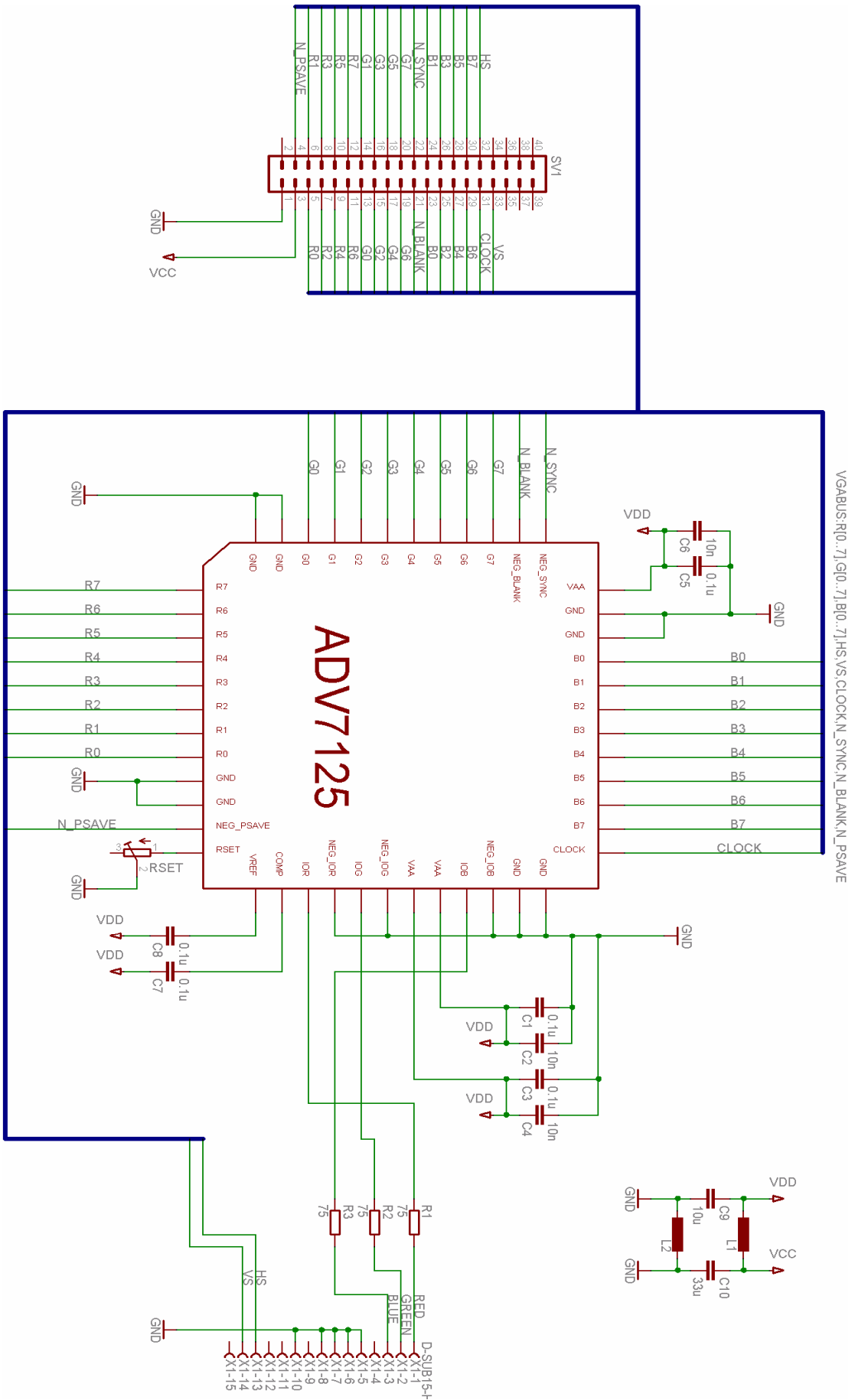
Je to kompenzační vstup pro vnitřní referenční zesilovač. Připojuje se na napájecí napětí přes keramický kondenzátor o hodnotě $0,1\mu\text{F}$.

V_{REF}

Výstup interní napěťové reference ($1,235\text{V}$), nebo vstup externí napěťové reference pro DA převodník.

R_{SET}

Rezistor zapojený mezi tento výstup a zem, který slouží k řízení velikosti videosignálu (amplitudy) v plném rozsahu. Výrobce je doporučena hodnota 530Ω .



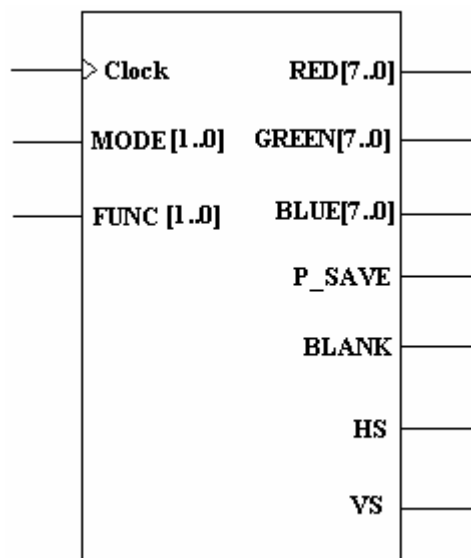
Obr. 16 Schéma zapojení D/A převodníku s ADV1725

5 Testovací aplikace

Pro účely projektu byla vytvořena testovací aplikace pro otestování převodníků. Byla vytvořena v jazyce VHDL a optimalizována pro obvod FPGA. Tato testovací aplikace se skládá z řadiče VGA, generátorů testovacího obrazce a jednotek pro úpravu hodinového kmitočtu. Řadič se skládá ze tří jednotek, které mají na starost generování synchronizačních impulsů, a to pro rozlišení 640x480, 800x600 a 1024x768. Každá jednotka je vybavena generátorem hodinového kmitočtu DCM a generátorem testovacího obrazce. Tyto jednotky jsou přepínány multiplexory, které jsou řízeny přepínáním tlačítek na vývojovém kitu.

5.1 Řadič VGA

Blokové schéma řadiče je na Obr. 17., a popis jednotlivých pinů v Tab. 4.

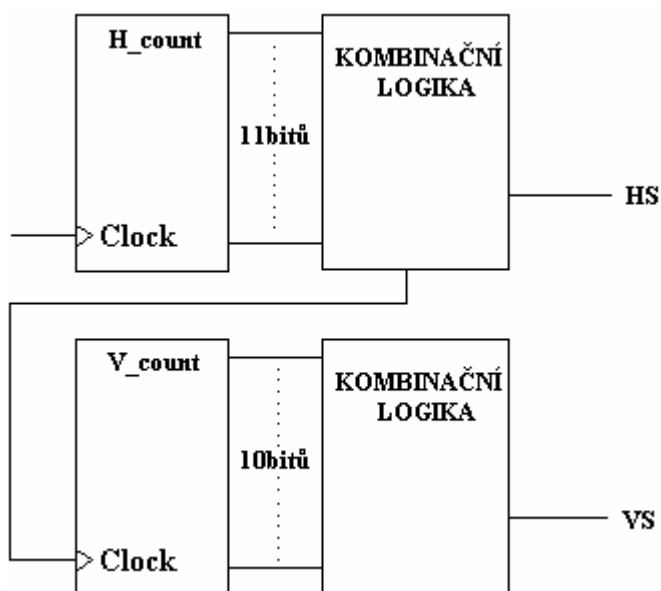


Obr. 17 Blokové schéma řadiče

Tab. 4 Popis rozhraní řadiče VGA

Signál	Směr	Popis
Clock	IN	Vstup hodinového kmitočtu
RED[7..0]	OUT	Výstupy červené barvy
GREEN[7..0]	OUT	Výstupy zelené barvy
BLUE[7..0]	OUT	Výstupy modré barvy
P_SAVE	OUT	Uvedení obvodu ADV7125 do režimu se sníženou spotřebou
BLANK	OUT	Výstup pro zatemnění barev u obvodu ADV7125
MODE[1..0]	IN	Volba rozlišení
FUNC[1..0]	IN	Volba testovacího obrazce

Základem pro všechny tři řadiče je dvojice čítačů V_count a H_count s kombinační logikou, viz. Obr. 18 které se starají o generování horizontálních a vertikálních synchronizačních impulsů (Obr. 8 a Obr. 9) o požadovaných parametrech. Tyto parametry jsou uvedeny v Tab. 3.



Obr. 18 Detail generátoru synchronizačních impulsů

Čítač H_count načítá počet pixelů na řádku, V_count zase počet řádků na obrazovce.

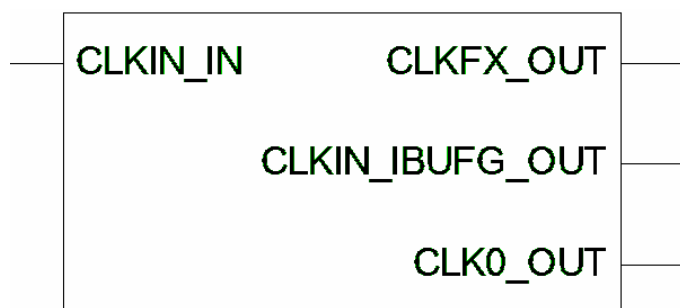
Při příchodu hodinového kmitočtu (je přesně definován viz Tab. 3) na vstup Clock horizontálního čítače dojde k inkrementaci čítače H_count. Pokud je bitová hodnota na výstupu čítače rovna maximálnímu počtu pixelů na řádku, dojde k jeho vynulování. Maximální počet pixelů se stanoví součtem pixelů viditelné oblasti, přední a zadní doby zatemnění a synchronizačního impulsu.

Pokud je bitová hodnota na výstupu čítače větší než počet pixelů ve viditelné oblasti, dojde k vygenerování horizontálního synchronizačního impulsu ($HS = 1$). Tento stav trvá, dokud je hodnota na výstupu čítače rovna hodnotě konce trvání synchronizačního impulsu. Pak přejde opět do stavu $HS = 0$, a zároveň vygeneruje hodinový impuls pro čítač vertikální čítač V_count.

Stejným způsobem generuje synchronizační impuls i čítač V_count. Tyto signály jsou okótovány na Obr. 8 a Obr. 9, časové konstanty v Tab. 3.

5.2 Jednotka DCM

Tato jednotka generuje hodinový kmitočet pomocí vnitřního fázového závěsu pro generátory horizontální a vertikální synchronizace, ale také jsou tímto kmitočtem časovány procesy generování barvy. Vstupní kmitočet 50MHz je transformován na přesně definované kmitočty viz Tab. 3. V tomto případě 25MHz, 40MHz a 65MHz.

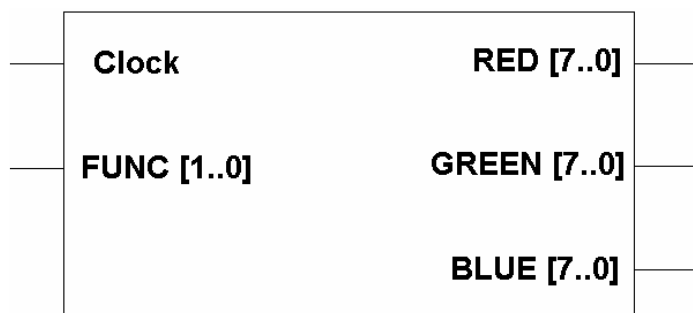


Obr. 19 Jednotka DCM

CLOCK_IN je vstupní kmitočet, CLKFX_OUT je potřebný výstupní kmitočet, CLKIN_IBUFG_OUT je výstup pro smyčku zpětné vazby fázového závěsu a CLK0_OUT je identický se vstupním kmitočtem.

5.3 Generátory testovacích obrazců

Tyto generátory jsou časovány výstupním kmitočtem z jednotky DCM, a generují testovací obrazce podle námi definovaných algoritmů. Generátor testovacího obrazce je na Obr. 20. Clock je vstupní kmitočet, RED, GREEN a BLUE jsou výstupy barvy do D/A převodníku.



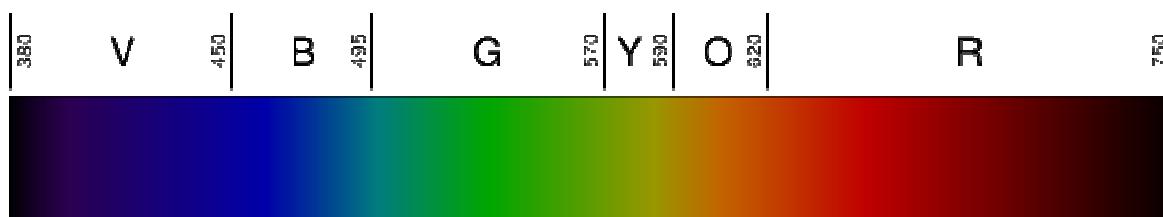
Obr. 20 Generátor testovacího obrazce

5.3.1 Testovací obrazce

Pro rozlišení 640x480 - 60Hz jsem zvolil jako testovací obrazce barevné pruhy, silnější barevné pruhy, čtverce a samotné barvy. Pro rozlišení 800x600 - 60Hz a 1024x768 - 60Hz jsem zvolil jako testovací obrazec barevný přeliv.

Generování barevného přelivu

Pro generování tohoto testovacího obrazce (viz. Obr 21) jsem použil 3 čítače (každý pro jednu základní barvu), které inkrementují a dekrementují svoji výstupní bitovou hodnotu dle pozice řádku, který je zrovna vykreslován. Hodnota těchto čítačů se přenáší na jednotlivé vstupy barev převodníku. Viditelná plocha je rozdělena do tří částí, v každé části se generuje jedna základní barva RGB. Tyto třetiny jsou rozděleny na dvě části, v první části se inkrementuje čítač rychleji, aby byl rychlý nárůst barvy do maxima. V druhé části se dekrementuje pomaleji, aby signál barvy zasáhl i do části sousední barvy, a došlo tak k plynulému překrývání barev různých intenzit a vytvoření spektra. Signál prostřední zelené barvy má pravidelný trojúhelníkový průběh. Signál třetí modré barvy má stejný průběh jako první červené, ale opačný.



Obr. 21 Barevné spektrum [12]

Generování barev

Tento testovací obrazec generuje na obrazovce barvy podle aktuální pozice tří přepínačů na vývojovém kitu, takže dochází k míchání 3 základních barev, tedy 8 kombinací. Tento obrazec má jen informativní účel, jestli fungují všechny tři výstupy barvy převodníku.

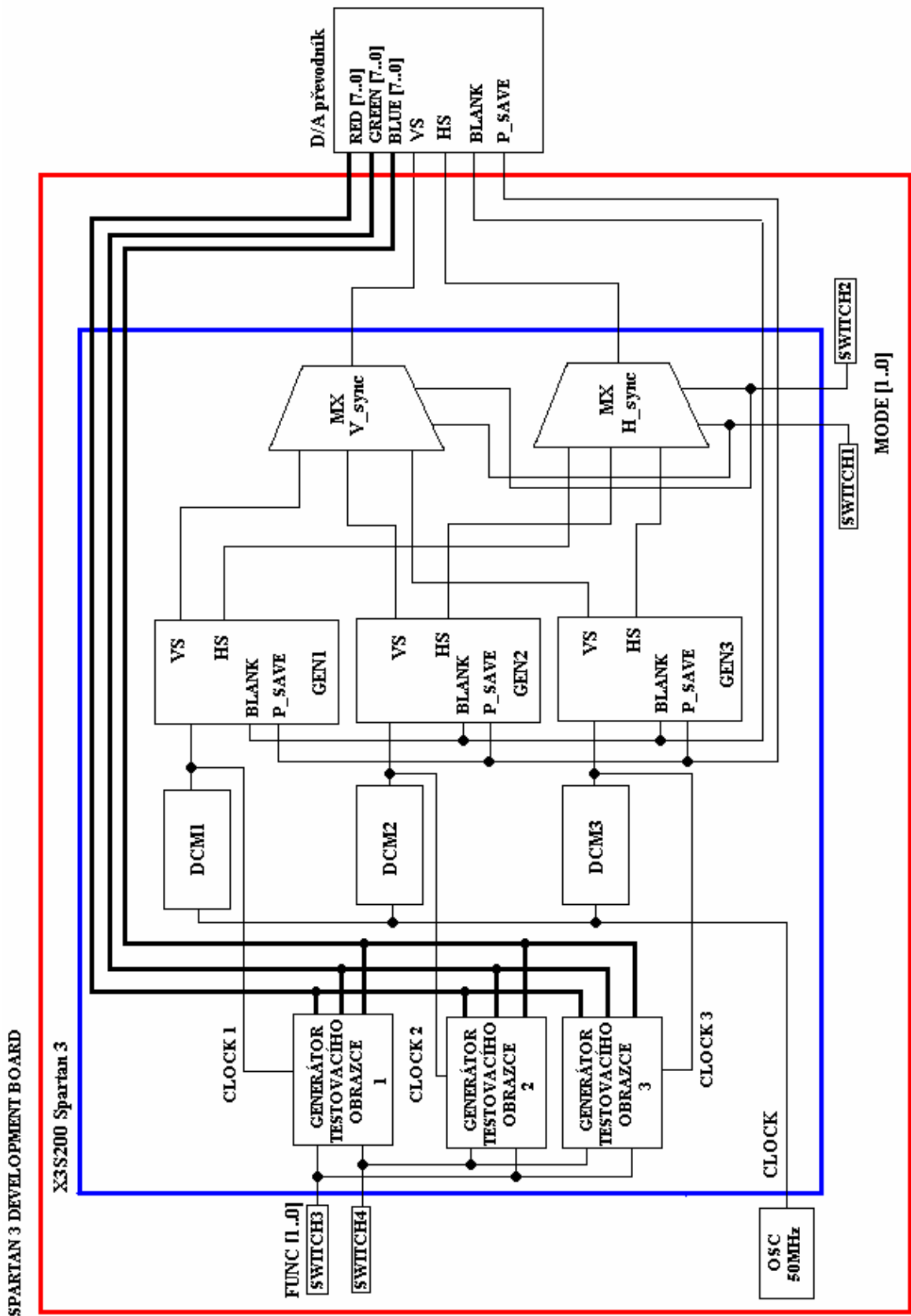
Generování pruhů

Pro generování tohoto testovacího obrazce je použito proměnné, která porovnává svoji hodnotu s aktuálně vykreslovaným sloupcem (pixel na řádku). Pokud jsou si rovny, dojde ke změně barvy a vynulování proměnné. Celý proces se opakuje až do načítání celkového počtu pixelů na řádku. Změnou hodnoty této proměnné se definuje šířka pruhu.

Generování čtverců

Tento testovací obrazec se generuje tak, že po načítání několik pixelů na řádku se zatemní barvy na stejnou dobu, po jakou byly barvy aktivní, a to se opakuje až do konce řádku. Po načítání několika řádků se proces invertuje, a tak pokračuje až na konec snímku. Tímto způsobem vznikají na obrazovce čtverce.

5.4 VGA řadič v obvodu FPGA



Obr. 22 Blokové schéma generátoru

Na Obr. 22 je znázorněno využití preiferií vývojové desky SPARTAN-3 Development Board pro účely projektu, blokové schéma generátoru implementovaného v obvodu FPGA, a připojení převodníku k desce. Obvod generátoru obsahuje všechny výše popsané bloky, na vývojové desce je využit oscilátor a 4 přepínače.

6 Závěr

V kapitole 2 jsou popsány dva typy zobrazovacích jednotek pro snažší pochopení problému vykreslení obrazce na obrazovce, v kapitole 3 je popsáno rozhraní VGA se všemi teoretickými informacemi, které byly v projektu použity. Kapitola 4 se zabývá problematikou a konstrukcí různých převodníků. Při návrhu byl kladen důraz na jednoduchost převodníků, možnost použití součástek pro povrchovou montáž a cenu. Je použit moderní obvod ADV7125, jehož možnosti ani nebyly využity pro potřeby projektu. Desky plošných spojů jsou vytvořeny programem Eagle. Potřebné podklady pro výrobu jsou na přiloženém CD. V kapitole 5 je podrobný popis řadiče VGA a testovací aplikace v jazyku VHDL, zdrojový kód je také součástí CD.

Výstupem práce jsou dva moduly D/A převodníků a testovací aplikace. Během návrhu a konstrukce prvního převodníku nenastaly žádné problémy. Kvůli malým rozměrům obvodu ADV7125 (pouzdro LQFP48) došlo k problému na desce plošného spoje (zkrat mezi vodivými cestami, který nebyl na desce vidět), a tudíž musel být obvod ožívován. Po odstranění závady převodník fungoval. Při testování převodníků testovací aplikací byl jediný rozdíl v tom, že obraz generovaný rezistorovým převodníkem byl tmavší.

7 Seznam použitých zdrojů

- [1] <http://www.wikipedia.com>
- [2] <http://martin.hinner.info/vga>
- [3] <http://www.tinyvga.com/vga-timing>
- [4] <http://www.xilinx.com>
- [5] <http://www.digilent.com>
- [6] <http://www.analog.com>
- [7] <http://www.maxim-ic.com>
- [8] <http://www.vesa.org>
- [9] http://www.analog.com/static/imported-files/data_sheets/ADV7125.pdf
- [10] http://www.svethardware.cz/art_doc-72E593AEF388EE8BC1256CE700442B8D.html
- [11] <http://www.alldatasheet.com/view.jsp?Searchword=DAC08&q=DAC08>
- [12] http://cs.wikipedia.org/wiki/Barevn%C3%A9_spektrum

8 Seznam zkratk, symbolů a příloh

VGA – Video Graphic Adapter
LCD – Liquid Crystal Display
CRT – Catode Ray Tube
A/D – Digital to Analog

Příloha 1) DPS rezistorového převodníku a osazovací plán
Příloha 2) DPS převodníku s ADV7125 a osazovací plán